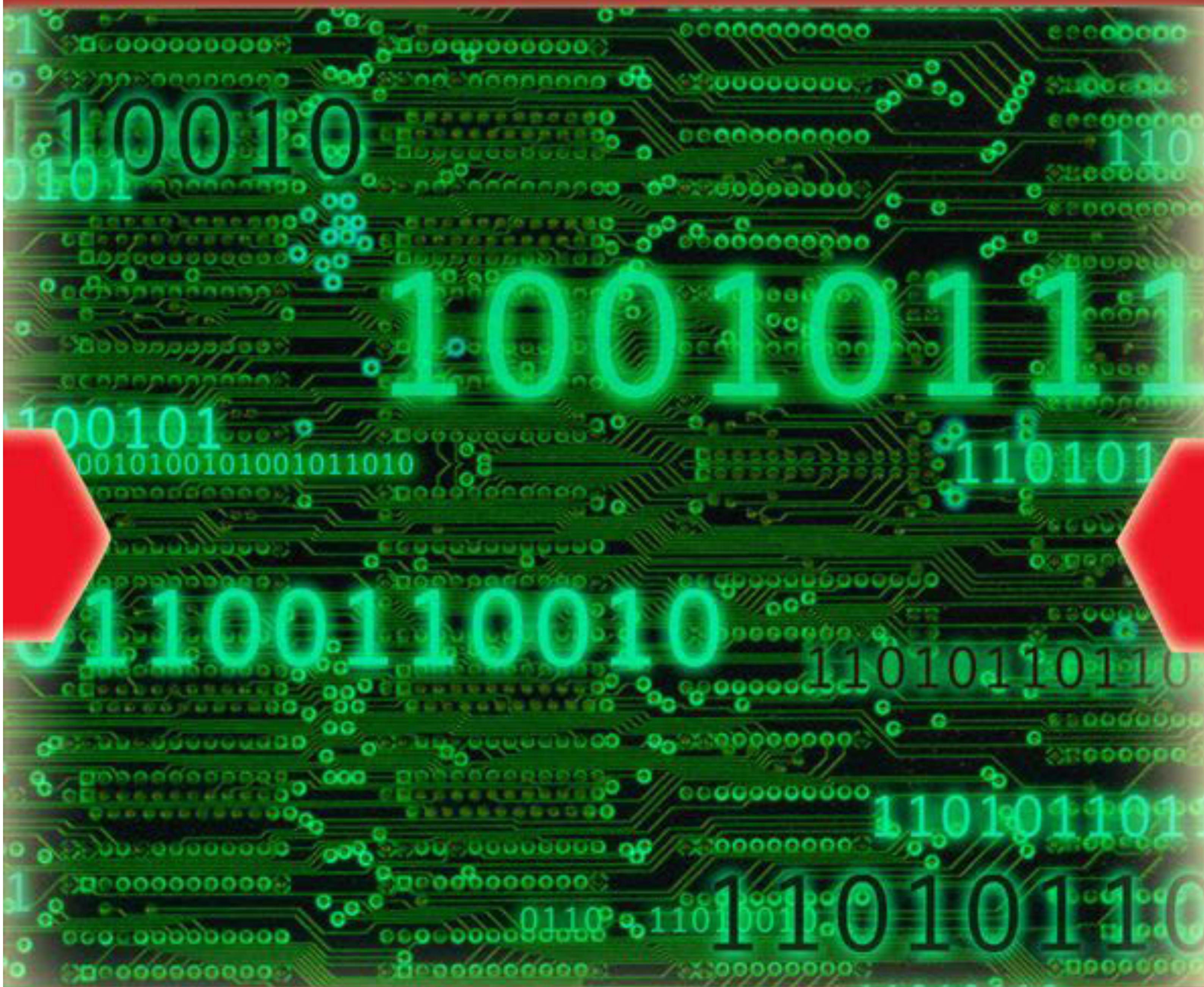
Kementerian Pendidikan Dan Kebudayaan
Republik Indonesia
2013

TEKNIK DASAR
ELEKTRONIKA TELEKOMUNIKASI



UNTUK SMK/MAK X

2

Penulis	**: WIDIHARSO**
Editor Materi	**:**
Editor Bahasa	**:**
Ilustrasi Sampul	**:**
Desain & Ilustrasi Buku	**:**

Pusat Pengembangan & Pemberdayaan Pendidik & Tenaga Kependidikan Bidang Otomotif & Elektronika:

Jl. Teluk Mandar, Arjosari Tromol Pos 5, Malang 65102, Telp. (0341) 491239, (0341) 495849, Fax. (0341) 491342, Surel: vedcmalang@vedcmalang.or.id, Laman: www.vedcmalang.com

DISKLAIMER (DISCLAIMER)

Penerbit tidak menjamin kebenaran dan keakuratan isi/informasi yang tertulis di dalam buku tek ini. Kebenaran dan keakuratan isi/informasi merupakan tanggung jawab dan wewenang dari penulis.

Penerbit tidak bertanggung jawab dan tidak melayani terhadap semua komentar apapun yang ada didalam buku teks ini. Setiap komentar yang tercantum untuk tujuan perbaikan isi adalah tanggung jawab dari masing-masing penulis.

Setiap kutipan yang ada di dalam buku teks akan dicantumkan sumbernya dan penerbit tidak bertanggung jawab terhadap isi dari kutipan tersebut. Kebenaran keakuratanisi kutipan tetap menjadi tanggung jawab dan hak diberikan pada penulis dan pemilik asli. Penulis bertanggung jawab penuh terhadap setiap perawatan (perbaikan) dalam menyusun informasi dan bahan dalam buku teks ini.

Penerbit tidak bertanggung jawab atas kerugian, kerusakan atau ketidaknyamanan yang disebabkan sebagai akibat dari ketidakjelasan, ketidaktepatan atau kesalahan didalam menyusunmakna kalimat didalam buku teks ini.

Kewenangan Penerbit hanya sebatas memindahkan atau menerbitkan mempublikasi, mencetak, memegang dan memproses data sesuai dengan undang-undang yang berkaitan dengan perlindungan data.

Katalog Dalam Terbitan (KTD)
Teknik Switching, Edisi Pertama 2013
Kementerian Pendidikan & Kebudayaan
Direktorat Jenderal Peningkatan Mutu Pendidik & Tenaga Kependidikan, th. 2013: Jakarta

KATA PENGANTAR

Puji syukur kami panjatkan kepada Tuhan yang Maha Esa atas tersusunnya buku teks ini, dengan harapan dapat digunakan sebagai buku teks untuk siswa Sekolah Menengah Kejuruan (SMK) Bidang Studi Keahlian Teknologi Dan Rekayasa, Teknik Elektronika.

Penerapan kurikulum 2013 mengacu pada paradigma belajar kurikulum abad 21 menyebabkan terjadinya perubahan, yakni dari pengajaran (*teaching*) menjadi BELAJAR (*learning*), dari pembelajaran yang berpusat kepada guru (*teachers-centered*) menjadi pembelajaran yang berpusat kepada peserta didik (*student-centered*), dari pembelajaran pasif (*pasive learning*) ke cara belajar peserta didik aktif (*active learning-CBSA*) atau *Student Active Learning-SAL*.

Buku teks ″Teknik Elektronika Telekonikasi ″ ini disusun berdasarkan tuntutan paradigma pengajaran dan pembelajaran kurikulum 2013 diselaraskan berdasarkan pendekatan model pembelajaran yang sesuai dengan kebutuhan belajar kurikulum abad 21, yaitu pendekatan model pembelajaran berbasis peningkatan keterampilan proses sains.

Penyajian buku teks untuk Mata Pelajaran ″Teknik Elektronika Telekonikasi ″ ini disusun dengan tujuan agar supaya peserta didik dapat melakukan proses pencarian pengetahuan berkenaan dengan materi pelajaran melalui berbagai aktivitas proses sains sebagaimana dilakukan oleh para ilmuwan dalam melakukan eksperimen ilmiah (penerapan scientifik), dengan demikian peserta didik diarahkan untuk menemukan sendiri berbagai fakta, membangun konsep, dan nilai-nilai baru secara mandiri.

Kementerian Pendidikan dan Kebudayaan, Direktorat Pembinaan Sekolah Menengah Kejuruan, dan Direktorat Jenderal Peningkatan Mutu Pendidik dan Tenaga Kependidikan menyampaikan terima kasih, sekaligus saran kritik demi kesempurnaan buku teks ini dan penghargaan kepada semua pihak yang telah berperan serta dalam membantu terselesaikannya buku teks siswa untuk Mata Pelajaran Teknik Elektronika Telekonikasi kelas XI/Semester 2 Sekolah Menengah Kejuruan (SMK).

Jakarta, 12 Desember 2013
Menteri Pendidikan dan
Kebudayaan

Prof. Dr. Mohammad Nuh, DEA

DAFTAR ISI

KEGIATAN BELAJAR 7 : ANALISIS AC PENGUAT TRANSISTOR

7.1 Tujuan Pembelajaran

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan analisis transistor sebagai penguat komponen sinyal AC
- ✓ Menjelaskan model pengganti transistor sebagai penguat komponen sinyal AC
- ✓ Menjelaskan dan Menerapkan rangkaian penguat transistor emitor bersama (*common-emitter transisto*r)
- ✓ Menjelaskan dan Menerapkan rangkaian penguat transistor kolektor bersama (*common-colector transisto*r)
- ✓ Menjelaskan dan Menerapkan rangkaian penguat transistor basis bersama (*common-basis transisto*r)
- ✓ Menjelaskan dan Menerapkan penguat bertingkat transistor sinyal kecil
- ✓ Menjelaskan dan Menerapkan penguat diferensial transistor sinyal kecil
- ✓ Menjelaskan dan Menerapkan metode pencarian kesalahan transistor sebagai penguat akibat pergeseran titik kerja DC transistor

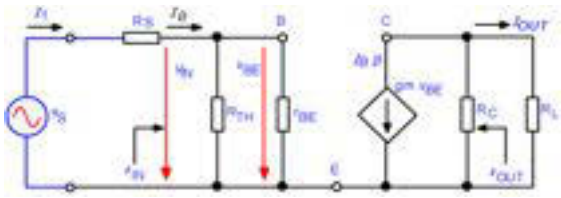
7.2 Uraian Materi

7.1. Analisa Sinyal

Ada perbedaan model analisa antara sinyal DC (model analisa sinyal besar) dengan sinyal AC (model analisa sinyal kecil), untuk itu didalam menganalisa rangkaian transistor dapat dibedakan berdasarkan fungsinya. Analisa statis (DC) dapat dengan mengasumsikan semua kapasitor sebagai rangkaian terbuka (*open circuit*) dan hungbung singkat (*short circuit*) untuk kondisi AC.

7.1.1. Analisa sinyal AC

Tegangan catu V_{CC} merupakan rangkaian hubung singkat. Dengan mengasumsikan semua kapasitor sebagai rangkaian hubung singkat (*short circuit*). Sedangkan efek dari kapasitor (C_B), (C_C), dan (C_E) menentukan batas frekuensi rendah (ω_L).



Gambar 2.130 Rangkaian pengganti emitor bersama

Persamaan tegangan masukan antara basis-emitor (v_{BE})

$$v_{BE} = I_B . r_{BE} \qquad (2.605)$$

Persamaan tegangan keluaran pada beban (v_{OUT})

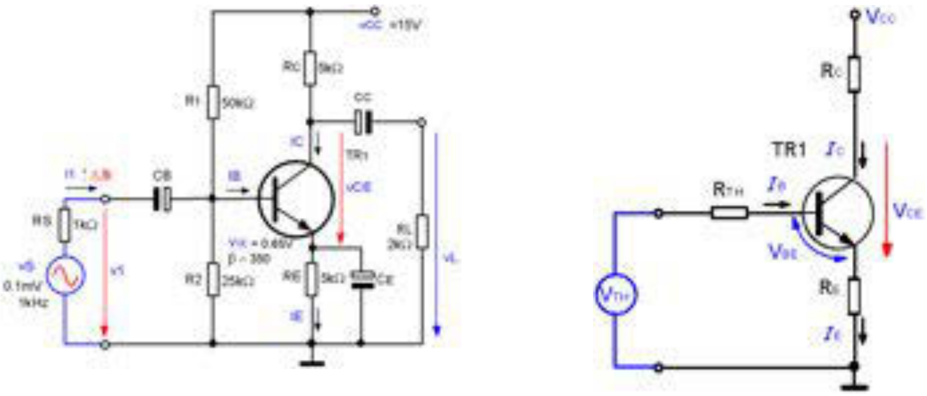
$$v_{OUT} = I_C \left(\frac{R_C . R_L}{R_C + R_L} \right) = \beta . I_B \left(\frac{R_C . R_L}{R_C + R_L} \right) \qquad (2.606)$$

Sehingga didapatkan besarnya penguatan tegangan (A_V)

$$Av = \frac{v_{OUT}}{v_{BE}} = \frac{\beta . I_B}{I_B . r_{BE}} \left(\frac{R_C . R_L}{R_C + R_L} \right) = \frac{\beta}{r_{BE}} \left(\frac{R_C . R_L}{R_C + R_L} \right) \qquad (2.607)$$

Untuk mendapatkan penguatan tegangan (A_V) yang besar dipilih transistor yang memiliki faktor penguatan arus (β) yang besar dengan nilai resistansi masukan basis (r_{BE}).

Contoh:



Gambar 2.131 Rangkaian emitor bersama

Analisa Titik Kerja DC

⇒ Besarnya tahanan pengganti thevenin (R_{TH})

$$R_{TH} = \frac{R_1 \text{ x } R_2}{R_1 + R_2} = \frac{50 \text{ x } 25}{50 + 25} = 16{,}7 k\Omega$$

⇒ Besarnya tegangan pengganti thevenin (V_{TH})

$$V_{TH} = \frac{R_2}{R_1 + R_2} \text{ x } V_{CC} = \frac{25}{50 + 25} \text{ x } 15 = 5 Volt$$

⇒ Dari rangkaian pengganti Thevenin didapat persamaan

$V_{TH} – V_{BE} = I_B.R_{TH} + I_E.R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (I_C.+ I_B).R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.I_B.+I_B).R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.+1).\ I_B.R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.+1).\ I_B.R_E$

$V_{TH} - V_{BE} = I_B.\{R_{TH} + (1 + B).R_E\}$

$$I_B = \frac{V_{TH} - V_{BE}}{R_{TH} + (1 + B).R_{E2}}$$

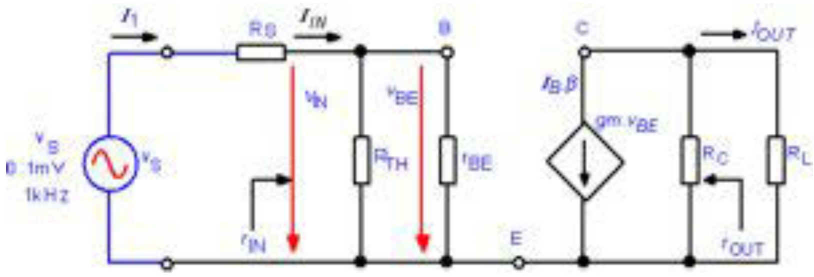
$$= \frac{(5 - 0{,}65)V}{16{,}7k\,\Omega + (1 + 350).5k\,\Omega} = \frac{4{,}35V}{1771{,}7k\,\Omega} = 2{,}4553\ \mu,$$

$I_C = B.\ I_B = 350\ .\ 2{,}4553\ \mu A = 0{,}86\ mA$

⇒ Menentukan besarnya transkonduktansi (gm).

gm = 38,9 . I_C = 38,9 . 0,86mA = 33,454 $mA/Volt$

⇒ Rangkaian Pengganti Sinyal AC



Gambar 2.132 Rangkaian pengganti

⇒ Menentukan resistansi basis-emitor dinamis (r_{BE}).

$$gm = \frac{I_{CQ}}{V_T}$$

$$r_{BE} = \frac{\beta_0}{gm} = \frac{294}{33{,}454} = 8{,}97\,k\Omega$$

⇒ Menentukan impedansi masukan (r_{IN}).

$$r_{IN} = \frac{R_{TH}.r_{BE}}{R_{TH} + r_{BE}} = \frac{(16{,}7.8{,}79)k\Omega^2}{(16{,}7 + 8{,}79)k\Omega} = 5{,}759\,k\Omega$$

⇒ Menentukan penguatan tegangan (Avi).

$$Avi = \frac{\beta o.\left(\frac{R_C.R_L}{R_C + R_L}\right)}{r_{BE}} = \frac{294\left(\frac{5.2}{5+2}\right)}{8{,}79} = \frac{420{,}42}{8{,}79} = 47{,}83\,kali$$

Avi (dB) = 20.log.47,83 = 33,59dB

⇒ Menentukan penguatan tegangan terhadap generator input (A_{VS})

$$A_{VS} = A_{VI}\frac{Z_{IN}}{Z_{IN} + R_S} = 47{,}83.\frac{5{,}759}{5{,}759 + 1} = 40{,}75\,kali$$

A_{VS} (dB) = 20.log.40,75 = 32,2 dB

⇒ Menentukan penguatan arus (Ai)

$$Ai = Avi\frac{r_{IN}}{R_L} = 47{,}83\frac{5{,}759}{2} = 137{,}73\,kali$$

Ai (dB) = 20.log.137,73 = 42,78 dB

⇒ Menentukan penguatan daya (A_P)

Ap = Avi . Ai = 47,83 . 137,73 = 6587,62 kali

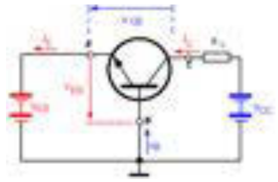
Ap (dB) = 10 log 6587,62 = 38,19 dB

⇒ Menentukan impedansi keluaran (r_{OUT})

$r_{OUT} = R_C = 5k\Omega$

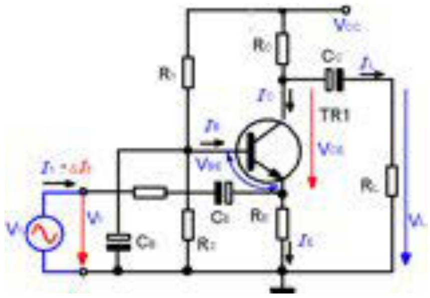
7.1.2. Rangkaian Basis Bersama (*Common Base*)

Tidak ada perbedaan didalam pengkondisian titik kerja DC dan stabilisasi thermal antara rangkaian emitor bersama dan basis bersama. Perbedaannya hanya terletak pada pengkodisian sinyal bolak-balik. Rangkaian basis bersama didisain dengan maksud untuk mendapatkan tahanan masukan yang kecil, maka dari itu variasi sinyal masukan ditempatkan pada kaki emitor dan sebagai kapasitor *bypass*-nya ditempatkan antara basis dan massa, dimana untuk sinyal bolak-balik bias DC yang dibangun oleh R_1, R_2 dapat dianggap rangkaian hubung singkat. Gambar 2.133 memperlihatkan konsep dasar rangkaian basis bersama yang dibangun dengan menggunakan transistor NPN.

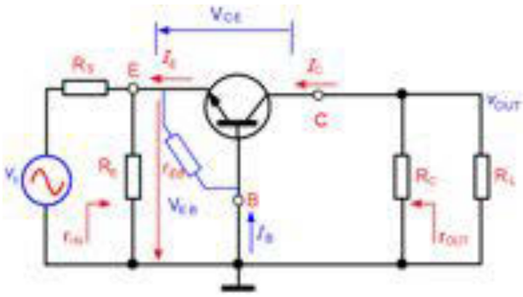


Gambar 2.133 Konsep dasar rangkaian basis bersama

Sedangkan Gambar 2.134 memperlihatkan

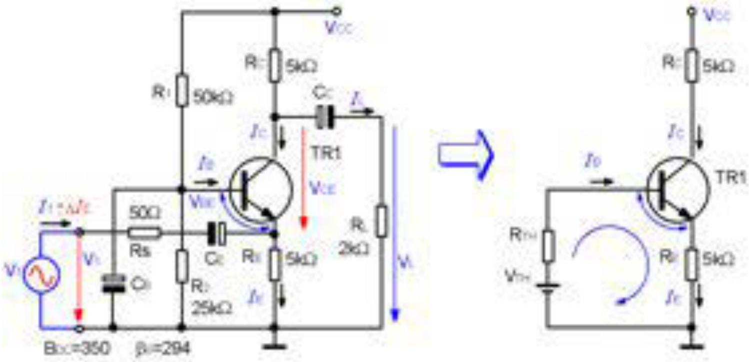


Gambar 2.134. Rangkaian Basis Bersama (*Common Base*)



Gambar 2.135. Rangkaian pengganti sinyal bolak-balik

7.1.3. Analisa Basis bersama (*Common Base*)



Gambar 2.136 Rangkaian basis bersama

⇒ Besarnya tahanan pengganti thevenin (R_{TH})

$$R_{TH} = \frac{R_1 \, x R_2}{R_1 + R_2} = \frac{50 \text{ x } 25}{50 + 25} = 16{,}7k\Omega$$

⇒ Besarnya tegangan pengganti thevenin (V_{TH})

$$V_{TH} = \frac{R_2}{R_1 + R_2} \, x \, V_{CC} = \frac{25}{50 + 25} \, x \, 15 = 5 \text{Volt}$$

⇒ Dari rangkaian pengganti Thevenin didapat persamaan

$V_{TH} – V_{BE} = I_B.R_{TH} + I_E.R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (I_C.+ I_B).R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.I_B.+I_B).R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.+1). \ I_B.R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.+1). \ I_B.R_E$

$V_{TH} – V_{BE} = I_B.\{R_{TH} + (1 + B).R_E\}$

$$I_B = \frac{V_{TH} - V_{BE}}{R_{TH} + (1 + B).R_{E2}}$$

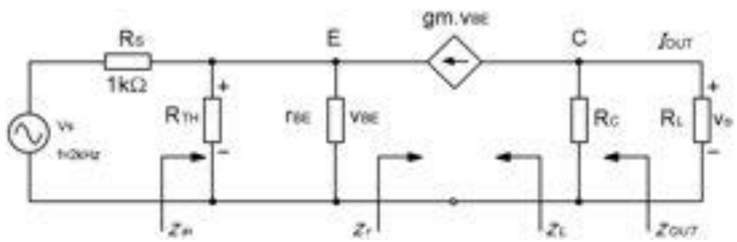
$$= \frac{(5 - 0{,}65)V}{16{,}7k\,\Omega + (1 + 350).5k\,\Omega} = \frac{4{,}35V}{1771{,}7k\,\Omega} = 2{,}4553\,\mu A$$

I_C = B. I_B = 350 . 2,4553 μA = 0,86 mA

⇒ Menentukan besarnya transkonduktansi (gm).

$$gm = 38{,}9 \,.\, I_C = 38{,}9 \,.\, 0{,}86mA = 33{,}454\ \frac{mA}{Volt}$$

⇒ Rangkaian Pengganti Sinyal AC



Gambar 2.137 Rangkaian pengganti basis Bersama

⇒ Menentukan resistansi emitor-basis dinamis (r_{EB}).

$$r_{EB} = \frac{\beta_0}{gm} = \frac{294}{33{,}454} = 8{,}97\,k\Omega$$

⇒ Menentukan impedansi masukan (Zin).

$$Zin = \frac{.r_{EB}}{\beta o + 1} // R_E = \frac{(8{,}79)k\Omega}{(294 + 1)} = 29{,}79\Omega$$

⇒ Menentukan penguatan tegangan (Avi).

$$Avi = \frac{\beta o.\left(\frac{RC.RL}{RC + RL}\right)}{r_{EB}} = \frac{294\left(\frac{5.2}{5 + 2}\right)}{8{,}79} = \frac{420{,}42}{8{,}79} = 47{,}83\,kali$$

Avi(dB) = 20.log.47,83 = 33,59dB

⇒ Menentukan penguatan tegangan terhadap generator input (A_{VS})

$$A_{VS} = A_{VI}\frac{Z_{IN}}{Z_{IN} + R_S} = 47{,}83.\frac{29{,}7\Omega}{29{,}7\Omega + 50\Omega} = 17{,}82\,kali$$

A_{VS}(dB) = 20.log.17,82 = 25,02 dB

⇒ Menentukan penguatan arus (Ai)

$$Ai = Avi\frac{Z_{IN}}{R_L} = 47{,}83\frac{29{,}7}{2000} = 0{,}71\,kali$$

Ai(dB) = 20.log.0,71 = -2,97 dB

⇒ Menentukan penguatan daya (A_P)

Ap = Avi . Ai = 47,83 . 0,71 = 33,96 ≅ 34 kali

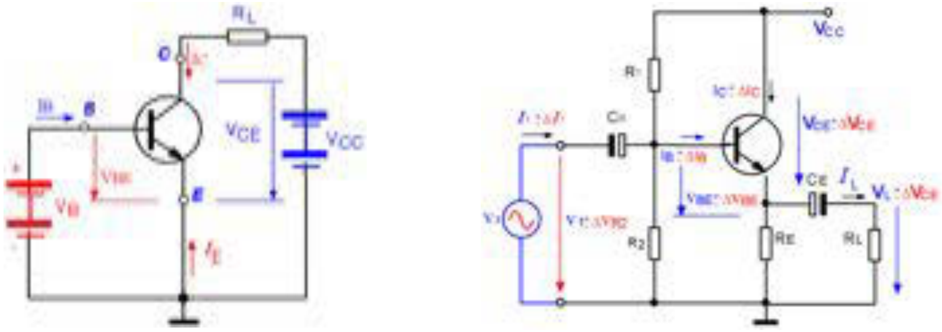
Ap (dB) = 10 log 34= 15,31 dB

⇒ Menentukan impedansi keluaran (Z_{OUT})

Z_{OUT} = R_C = 5kΩ

7.1.4. Rangkaian Kolektor Bersama (*Common Colector*)

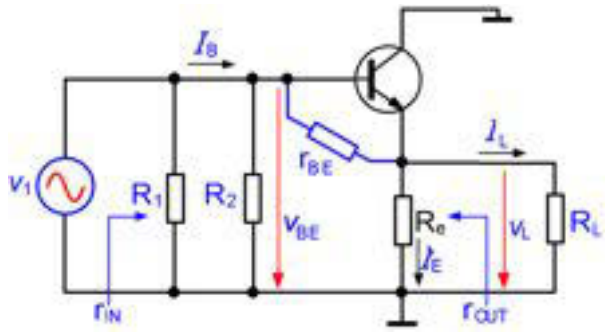
Konfigurasi rangkaian kolektor bersama (*common colector*) dapat digunakan sebagai rangkaian pengubah impedansi, karena konsep dasar pada rangkaian ini bertujuan untuk mendapatkan tahanan masukan yang tinggi.



(a) (b)

Gambar 2.138. Rangkaian kolektor bersama (*Common Colector*)

Prinsip pengendalian pada rangkaian kolektor bersama, bahwa arus masukan (I_B) dan tegangan kolektor emitor (V_{CE}) bertindak sebagai variabel bebas, sedangkan tegangan masukan basis-emitor (V_{BE}) dan arus keluaran kolektor (I_C) bertindak sebagai variable-variabel yang tergantung dari variable bebas, atau untuk masukan umunnya dinyatakan dengan V_{BE} = $f_1(V_{CE}, I_B)$ dan untuk keluaran dinyatakan dengan I_C = $f_2(V_{CE}, I_B)$. Kelebihan dari rangkaian kolektor bersama adalah kesetabilan titik kerja statis (DC), karena sistem bias pada rangkaian ini adalah selalu dihubungkan tahanan R_E pada emitor.



Gambar 2.139. Rangkaian Pengganti Sinyal Bolak-Balik

Persamaan masukan sinyal kecil

$$vi = v_{BE} = i_B.r_{BE} + i_E.R_E \qquad (2.608)$$

$$v_{BE} = i_B.r_{BE} + (i_C + i_B).R_E \qquad (2.609)$$

$$v_{BE} = i_B.r_{BE} + (\beta.i_B + i_B).R_E$$

$$v_{BE} = i_B.r_{BE} + (\beta.i_B + i_B).R_E$$

$$v_{BE} = i_B.\left[r_{BE} + (\beta.i_B + i_B).R_E\right] \qquad (2.700)$$

Tahanan masukan

$$r_{IN} = \frac{v_{BE}}{i_B} = r_{BE} + (\beta. + 1).R_E \qquad (2.701)$$

Dengan adanya bias pembagi tegangan (bias Thevenin) R_1, R_2 pada masukan, maka besarnya resistansi masukan menjadi terbatasi atau semakin kecil, dengan demikian persamaan diatas berubah seperti berikut:

$$r_{IN} = \frac{v_{BE}}{i_B} = R_1//R_2\left[r_{BE} + (\beta. + 1).R_E\right] \qquad (2.702)$$

Dari persamaan 2.702 diatas dapat disimpulkan adanya suatu permasalahan dengan tahanan bias R_1, R_2, suatu problem perbaikan rangkaian adalah bagaimana kedua tahanan tersebut untuk sinyal kecil dapat dibuat sedemikian agar tidak membatasi sinyal bolak-balik akan tetapi perubahan tersebut harus tetap menjaga kondisi titik kerja statis (titik kerja DC tidak boleh berubah).

Persamaan Keluaran

$$v_{OUT} = i_E.R_E = i_B.(\beta + 1)R_E \qquad (2.703)$$

Penguatan tegangan Av

$$A_V = \frac{v_{OUT}}{v_{IN}} = \frac{i_B.(\beta + 1).R_E}{i_B\left[r_{BE} + (\beta + 1)\right]} = \frac{(\beta + 1).R_E}{\left[r_{BE} + (\beta + 1)\right]} \leq 1 \qquad (2.704)$$

dengan adanya bias R_1, R_2 maka penguatan berubah menjadi:

$$A_V = \frac{v_{OUT}}{v_{IN}} = \frac{(\beta + 1).R_E}{(R_1//R_2)\left[r_{BE} + (\beta + 1)\right]} \leq 1 \qquad (2.705)$$

Tahanan keluaran

$$r_{OUT} = R_E//\left[\frac{r_{BE} + (R_{TH}//R_S)}{\beta + 1}\right] \text{ dimana} \Rightarrow R_{TH} = R_1//R_2 \qquad (2.706)$$

Karena tahanan keluaran (r_{OUT}) dari rangkaian kolektor bersama merupakan fungsi dari sumber arus (i_E), dengan demikian faktor pembagi (β + 1) dikarenakan arus basis (i_B) dipandang sebagai sumber arus emitor (i_E). Dan nilai dari tahanan keluaran (r_{out}) rangkaian kolektor bersama adalah kecil (dalam orde Ω)

Penguatan Arus (Ai)

$$\Delta i_E = \frac{v_{OUT}}{r_{OUT}} \; dan \Rightarrow \Delta i_B = \frac{vi}{r_{IN}} \qquad (2.707)$$

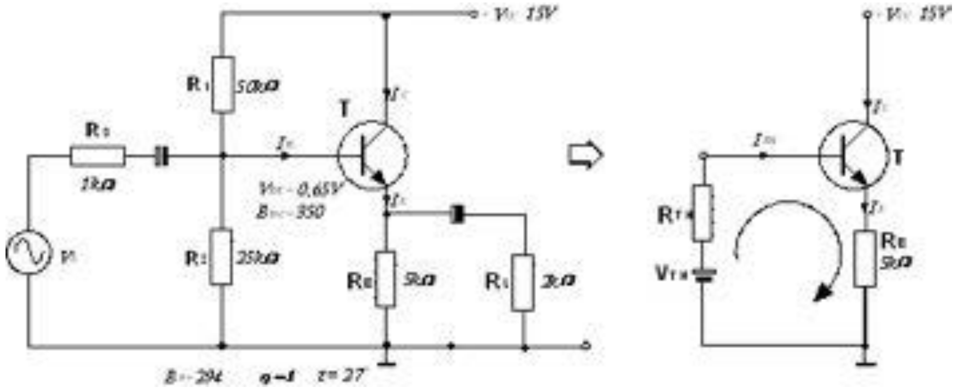
$$Ai = \frac{\Delta iE}{\Delta iE} = \frac{v_{OUT}}{vi}\,\frac{r_{IN}}{r_{OUT}} = A_V\,\frac{r_{IN}}{r_{OUT}} \qquad (2.708)$$

atau dapat dinyatakan

$$Ai = \frac{r_{CE}.(\beta + 1)}{R_E + r_{CE}} \qquad (2.709)$$

nilai r_{CE} dapat ditentukan dari datasheet transistor pada arus kolektor I_C.

7.1.5. Analisa Rangkaian Kolektor Bersama (*Common Colector*)



Gambar 2.140. Rangkaian Kolektor Bersama

⇒ Besarnya tahanan pengganti thevenin (R_{TH})

$$R_{TH} = \frac{R_1 \text{ x } R_2}{R_1 + R_2} = \frac{50 \text{ x } 25}{50 + 25} = 16{,}7k\Omega$$

⇒ Besarnya tegangan pengganti thevenin (V_{TH})

$$V_{TH} = \frac{R_2}{R_1 + R_2}\, x\, V_{CC} = \frac{25}{50 + 25}\, x\, 15 = 5\text{Volt}$$

⇒ Dari rangkaian pengganti Thevenin didapat persamaan

$V_{TH} – V_{BE} = I_B.R_{TH} + I_E.R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (I_C.+ I_B).R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.I_B.+I_B).R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.+1).\ I_B.R_E$

$V_{TH} – V_{BE} = I_B.R_{TH} + (B.+1).\ I_B.R_E$

$V_{TH} – V_{BE} = I_B.\{R_{TH} + (1 + B).R_E\}$

$$I_B = \frac{V_{TH} - V_{BE}}{R_{TH} + (1 + B).R_{E2}}$$

$$= \frac{(5 - 0{,}65)V}{16{,}7k\Omega + (1 + 350).5k\Omega} = \frac{4{,}35V}{1771{,}7k\Omega} = 2{,}4553\ \mu A$$

$I_C = B.\ I_B = 350\ .\ 2{,}4553\ \mu A = 0{,}86\ mA$

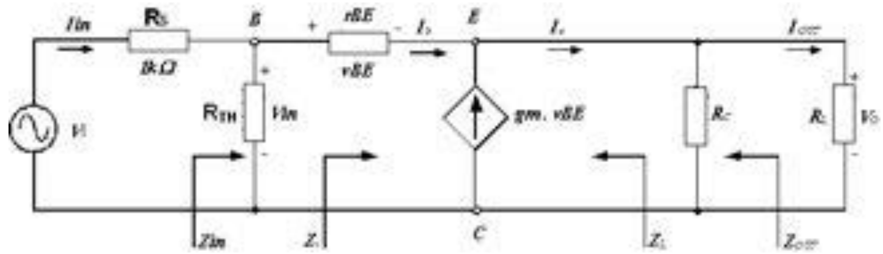
$I_E = I_B\,(1+B_0) = 2{,}4553\,(1+294) = 0{,}724mA$

$Vo = I_E.(R_C//R_L) = 0{,}724mA(5//2)k\Omega$

$= 0{,}724mA\ .\ 1{,}43k\Omega = 1{,}035Volt$

$$Zr = \frac{V_O}{Ib} = \frac{1{,}035\,Volt}{2{,}4553\,\mu A} = 421{,}85\,k\Omega$$

⇒ Rangkaian Pengganti Sinyal AC



Gambar 2.141 Rangkaian pengganti Kolektor Bersama

⇒ Menentukan besarnya transkonduktansi (gm).

$gm = 38{,}9\ .\ I_C = 38{,}9\ .\ 0{,}86mA = 33{,}454\ mA/Volt$

⇒ Menentukan resistansi basis-emitor dinamis (r_{BE}).

$$r_{BE} = \frac{\beta_0}{gm} = \frac{294}{33{,}454} = 8{,}97\,k\Omega$$

⇒ Menentukan impedansi masukan (Zin).

$$Zin = (r_{BE} + Zr)\,//\,R_{TH}$$
$$= (8{,}97 + 421{,}85)k\Omega\,//\,16{,}7k\Omega = 29{,}79\Omega$$

$$Zin = (8{,}97 + 421{,}85)k\Omega\,//\,16{,}7k\Omega$$
$$= (430{,}82)k\Omega\,//\,16{,}7k\Omega$$
$$= \frac{(430{,}82.16{,}7)k\Omega^2}{(430{,}82 + 16{,}7)k\Omega} = \frac{7194{,}69k\Omega^2}{447{,}52k\Omega}$$

$$Zin = 16{,}07k\Omega$$

⇒ Menentukan penguatan tegangan (Avi).

$$Avi = \frac{.Zr}{r_{BE} + Zr} = \frac{421{,}85k\Omega}{(8{,}79 + 421{,}85)k\Omega}$$
$$= \frac{421{,}85}{430{,}64} = 0{,}98\,kali$$

Avi (dB) = 20.log.0,98 = -0,17dB

⇒ Menentukan penguatan tegangan terhadap generator input (A_{VS})

$$A_{VS} = A_{VI}\frac{Z_{IN}}{Z_{IN}+R_S} = 0{,}98.\frac{16{,}07k\Omega}{16{,}07k\Omega + 1k\Omega}$$

$$= \frac{15{,}75k\Omega}{17{,}07\Omega} = 0{,}922\,kali$$

A_{VS} (dB) = 20.log.0,922 = -0,705 dB

⇒ Menentukan penguatan arus (Ai)

$$Ai = Avi\frac{Z_{IN}}{R_L} = 0{,}98\frac{16{,}07k\Omega}{2k\Omega} = 7{,}87\,kali$$

Ai (dB) = 20.log.7,87 = 17,92 dB

⇒ Menentukan penguatan daya (A_P)

Ap = *Avi* . *Ai* = 0,98 . 7,87 = 7,71 kali

Ap (dB) = 10 log 7,71= 8,87 dB

⇒ Menentukan impedansi keluaran (Z_{OUT})

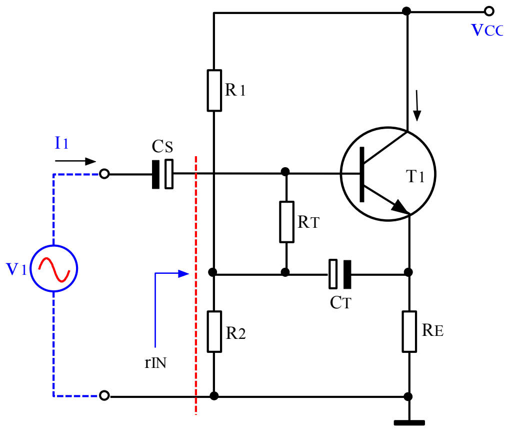
$$Z_I = \frac{r_{BE} + R_{TH} // Rs}{1+\beta o}$$

$$= \frac{8{,}79k\Omega + \left(\frac{16{,}7k\Omega.1k\Omega}{16{,}7k\Omega + 1k\Omega}\right)}{1+294} = \frac{9{,}733k\Omega}{295} = 32{,}99\Omega$$

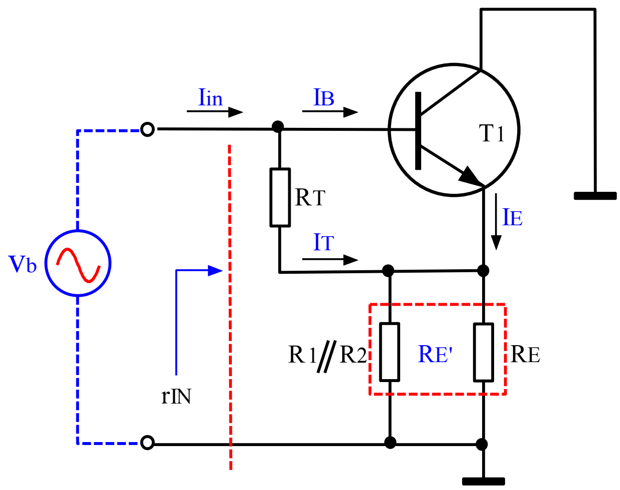
$$Z_{OUT} = \frac{RE.Z_I}{R_E + Z_I} = \frac{(5000.32{,}99)\Omega^2}{(5000+32{,}99)\Omega} = 32{,}7\Omega$$

7.1.6 Rangkaian Bootstrap

Teknik bias untuk untuk mendapatkan tahanan masukan tinggi pada rangkaian kolektor bersama (*common colector*) dengan bias metode Thevenin besarnya tahanan masukan tidak bisa mencapai nilai yang lebih tinggi, karena besarnya tahanan masukan dibatasi oleh nilai tahanan bias $R_1//R_2$. Salah satu cara untuk menghilangkan pembatasan tahanan Thevenin $R_1//R_2$ yaitu dapat dengan cara menggunakan teknik *bootstrapping* (rangkaian *boostrap*) seperti yang ditunjukan pada Gambar 2.142 berikut.



Gambar 2.142. Rangkaian bootstrap

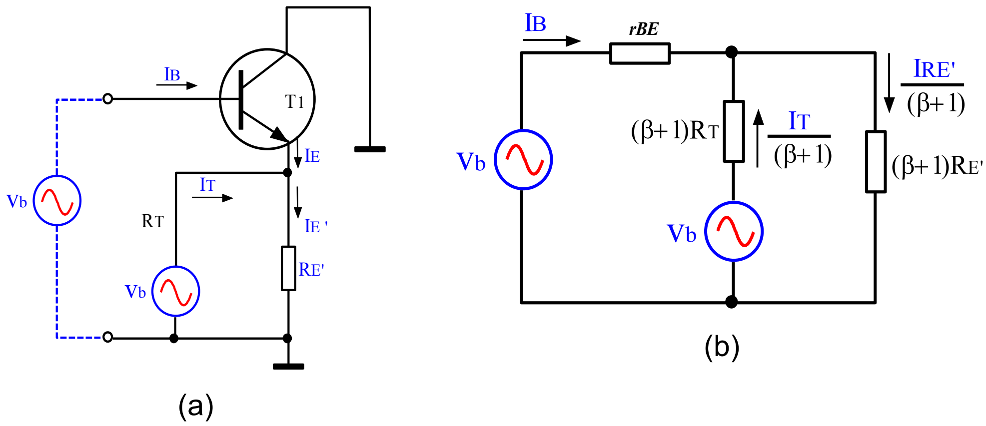


Gambar 2.143. Rangkaian pengganti sinyal bolak-balik

Dari rangkaian pengganti sinyal AC Gambar 2.143, dapat ditentukan besarnya tahanan masukan (rin) sesuai dengan persamaan berikut:

$$r_{IN} = \frac{v_B}{i_B + i_T} \qquad (2.710)$$

dengan persamaan (2.710) diatas, untuk mencari nilai tahanan masukan (r_{IN}) diperlukan arus (i_B) dan arus (i_T) dan untuk memudahkan disain rangkaian maka besarnya tahanan *boostrap* dibuat lebih besar daripada tahanan basis-emitor (r_{BE}) transistor ($R_T >> r_{BE}$). Dengan demikian dapat digambarkan rangkaian pengganti ac dari Gambar 2.143 berubah menjadi Gambar 2.144a dan gambar 2.144b sebagai rangkaian pengikut emitor dipandang dari emitor terhadap basis.



Gambar 2.144. Rangkaian pengganti pengikut emitor

Untuk menyederhanakan disain rangkaian, ditetapkan nilai dari r_{BE} <<(β + 1)R_T, dengan demikian didapatkan hubungan arus basis (i_B) dan arus bootstrap (i_T) seperti perasamaan berikut:

$$i_B = \frac{v_B}{r_{BE} + (\beta + 1)R'_E} \qquad (2.711)$$

karena R_T//r_{BE} maka berlaku persamaan:

$$i_T.R_T = r_{BE}.i_B \qquad (2.712)$$

Subsitusi persamaan (2.711) terhadap persamaan (2.712):

$$i_T = \frac{r_{BE}}{R_T}\frac{v_B}{r_{BE} + (\beta + 1)R'_E} \qquad (2.713)$$

Admitansi masukan $\frac{1}{r_{IN}}$ adalah:

$$\frac{1}{r_{IN}} = \frac{i_B}{v_B} + \frac{i_T}{v_B} = \frac{1 + \frac{r_{BE}}{R_T}}{r_{BE} + (\beta + 1)R'_E} \qquad (2.714)$$

Dengan demikian besarnya tahanan masukan (r_{IN}) dapat ditentukan:

$$r_{IN} = \frac{r_{BE} + (\beta + 1)R'_E}{1 + \frac{r_{BE}}{R_T}} \qquad (2.715)$$

Agar supaya didapatkan tahanan masukan (r_{IN}) sebesar r_{BE} + (β + 1).R'_E, maka besarnya tahanan bootstrap (R_T) ditetapkan sedemikian besar terhadap tahanan basis-emitor (r_{BE}) transistor (R_T>>r_{BE}). Dengan demikian berlaku persamaan pendekatan seperti berikut:

$$r_{IN} = r_{BE} + (\beta + 1).R'_E \qquad (2.716)$$

Sebagai contoh, jika besarnya tahanan bias $R_1//R_2$ = 1kΩ, tahanan emitor R_E = 1kΩ, tahanan masukan transistor r_{BE} = 1kΩ, penguatan arus transistor β = 99, dan tahanan bootstrap R_T = 10kΩ. Tentukan besarnya tahanan masukan (r_{IN}) dengan bootstrap dan tahanan standar tanpa bootstrap.

Tahanan masukan (r_{IN}) dengan bootstrap:

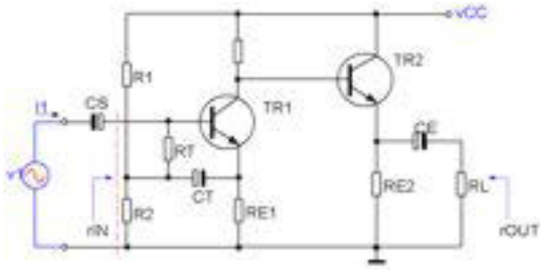
$$r_{IN} = \frac{r_{BE} + (\beta + 1)\left[(R_1//R_2)//R_E\right]}{1 + \frac{r_{BE}}{R_T}} = \frac{1000 + (99+1).500}{1*1} \approx 46k\Omega$$

Tahanan masukan (r_{IN}) tanpa bootstrap:

$r_{IN} = R_1//R_2//[r_{BE} + (\beta + 1).R_E$ = 1000//100.000 ≈ 1kΩ

7.1.7. Rangkaian Pengubah Impedansi

Untuk dapat menguatkan sinyal masukan kecil secara efektif, maka diperlukan sebuah rangkaian dengan tahanan masukan yang besar. Gambar 2.145, dibawah memperlihatkan teknik bias untuk memdapatkan tahanan masukan (r_{IN}) tinggi dan tahanan keluaran (r_{OUT}) rendah. Tahanan R_T dan kapasitor C_T berfungsi untuk menghilangkan komponen DC R_1 dan R_2 pada basis dan dengan bantuan kapasitor C_T dipindahkan ke kaki emitor transistor dan tidak lagi sebagai pembagi tegangan untuk sinyal bolak-balik.



Gambar 2.145. Rangkaian Bootstrap Bertingkat (Pengubah Impedansi)

7.1.8. Analisa Rangkaian

Bila diketahui: R_C=10kΩ, R_T=47kΩ,R_{E2}=10kΩ, V_{RE1}=2V, V_{CE2}=6V dan bila transistor yang digunakan BC548B pada tegangan catu V_{CC}=12V,. Kapasitor C_T=C_E=4,7μF, sedangkan untuk kapasitor Cs=10nF. Tahanan beban $R_L \leq$ 1kΩ. Tentukan besarnya tahanan R_{E1}, R_1, R_2 dan besarnya tahanan masukan sinyal bolak-balik saat dengan bootstrap dan tanpa boostrap. Untuk mencapai ayunan maksimum tegangan V_{CE2} transistor T_2 adalah:

V_{CE2}= 0,5.V_{CC} = 6Volt

Bila $I_C \approx I_E$, maka besarnya kolektor I_{C2} transistor T_2 adalah:

$$I_{C2} = \frac{V_{RE2}}{R_{E2}} = \frac{6V}{10k\Omega} = 6mA$$

Dari buku data, dapat ditentukan besarnya tegangan basis emitor V_{BE2}=0,7V pada arus kolektor 6mA. Karena tegangan basis emitor diketahui, maka besarnya tegangan kolektor dapat dihitung:

$V_{C1}=V_{RE2}+V_{BE2}$ = 6V+0,7V=6,7V

Dengan demikian besarnya arus yang mengalir pada tahanan kolektor adalah:

$$I_{RC} = \frac{V_{RC}}{R_C} = \frac{V_{CC} - V_{C1}}{R_C} = \frac{12V - 6,7V}{10k\Omega} = \frac{5,3V}{10k} = 5,3mA$$

Penguatan arus searah pada I_{C2}=6mA untuk T_2, didapatkan dari *datasheet* nilai penguatan arus β=320, dengan demikian besarnya arus basis I_{B2} adalah.

$$I_{B2} = \frac{I_{C2}}{\beta} = \frac{6mA}{320} = 0,01875mA$$

Maka besarnya arus kolektor TR_1 adalah:

$I_{C1} = I_{B2}+I_{RC}$ = 0,01875mA+5,3mA=5,31875mA

Besarnya penguatan arus TR_1 pada I_C=5,31875 didapatkan dari *datasheet* nilai penguatan arus β=310, dengan demikian besarnya arus basis TR_1 adalah:

$$I_{B1} = \frac{I_{C1}}{\beta_1} = \frac{5,31875mA}{310} = 0,0171mA$$

Bila tegangan pada emitor TR_2 dikehendaki (V_{RE1}=2V), maka besarnya tahanan R_{E1} adalah:

$$R_{E1} = \frac{V_{RE1}}{I_{E1}} = \frac{V_{RE1}}{I_{B1} + I_{C1}} = \frac{2V}{5,334mA} = 374,95\Omega$$

Tegangan basis-emitor TR_1 pada arus I_{C1}=5,334mA didapatkan dari *datasheet* nilai tegangan V_{BE1}=0,69V, maka didapatkan besarnya tegangan basis (V_{B1}) transistor T_1 adalah:

$V_{B1}=V_{RE1}+V_{BE1}$= 2V+0,69V=2,69V

Besarnya tahanan masukan transistor TR_1 pada arus I_{C1}=5,3 didapatkan dari *datasheet* nilai tahanan r_{BE1}=1,2kΩ, untuk itu dipilih R_T=47kΩ, dengan demikian besarnya tegangan $V_{RT} = i_{B1} * R_T$ = 0,8037V.

Besarnya tegangan pada tahanan R_2 (V_{R2}) adalah:

$V_{R2} = V_{RE1} + V_{BE1} + V_{RT}$ = 2V + 0,69V + 0,8037V = 3,4937V

Agar rangkaian bekerja pada daerah linier aktif, maka dtetapkan tegangan thevenin $V_{TH}>V_{R2}$, untuk itu dipilih $V_{TH}=4V$, Untuk stabilisasi titik kerja DC $\Rightarrow R_{TH}<<(\beta_1+1)R_{E1}$ dan dipilih $R_{TH}=10k\Omega$:

Besarnya tahanan Thevenin R_1.

$$R_1 = R_{TH}\frac{V_{CC}}{V_{TH}} = 10k\Omega\frac{12V}{4V} = 30k\Omega$$

dan besarnya tahanan Thevenin R_2 adalah:

$$R_2 = \frac{R_{TH}}{1 - \frac{V_{TH}}{V_{CC}}} = \frac{10k\Omega}{1 - \frac{4V}{12V}} = 15{,}01k\Omega$$

Besarnya tahanan masukan sinyal bolak-balik (r_{IN}) dengan metode bootsrap adalah:

$$r_{IN} = \frac{r_{BE1} + (\beta+1)\left[(R_1//R_2)//R_{E1}\right]}{1+\frac{r_{BE1}}{R_T}}$$

$$= \frac{1200\,\Omega + (310+1).(30000\,\Omega//15000\,\Omega)//\,390\,\Omega}{1+\frac{1200\,\Omega}{47000}}$$

$$r_{IN} = \frac{1200\,\Omega + (311)(10000\,\Omega)//\,390\,\Omega}{1{,}0255} = \frac{117937{,}25}{1{,}0255} \approx 115k\Omega$$

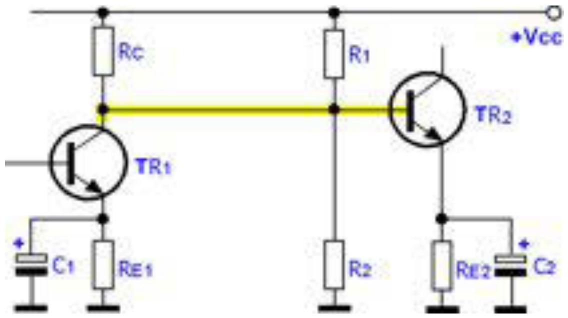
Tahanan masukan (r_{IN}) standar tanpa rangkaian bootstrap.

$r_{IN} = R_1//R_2//[r_{BE} + (\beta + 1).R_{E1} = 30\Omega k//15k\Omega//117937{,}25\Omega = 9{,}22k\Omega$

7.1.9. Penguat Bertingkat

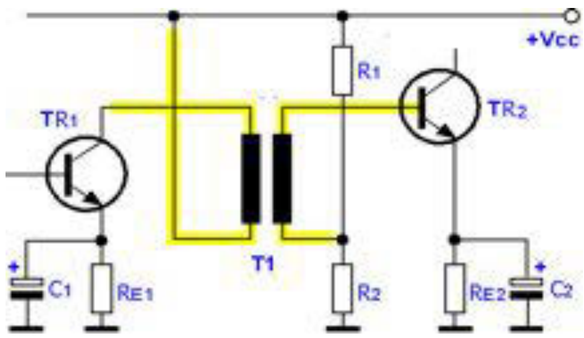
Ada dua macam rangkaian penguat bertingkat, yaitu dengan menggunakan penggandeng langsung (kopling DC) dan penggandeng tidak langsung (kopling AC). Ada dua penggandeng tidak langsung, yaitu penggandeng dengan menggunakan tranformator dan menggunakan kapasitor. Pada sistem penggandeng langsung titik kerja transistor (TR2) tergantung oleh kondisi titik kerja dari transistor (TR1), sedangkan untuk sistem penggandeng tidak langsung baik itu yang menggunakan penggandeng transformator maupun kapasitor, kondisi titik kerja antara transistor (TR1) dan (TR2) tidak saling tergantung (independen) satu sama lain. Suatu keuntungan sistem penggandeng langsung (kopling DC) adalah frekuensi batas bawah ($f_L \approx 0Hz$) sangat rendah sekali. Kelemahan penguat transistor yang menggunakan kopling DC adalah rumitnya dalam menetapkan dan menghitung titik kerja dan stabilisasi thermal. Gambar

2.178 memperlihatkan penguat dengan menggunakan penggandeng langsung (kopling arus searah). Untuk mendapatkan ayunan sinyal maksimum, maka titik kerja tegangan kolektor-emitor (V_{CE}) transistor (TR2) ditetapkan setengah dari tegangan sumber ($V_{CE} \approx 0,5V_{CC}$).



Gambar 2.178 Penguat bertingkat kopling DC

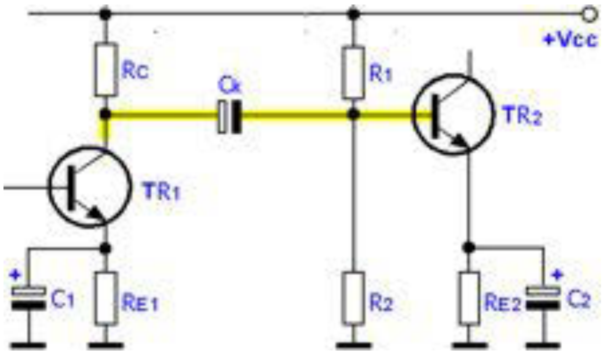
Gambar 2.179 memperlihatkan penguat bertingkat dengan menggunakan sistem penggandeng induktif. Kelebihan dari penguat yang menggunakan sistem penggandeng induktif adalah memungkinkan untuk optimalisasi pada saat pengiriman sinyal akibat kerugian tahanan. Sedangkan kerugian pada sistem kopling induktif adalah dibutuhkan sinyal yang relatif besar pada saat transformasi pengiriman. Sulit karena konstruksi dan harganya harganya relatif mahal bila dibandingkan dengan kopling kapasitif. Pembatasan lebar pita frekuensi memerlukan perhitungan yang rumit dan banyaknya gangguan yang bersifat induktif sehingga masih diperlukan rangkaian tambahan sebagai kompensator induktif ($\delta i/\delta t$).



Gambar 2.179 Penguat bertingkat kopling induktif

Gambar 2.180 memperlihatkan penguat bertingkat dengan menggunakan sistem penggandeng kapasitif atau disebut juga dengan penggadeng RC. Kelebihan dari penguat yang menggunakan sistem penggandeng RC adalah harganya yang sangat murah dan mudah direalisasi. Sedangkan kerugian pada sistem kopling

RC adalah tidak memungkinkan diperoleh optimalisasi tahanan pada daerah frekuensi rendah pada saat transformasi pengiriman sinyal akibat reaktansi kapasitif yang besar, sehingga kerugian penguatan dan lebar pita frekuensi pada frekuensi rendah. Pembatasan lebar pita frekuensi lebih mudah bila dibandingkan dengan kopling induktif.



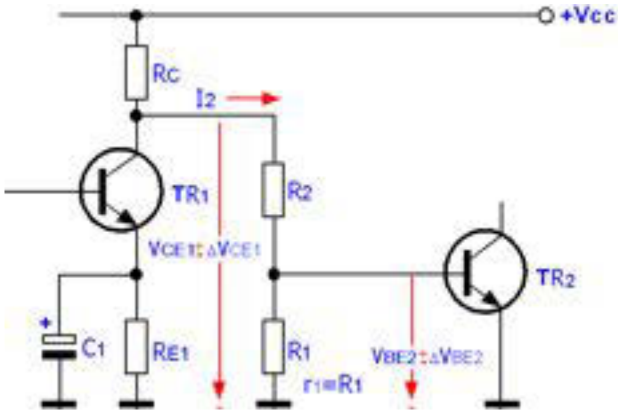
Gambar 2.180 Penguat bertingkat kopling kapasitif

7.110. Masalah Penggandeng/Kopling

Gambar 2.181 memperlihatkan penguat yang menggunakan sistem penggandeng langsung (kopling arus searah). Hal yang perlu diperhatikan adalah penentuan besarnya tahanan pembagi tegangan (R_1) dan (R_2).

$$V_{BE2} = \frac{R_1}{R_1 + R_2} V_{CE1}$$

$$\Delta V_{BE2} = \frac{R_1}{R_1 + R_2} \Delta V_{CE1} < \Delta V_{CE1} \qquad (2.763)$$



Gambar 2.181 Penggandeng arus searah dengan pembagi tegangan

Oleh karena tahanan kopling (R_1) bersifat linier dan tidak tergantung oleh perubahan frekuensi sinyal informasi, sehingga berlaku ketentuan tahanan

dinamis (r_1) saat kondisi dengan sinyal sama dengan tahanan statis (R_1) pada saat kondisi tanpa sinyal.

Agar tidak terjadi pembebanan penguat transistor (TR1), untuk itu nilai tahanan kopling arus searah (R_1) dipilih lebih besar terhadap tahanan dinamis masukan (r_{BE2}) transistor (TR2). Kelemahan dari sistem penggandeng arus searah ini adalah tingkat kestabilan rangkaian tergantung dari kondisi titik kerja penguat transistor (TR1) dan pemilihan tahanan pembagi tegangan (R_1) dan (R_2).

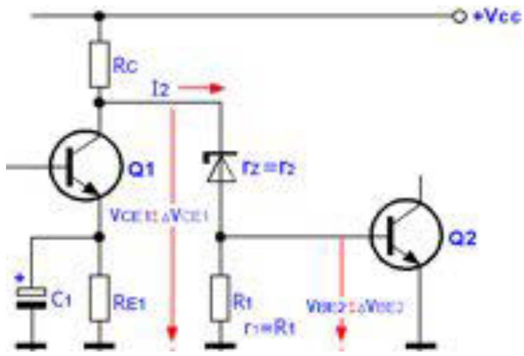
Gambar 2.182 memperlihatkan kopling arus searah dengan menggunakan pembagi tegangan dengan diode zener. Kelemahan dari kopling arus searah dengan menggunakan pembagi tegangan dua resistor seperti yang diperlihatkan Gambar 2.181 adalah tingkat kestabilan transistor (TR2) ditentukan oleh perubahan tegangan kolektor-emitor (V_{CE1}) transistor (TR1). Untuk menjaga agar transistor (TR2) tidak tergantung oleh pergeseran titik kerja transistor (TR1), maka tahanan (R_2) dapat diganti dengan diode zener. Sehingga beda potensial tegangan basis-emitor (V_{BE2}) dapat ditentukan dengan menggunakan persamaan berikut:

$$V_{BE2} = V_{CE1} - V_Z \qquad (2.764)$$

Perubahan tegangan basis-emitor (ΔV_{BE2}) tergantung dari bersarnya tahanan (R_1) dan tahanan dinamis diode zener (r_Z) dan perubahan tegangan kolektor-emitor ((ΔV_{CE1}) seperti persamaan berikut:

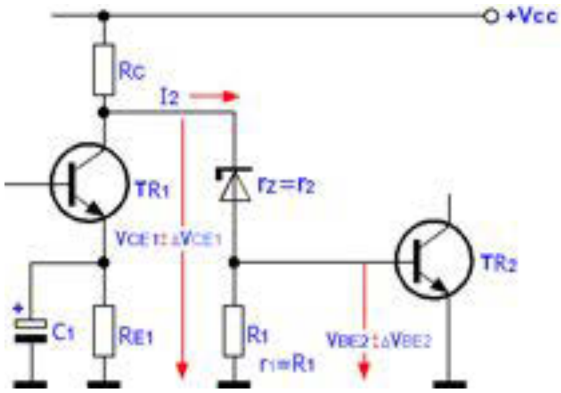
$$\Delta V_{BE2} = \frac{R_1}{R_1 + r_Z}\,\Delta V_{CE1} \approx \Delta V_{CE1} \qquad (2.765)$$

Oleh karena tahanan (R_1) jauh lebih besar dari tahanan dinamis diode (r_Z) sehingga didapatkan besarnya perubahan tegangan basis-emitor (ΔV_{BE2}) sama dengan perubahan tegangan kolektor-emitor (ΔV_{CE1}).



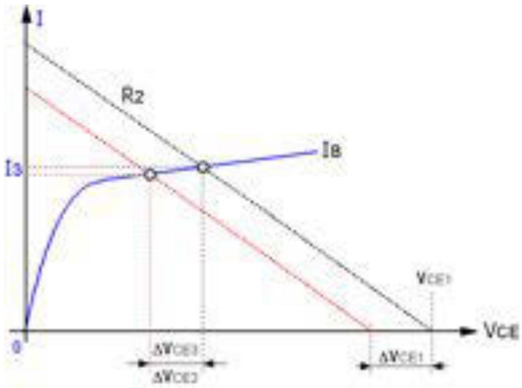
Gambar 2.182 Penggandeng pembagi tegangan dengan diode zener

Gambar 2.183 memperlihatkan kopling arus searah dengan menggunakan pembagi tegangan transistor. Kelemahan dari kopling arus searah dengan menggunakan pembagi tegangan diode zener seperti yang diperlihatkan Gambar 2.182 adalah tahanan dinamis diode zener (r_Z) relatif kecil sehingga menyebabkan terjadinya pembebanan pada transistor (TR1).



Gambar 2.183 Penggandeng pembagi tegangan dengan transistor

Agar tidak terjadi pembebanan pada penguat transistor (TR1), untuk itu nilai tahanan kopling arus searah (R_1) diganti dengan transistor (Q_3). Tahanan dinamis keluaran antara kolektor-emitor (r_{CE3}) transistor (Q_3) menggantikan fungsi dari tahanan (R_1). Tahanan dinamis (r_{CE3}) ditentukan oleh arus (I3) dn perubahan tegangan kolektor-emitor (ΔV_{CE1}) seperti yang diperlihatkan Gambar 2.184 berikut ini.



Gambar 2.184 Arus fungsi tegangan kopling dc

Untuk menjaga agar transistor (TR2) tidak tergantung oleh pergeseran titik kerja transistor (TR1) dan transistor (TR1) tidak terbebani, maka tahanan (R_1) dapat diganti dengan transistor (Q_3). Sehingga beda potensial tegangan basis-emitor (V_{BE2}) dapat ditentukan dengan menggunakan persamaan berikut:

$$V_{BE2} = V_{CE1} - I_3 R_2 \quad (2.766)$$

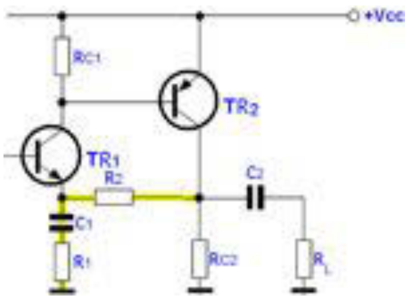
karena $r_1 >> R_2$, maka didapatkan perubahan tegangan (ΔV_{BE2});

$$\Delta V_{BE2} = \frac{r_1}{r_1 + R_2} \Delta V_{CE1} \approx \Delta V_{CE1} \quad (2.767)$$

7.1.11 Umpan Balik Negatif

Dengan memberikan jaringan umpan balik negatif diharapkan penguat menjadi stabil dan tidak tergantung dari perubahan parameter transistor. Penguatan arus (β) transistor sangat peka terhadap perubahan temperatur, sehingga menyebabkan titik kerja penguat transistor menjadi tidak stabil. Umpan balik negatif bertujuan untuk mendapatkan kestabilan penguat akibat pengaruh dari perubahan temperatur. Gambar 2.189 memperlihatkan penguat dua tingkat dengan umpan balik arus dan tegangan. Umpan balik arus bertujuan untuk menaikan tahanan masukan dinamis (r_{IN}) penguat. Jaringan umpan balik arus negatif dibangun oleh tahanan (R_2) dan tahanan (R_{C2}). Besarnya tahanan masukan dinamis (r_{IN}) dapat dicari dengan persamaan berikut:

$$r_{IN} = \beta 1 \{(R_2 + R_{C2}) // R_1 // R_L\} \quad (2.778)$$



Gambar 2.189 Umpan balik arus dan tegangan

Umpan balik tegangan bermanfaat juga untuk menurunkan tahanan keluaran dinamis penguat. Besarnya penguatan tegangan (A_V) ditentukan oleh:

$$A_V = \frac{R_2 + R_1}{R_1} = 1 + \frac{R_2}{R_1} \quad (2.779)$$

Contoh:

Tentukan besarnya penguatan tegangan (A_V), jika diketahui besarnya tahanan (R_1) = 470Ω dan tahanan (R_2) = 4,7kΩ. Hitung besarnya tegangan keluaran (V_{OUT}), jika diketahui tegangan masukan (V_{IN}) = 1V

Penyelesaian:

Menentukan besarnya penguatan tegangan (A_V).

$$A_V = \frac{R_2 + R_1}{R_1} = 1 + \frac{R_2}{R_1}$$

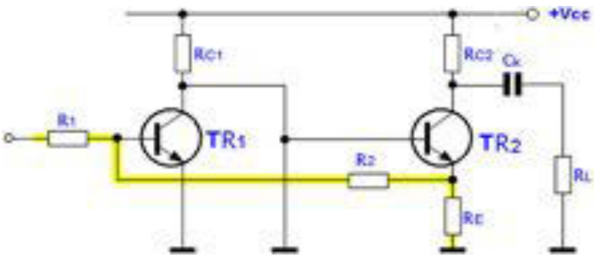
$$A_V = 1 + \frac{4700\,\Omega + 470\,\Omega}{470\,\Omega} = 11 \text{ kali}$$

Menentukan tegangan keluaran (V_{OUT})

$$A_V = \frac{V_{OUT}}{V_{IN}} = 11$$

$$V_{OUT} = 11 \times 1V = 11V$$

Gambar 2.190 memperlihatkan penguat dua tingkat dengan menggunakan jaringan umpan balik tegangan. Tahanan masukan dinamis (r_{IN}) penguat tergantung oleh besarnya tahanan (R_1). Jaringan umpan balik arus yang dibangun oleh tahanan (R_E) tidak mempengaruhi besarnya tahanan keluaran dinamis (r_{OUT}) penguat. Jika tahanan dinamis keluaran transistor (r_{CE2}) besar sekali terhadap tahanan kolektor (R_{C2}), maka besarnya tahanan dinamis keluaran (r_{OUT}) mendekati sama dengan tahanan kolektor (R_{C2}).



Gambar 2.190 Umpan balik tegangan

Besarnya penguatan tegangan (A_V) ditentukan oleh:

$$A_V = \frac{R_2}{R_1}\,\frac{R_{C2}}{R_E} \qquad (2.780)$$

Contoh:

Tentukan besarnya penguatan tegangan (A_V), jika diketahui besarnya tahanan (R_1) = 100kΩ, (R_2) = 680kΩ, (R_{C2}) = 1kΩ, dan tahanan (R_E) = 470Ω. Hitung besarnya tegangan keluaran (V_{OUT}), jika diketahui tegangan masukan (V_{IN}) = 1V

Penyelesaian:

Menentukan besarnya penguatan tegangan (A_V).

$$A_V = \frac{R_2}{R_1} \frac{R_{C2}}{R_E}$$

$$A_V = \frac{680k\Omega}{100k\Omega} \frac{1k\Omega}{0,47k\Omega} = 14,5 \text{ kali}$$

Menentukan tegangan keluaran (V_{OUT})

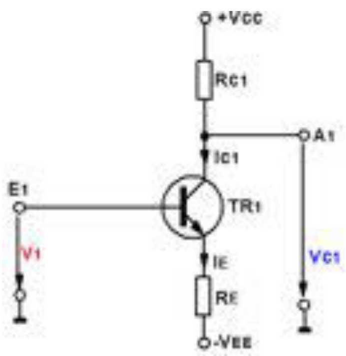
$$A_V = \frac{V_{OUT}}{V_{IN}} = 14,5$$

$$V_{OUT} = 14,5 \times 1V = 14,5V$$

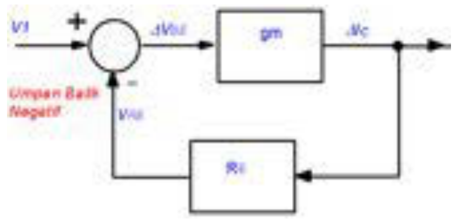
Penguat Differensial

Kelemahan sebuah penguat dengan umpan balik arus searah seperti contoh pada rangkaian penguat tunggal emitor bersama (*common emitter*) adalah terjadinya pergeseran titik kerja DC akibat perambatan panas antara basis-emitor, sehingga menyebabkan titik kerja penguat menjadi tidak stabil akibat dari kenaikan temperatur pada sistem bias transistor tersebut (tingkat faktor kestabilan menurun)

Gambar 2.199, untuk mencapai tingkat kestabilan yang baik pada jenis penguat tunggal, maka pada kaki emitor harus dihubungkan sebuah resistor R_E. Efek dari penambahan ini berakibat pada penguatan arus bolak-balik menjadi menurun (dipandang dari emitor mengakibatkan suatu efek umpan balik sinyal ac pada resistor R_E). Sedangkan Gambar 2.200 memperlihatkan diagram blok dari rangkaian.



Gambar 2.199. Prinsip Kestabilan dengan teknik umpan balik negatif



Gambar 2.200. Diagram blok dari rangkaian Gambar 2.199

Untuk itu salah satu cara guna mendapatkan penguatan arus bolak-balik yang tinggi, maka pada resistor R_E harus dijajarkan sebuah kapasitor internal bypass dimana pada prinsipnya adalah sama seperti halnya pada kapasitor kopling eksternal di keluaran dan masukan, yaitu fungsinya tidak lain adalah untuk menghubungkan sinyal bolak-balik.

Akibat dari pemakaian kapasitor *bypass* tersebut adalah terjadinya efek yang mengakibatkan adanya kenaikan waktu untuk mencapai stabil (time constant) menjadi lebih lambat, sehingga mengakibatkan kenaikan batas frekuensi bawah (f_L).

Permasalahan yang lain adalah terjadinya perlambatan akibat pengisian muatan pada kapasitor-kapasitor kopling (penggandeng) oleh tegangan sumber DC, dengan demikian titik kerja DC untuk mencapai titik stabil diperlukan juga waktu tunda (time constant).

Penyelesaian Masalah:

Penguat pasangan differensial dengan kopling langsung (DC kopling) bertujuan untuk menghilangkan semua efek yang ditimbulkan akibat penambahan pemasangan kapasitor-kapasitor bypass maupun kopling (penggandeng).

Konfigurasi Rangkaian

Karena penguat pasangan differensial didalamnya terdiri dari dua buah transistor, maka untuk mendapatkan titik kerja DC yang simetris, diperlukan dua buah transistor yang mempunyai konfigurasi bentuk phisis dengan karakteristik yang sama. Sedangkan untuk menghindari akibat pengaruh adanya perubahan temperatur yang berbeda pada kedua transistor tersebut, sebaiknya cara pemasangan kedua transistor adalah dibuat sedemikian rupa agar sedapat mungkin berpasangan-berhimpit dan saling berpelukan satu sama lainnya.

Catu Daya

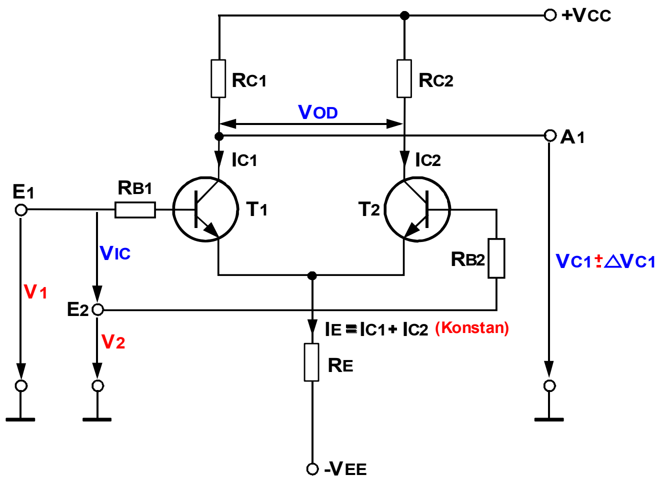
Agar supaya semua permasalahan-permasalahan diatas dapat terpecahkan dengan baik, untuk itu tuntutan pada penguat pasangan differensial diperlukan sumber tegangan ganda tidak harus dengan tegangan keluaran simetris. Tetapi pada umumnya untuk mempermudah hitungan didalam penempatan titik kerja DC dan untuk memenuhi akan tercapainya ayunan tegangan bolak-balik pada keluaran yang maksimum, untuk itu tuntutan akan sumber tegangan DC mau tidak mau harus tersedia catu dengan sumber tegangan ganda simetris.

Karakteristik

Karena pada penguat differensial mempunyai karakteristik yang sama dengan penguat tunggal emitor bersama (*common emitter*), maka didalam analisa titik kerja DC maupun analisa sinyal bolak balik pada dasarnya mengacu pada rangkaian emitor bersama.

Prinsip Dasar Rangkaian

Penting untuk diketahui terlebih dahulu, bahwasannya untuk menjelaskan prinsip kerja rangkaian pada penguat pasangan differensial adalah terlebih dahulu dengan mensyaratkan dimana besarnya arus yang mengalir pada tahanan R_E adalah konstan ($I_E = I_{C1} + I_{C2} \approx$ konstan). Hal ini sangat menguntungkan didalam disain rangkaian, karena nilai tahanan R_E dapat dipilih dan ditentukan sebesar mungkin, dengan demikian memungkinkan sekali untuk mendapatkan faktor perbandingan penolakan saat kondisi sama (standar internasional biasa menulis dengan notasi CMMR-*Common Mode Rejection Ratio*, sedangkan standar DIN yang digunakan di Jerman atau negara-negara Eropa yang berbahasa jerman menuliskan dengan notasi G-Gleichtaktunterdrueckung). Dengan menetapkan nilai tahanan kolektor R_C sama besar ($R_{C1} = R_{C2} = R_C$) dan kondisi karakteristik transistor juga sama, maka berlaku hubungan arus kolektor $I_{C1} = I_{C2} = 0{,}5 \cdot I_E$.



Gambar 2.201. Rangkaian penguat pasangan differensial

Prinsip Kerja Penguat Differensial:

I. Pada saat tegangan masukan $V_1 = V_2 = 0$ (titik E_1 dan E_2 terhubung ke massa), dan besarnya tegangan selisih pada kedua basis $V_{IC} = 0$. Pada kondisi ini besarnya arus yang mengalir pada kedua kolektor sama besar $I_{C1} = I_{C2}$, dan pada keluaran terjadi perubahan tegangan pada $V_{C1} \Rightarrow \Delta V_{C1} = 0$.

II. Pada saat tegangan masukan $V_2 = 0$ (titik E_2 terhubung ke massa), dan besarnya tegangan selisih pada kedua basis $V_{IC} = V_1$.

Ada dua kemungkinan kejadian:

a) Bila V_1 berpolaritas positif, maka pada kondisi ini arus kolektor I_{C1} naik, sedangkan arus kolektor I_{C2} menurun, dengan menurunnya arus I_{C2} menyebabkan tegangan keluaran V_{C1} mengecil, dengan demikian pada keluaran terjadi perubahan tegangan pada V_{C1} ke arah negatif (lebih kecil daripada $0 \Rightarrow \Delta V_{C1}$ = negatif.

b) Dan bila V_1 berpolaritas negatif, maka pada kondisi ini arus kolektor I_{C1} menurun, sebaliknya arus kolektor I_{C2} naik, dengan naiknya arus I_{C2} menyebabkan tegangan keluaran V_{C1} membesar, dengan demikian pada keluaran terjadi perubahan tegangan pada V_{C1} ke arah positif (lebih besar daripada $0 \Rightarrow \Delta V_{C1}$ = positif.

Penting untuk diketahui, bahwasannya perubahan tegangan keluaran V_{C1} berlawanan arah dengan perubahan tegangan masukan V_1.

III. Pada saat tegangan masukan $V_1 = 0$ (titik E_1 terhubung ke massa), dan besarnya tegangan selisih pada kedua basis $V_{IC} = -V_2$.

Ada dua kemungkinan kejadian:

a) Bila V_2 berpolaritas positif, maka pada kondisi ini arus kolektor I_{C2} naik, sedangkan arus kolektor I_{C1} menurun, dengan menurunnya arus I_{C1} menyebabkan tegangan keluaran V_{C1} besar, dengan demikian pada keluaran terjadi perubahan tegangan pada V_{C1} ke arah positif (lebih besar daripada $0 \Rightarrow \Delta V_{C1}$ = positif.

b) Dan bila V_2 berpolaritas negatif, maka pada kondisi ini arus kolektor I_{C2} menurun, sebaliknya arus kolektor I_{C1} naik, dengan naiknya arus I_{C1} menyebabkan tegangan keluaran V_{C1} menurun, dengan demikian pada keluaran terjadi perubahan tegangan pada V_{C1} ke arah negatif (lebih kecil daripada $0 \Rightarrow \Delta V_{C1}$ = negatif.

Penting untuk diketahui, bahwasannya perubahan tegangan keluaran V_{C1} adalah satu arah dengan perubahan tegangan masukan V_2.

IV.Bila tegangan V_1 dan V_2 dikondisikan saling berlawanan.

Ada dua kemungkinan kejadian

a) Bila V_1 berpolaritas positif, tegangan V_2 negatif, dan V_{IC} positif.

Pada selang waktu kejadian ini, perilaku kedua transistor sama dengan kejadian pada saat II (a) dan III (b), dimana perubahan tegangan keluaran V_{C1} menurun, dengan demikian pada keluaran terjadi perubahan tegangan pada V_{C1} ke arah negatif (lebih kecil daripada 0 $\Rightarrow \Delta V_{C1}$ = negatif

b) Bila V_1 berpolaritas negatif, tegangan V_2 positif, dan V_{IC} negatif.

Pada selang waktu kejadian ini, perilaku kedua transistor sama dengan kejadian pada saat II (b) dan III (a), dimana perubahan tegangan keluaran V_{C1} naik, dengan demikian pada keluaran terjadi perubahan tegangan pada V_{C1} ke arah positif (lebih besar daripada 0 $\Rightarrow \Delta V_{C1}$ = positif

Penting untuk diketahui, bahwasannya perubahan tegangan keluaran V_{C1} adalah berlawan arah dengan perubahan tegangan masukan V_{IC}.

Dengan demikian persamaan penguatan saat beda dapat ditentukan sbb:

$\Delta V_{C1} = A_{DD}\ (V_1 - V_2) = A_{ID}\ V_{IC}$ atau

$$A_{DD} = \frac{-\Delta V_{C1}}{(V_1 - V_2)} = \frac{-\Delta V_{C1}}{V_{IC}} \qquad (2.790)$$

V. Tegangan V_1 dan V_2 dikondisikan sama besar dengan polaritas searah.

Ada dua kemungkinan kejadian

a) Kedua tegangan V_1 dan V_2 berpolaritas positif, dan V_{IC}=0.

Pada selang waktu kejadian ini, perilaku kedua transistor sama dengan kejadian pada saat II (a) dan III (a), dimana perubahan tegangan keluaran V_{C1} konstan, dengan demikian pada keluaran tidak terjadi perubahan tegangan pada $V_{C1} \Rightarrow \Delta V_{C1} = 0$

b) Bila tegangan V_1 dan V_2 berpolaritas negatif, dan V_{IC}=0.

Pada selang waktu kejadian ini, perilaku kedua transistor sama dengan kejadian pada saat II (b) dan III (b), dimana perubahan tegangan keluaran V_{C1} konstan, dengan demikian pada keluaran tidak terjadi perubahan tegangan pada $V_{C1} \Rightarrow \Delta V_{C1} = 0$.

Penting untuk diketahui, bahwasannya pada saat pengendalian sama (*common mode*) tidak ada perubahan tegangan keluaran $V_{C1} \Rightarrow (\Delta V_{C1} = 0)$, hal ini membuktikan bahwa penguat pasangan differensial tidak melakukan penguatan pada saat kedua kondisi masukan sama. Suatu kelemahan di dalam tuntutan praktis, karena besarnya tahanan R_E tidak dapat dibuat sebesar mungkin (tak hingga), dengan demikian sumber arus I_E juga tidak dapat dijaga konstan, sehingga pada akhirnya secara tidak langsung juga berpengaruh pada perubahan tegangan keluaran V_{C1}.

Berdasarkan dari kejadian tersebut dapat ditentukan penguatan pada saat sama (*common mode*) sebagai berikut:

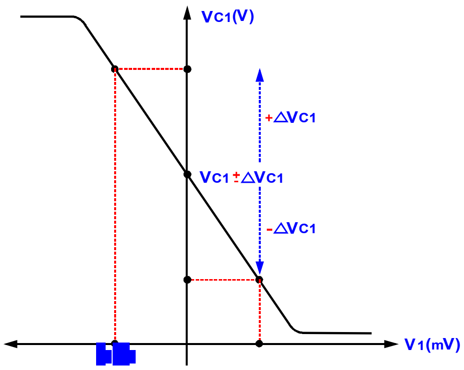
$$-\Delta V_{C1} = A_{CC}\, V_1 = A_{CC}\, V_2) \Rightarrow \text{untuk } V_1 = V_2 \qquad (2.791)$$

Dengan demikian besarnya faktor penolakan sinyal saat sama (CMMR-*Common Mode Rejection Ratio*) adalah sebagai berikut:

$$CMMR = \frac{A_{DD}}{A_{CC}} \qquad (2.792)$$

$\Rightarrow$ nilai ideal CMMR = tak hingga (besar sekali).

Permasalahan: untuk mendapatkan CMMR yang besar, nilai tahanan R_E harus diperbesar dan apabila tahanan R_E bertambah besar lagi, kemungkinan transistor tidak mendapat bias yang cukup. Cara mengatasi permasalah ini dapat dipecahkan dengan teknik rangkaian sumber arus konstan.



Gambar 2.202. Karakteristik Penguat Differensial

Gambar 2.202. menggambarkan sebuah contoh ilustrasi dari karakteristik kurva keluaran (V_{C1}) terhadap perubahan tegangan masukan V_{IC}. Pada kondisi ini dimana tegangan (V_1-V_2) menyebabkan penguat differensial berfungsi sebagai penguat membalik (inverting amplifier), dan dari gambar diatas membuktikan antara tegangan masukan dan keluaran berbeda fasa 180^o.

Mode Sama (*common mode*) dan Mode Beda (*Differential Mode*)

Sebuah penguat differensial mempunyai dua buah masukan, maka dari itu suatu yang menguntungkan bahwa fungsi dan manfaat dari penguat differensial adalah hanya menguatkan sinyal selisih antara V_1 dan V_2. Selisih dari kedua tegangan masukan ΔV

Penempatan Titik Kerja DC

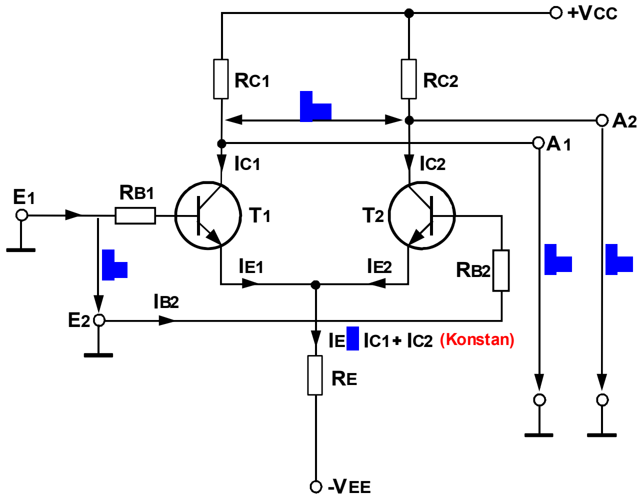
Gambar 2.203 memperlihatkan rangkaian dasar penguat differensial. Dengan mengasumsikan bahwa transistor TR_1 dan TR_2 mempunyai karakteristik yang sama, sehingga kedua transistor mempunyai parameter adalah identik. Dengan demikian berlaku ketentuan persamaan sebagai berikut:

$V_{C1} = V_{C2} = V_C$ $\quad$ $I_{B1} = I_{B2} = I_B$ $\quad$ $I_{E1} = I_{E2} = I_E$

Untuk menentukan titik kerja DC, maka tegangan masukan V_{11} dan V_{12} dapat dihubungkan ke massa 0V, sehingga berlaku ketentuan:

$V_{11} = V_{12} = 0$ $\quad$ $V_{BE1} = V_{BE2} = V_{BE}$

Besarnya arus yang mengalir pada emitor transistor TR_1



Gambar 2.203. Rangkaian DC Penguat Differensial

$V_{BE} + 2.I_E.R_E - V_{EE} = 0$ (2.793)

$$I_E = \frac{V_{EE} - V_{BE}}{2\,R_E} \Rightarrow I_C = \alpha\, I_E \quad dan \quad I_B = \frac{I_C}{\beta}$$ (2.794)

Dengan mengasumsikan bahwa tegangan pada kolektor-emitor sama $V_{CE1} = V_{CE2}$, sehingga didapatkan tegangan kolektor

$V_{C1} = V_{C2} = V_{CC} - I_C.R_C$ (2.795)

Sebuah penguat differensial dikatakan baik apabila besarnya tegangan antara kedua kaki kolektor sama dengan nol, hal ini menunjukan bahwa pada saat kondisi kedua tegangan masukan sama, maka pada keluaran tidak memproduksi tegangan (ideal $V_{OD} = 0$):

$V_{OD} = V_{C1} - V_{C2} = 0V$ (2.796)

7.3 Rangkuman

- ✓ Dalam analisis AC Tegangan catu V_{CC} merupakan rangkaian hubung singkat. Dengan mengasumsikan semua kapasitor sebagai rangkaian hubung singkat (*short circuit*).
- ✓ Sedangkan efek dari kapasitor (C_B), (C_C), dan (C_E) menentukan batas frekuensi rendah (ω_L).
- ✓ Untuk mendapatkan penguatan tegangan (A_V) yang besar dipilih transistor yang memiliki faktor penguatan arus (β) yang besar dengan nilai resistansi masukan basis (r_{BE}).

- ✓ Rangkaian basis bersama didisain dengan maksud untuk mendapatkan tahanan masukan yang kecil, maka dari itu variasi sinyal masukan ditempatkan pada kaki emitor dan sebagai kapasitor *bypass*-nya ditempatkan antara basis dan massa
- ✓ Konfigurasi rangkaian kolektor bersama (*common colector*) dapat digunakan sebagai rangkaian pengubah impedansi, karena konsep dasar pada rangkaian ini bertujuan untuk mendapatkan tahanan masukan yang tinggi
- ✓ Permasalahan R1 dan R2 bagaimana kedua tahanan tersebut untuk sinyal kecil dapat dibuat sedemikian agar tidak membatasi sinyal bolak-balik akan tetapi perubahan tersebut harus tetap menjaga kondisi titik kerja statis (titik kerja DC tidak boleh berubah).
- ✓ Karena tahanan keluaran (r_{OUT}) dari rangkaian kolektor bersama merupakan fungsi dari sumber arus (i_E), dengan demikian faktor pembagi (β + 1) dikarenakan arus basis (i_B) dipandang sebagai sumber arus emitor (i_E).
- ✓ Untuk dapat menguatkan sinyal masukan kecil secara efektif, maka diperlukan sebuah rangkaian dengan tahanan masukan yang besar
- ✓ Ada dua macam rangkaian penguat bertingkat, yaitu dengan menggunakan penggandeng langsung (kopling DC) dan penggandeng tidak langsung (kopling AC).
- ✓ Ada dua penggandeng tidak langsung, yaitu penggandeng dengan menggunakan tranformator dan menggunakan kapasitor
- ✓ Penggandeng tidak langsung baik itu yang menggunakan penggandeng transformator maupun kapasitor, kondisi titik kerja antara transistor (TR1) dan (TR2) tidak saling tergantung (independen) satu sama lain
- ✓ Suatu keuntungan sistem penggandeng langsung (kopling DC) adalah frekuensi batas bawah ($f_L \approx$ 0Hz) sangat rendah sekali
- ✓ Kelemahan penguat transistor yang menggunakan kopling DC adalah rumitnya dalam menetapkan dan menghitung titik kerja dan stabilisasi thermal.
- ✓ Dengan memberikan jaringan umpan balik negatif diharapkan penguat menjadi stabil dan tidak tergantung dari perubahan parameter transistor
- ✓ Umpan balik negatif bertujuan untuk mendapatkan kestabilan penguat akibat pengaruh dari perubahan temperatur
- ✓ Umpan balik arus bertujuan untuk menaikan tahanan masukan dinamis (r_{IN}) penguat
- ✓ Kelemahan sebuah penguat dengan umpan balik arus searah seperti contoh pada rangkaian penguat tunggal emitor bersama (*common emitter*) adalah terjadinya pergeseran titik kerja DC akibat perambatan panas antara basis-emitor, sehingga menyebabkan titik kerja penguat menjadi tidak stabil akibat dari kenaikan temperatur pada sistem bias transistor tersebut

7.4 Tugas

1. Buatlah rangkuman dari ketiga konfigurasi penguat, common Base, common emitor dan common emitor , lengkapi dengan aplikasinya serta parameter AC lainnya sebagai pembanding.
2. Carilah informasi tentang batasan dan korelasi penguat sinyal kecil dan transistor berdaya kecil.
3. Carilah informasi minimal 10 contoh pada masing masing jenis transistor yang dikategorikan sebagai transistor penguat sinyal kecil beserta informasi data teknisnya.

7.5 Tes Formatif

1. Jika diketahui sinyal masukan 50mV dan setelah dikuatkan menjadi 1V berapakah penguatannya (Av)?
2. Jika dilihat bentuk sinyal masukan dan keluaran pada konfigurasi basis bersama maka penguatan penguat ini adalah?
3. Dari ketiga konfigurasi transistor, Ciri khas penguat yang mempunyai impedansinya input kecil adalah
4. Penguat yang mempunyai ciri penguatan tegangan besar, namun tidak menguatkan arus AC nya adalah ciri dari penguat?
5. Penguat yang mempunyai ciri penguatan tegangan kecil, tapi menguatkan arus AC nya sangat besar adalah ciri dari penguat?
6. Jenis penguat yang disebutkan diatas adalah sangat cocok digunakan aplikasinya untuk?

7.6 Jawaban Tes Formatif

1. Jika diketahui sinyal masukan 50mV dan setelah dikuatkan menjadi 1V berapakah penguatannya (Av)?
2. Jika dilihat bentuk sinyal masukan dan keluaran pada konfigurasi basis bersama maka penguatan penguat ini adalah?
3. Dari ketiga konfigurasi transistor, Ciri khas penguat yang mempunyai impedansinya input kecil adalah
4. Penguat yang mempunyai ciri penguatan tegangan besar, namun tidak menguatkan arus AC nya adalah ciri dari penguat?
5. Penguat yang mempunyai ciri penguatan tegangan kecil, tapi menguatkan arus AC nya sangat besar adalah ciri dari penguat?
6. Jenis penguat yang disebutkan diatas adalah sangat cocok digunakan aplikasinya untuk?

7.7 Lembar Kerja

Kegiatan Praktek ke 1 Hubungan Dasar Basis Bersama (Common Basis)

Tujuan Praktek : setelah melakukan praktek diharapkan peserta didik dapat:

- ⇒ Membangun rangkaian penguat basis bersama
- ⇒ Mengukur tegangan kerja dengan osciloscope
- ⇒ Mengukur beda phasa antara sinyal masukan dan keluaran dari penguat basis bersama
- ⇒ Menentukan penguatan tegangan pada penguat basis bersama
- ⇒ Menentukan penguatan arus pada penguat basis bersama
- ⇒ Menentukan impedansi masukan dan keluaran dari penguat basis bersama
- ⇒ Menentukan penguatan daya dari penguat basis bersam

Waktu 8 X 45 Menit

Alat dan Bahan

Alat Alat:

⇒ Sumber tegangan DC	1 buah
⇒ FuctionGenerator	1 buah
⇒ Osciloscope 2 Trace	1 buah
⇒ Papan Percobaan	1 buah
⇒ Kabel Penghubung	Secukupnya
⇒ Probe CRO 1 : 10	2 buah
⇒ Probe Function Generator	2 buah

Bahan:

⇒ Tahanan : R_1 = 10 K Ω

⇒ R_2 = 47 K Ω

⇒ R_3 = 100 K Ω

⇒ R_4 = 680 K Ω

⇒ RV = 1 K Ω

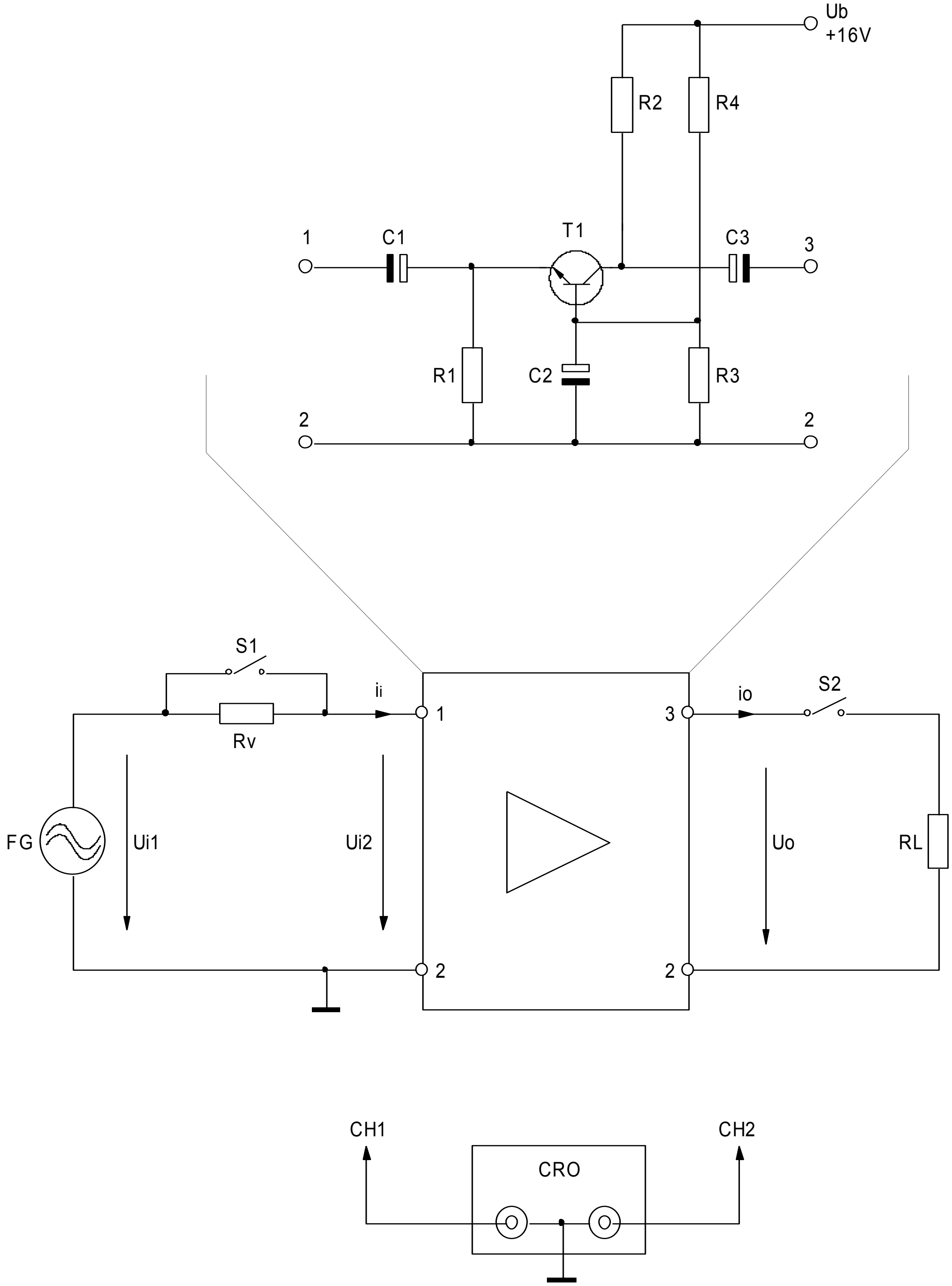
⇒ RL = 47 K Ω

⇒ Kondensator : C_1 = 100 μF / 16 V

⇒ C_2 = 10 μF / 16 V

⇒ C_3 = 47 μF / 16 V

⇒ Transistor : BC 547



Ub
+16V
R2
R4
1
C1
T1
C3
3
R1
C2
R3
2
2
S1
ii
io
S2
Rv
1
3
FG
Ui1
Ui2
Uo
RL
2
2
CH1
CH2
CRO

Langkah Kerja

1. Buatlah seperti gambar kerja usahakan tegangan basis Uo antara 1,5 s/d 2 V dan tegangan kerja pada kolektor 8 Volt s/d 9 Volt. Catat type transistor yang di gunakan pada lembar jawaban . Catat besar tegangannya.
2. Hubungan saklar S_1 dan S_2

Atur tegangan dari generator fungsi hingga tegangan keluaran Uo dari rangkaian sebesar

2 Vp-p F = 1 Khz.

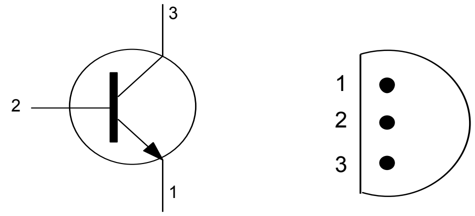
3. S_1 terbuka, S_2 tertutup , ukur tegangan Ui 1 dan Ui 2 dan hitung impedansi masukan r_2 dari perubahan tegangan.
4. Saklar S_1 tertutup , S_2 terbuka ukur tegangan Uo = Uo 2.

Hitung impedansi keluaran ro.

5. Hitung arus masukan ii dan arus keluaran io serta hitung penguatan arusnya (Vi).
6. Hitunglah penguatan daya (Vp) dari rangkaian tersebut.
7. Bandingkanlah impedansi masukan ri dengan impedansi keluaran ro.
8. Diskusikan dengan instruktur anda

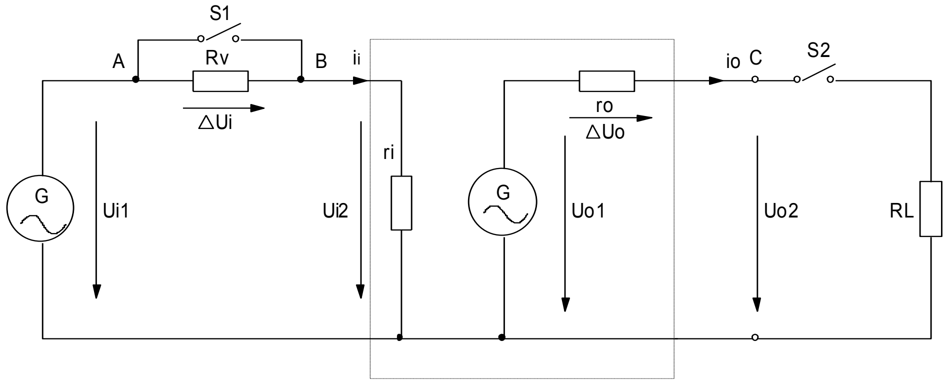
Cara Kerja / Petunjuk

Untuk mengetahui elektroda-elektroda transistor BC 547 dapat di lihat pada gambar dibawah ini



1. Emitor
2. Basis
3. Kolektor

Mencari besaran impedansi masukan ri dan keluaran ro dengan menggunakan rangkaian persamaan (equivalent) .



1. Untuk mencari impedansi masukan dari rangkaian diatas hanya merupakan pembagi tegangan . Ukur tegangan Ui 1 dan Ui 2 pada saat S 1 terbuka

$$\frac{Ui\,1 - Ui\,2}{Rv} = \frac{Ui\ 2}{ri}$$

$$ri = \frac{Ui2}{Ui\ 1\ -\ Ui\ 2} \times Rv$$

2. Sedangkan mencari impedansi keluaran dari rangkaian di atas juga sama langkahnya . Ukur tegangan dititik C pada saat S2 terbuka $\rightarrow$ Uo1 .
   Ukur tegangan pada titik C saat S2 tertutup $\rightarrow$ Uo2 .
   Dari langkah tersebut didapat persamaan sebagai berikut :

$$\frac{Uo\,1 - Uo\,2}{ro} = \frac{Uo\,2}{RL}$$

$$ro = \frac{Uo\,1 - Uo\,2}{Uo\,2} \times RL$$

Tugas

Untuk langkah 1

UE =..............................Volt

UK =..............................Volt , Type transistor............................

Untuk langkah 2

UD =..............................Vp-p

Ui 2 =..............................m Vp-p

Vu (dB) = 20 log Vu = 20 log ....=........... ....dB

Beda Phasa =..........................

Untuk langkah 3

Ui 1 =............................m Vp-p

Ui 2 =............................m Vp-p

$$ri = \frac{Ui\,2}{Ui\,1 - Ui\,2} \times Rv = \text{.................................... .=.......................... ....}$$

Untuk langkah 4

Uo 2 =............................Vp-p

Uo 1 =............................Vp-p

$$ro = \frac{Uo\,1 - Uo\,2}{Uo\,2} \times RL = \text{............................. . ...=....................................}$$

Untuk langkah 5

$ii = \frac{Ui\,2\,LK\,2\,)}{ri\,(\,LK\,3\,)}$ =..=...................................

$io = \frac{Uo\,(\,LK\,2\,)}{RL}$ =..=..................................

$Vi = \frac{io}{ii}$ =..=.................................

Untuk langkah 6

Vp = Vu . Vi =................. ....=............... ....

Untuk langkah 7

$\frac{ri}{ro}$ = ...=.......................

Jawaban

Untuk langkah 1

UE = **1,5** Volt

UK = **8,2** Volt , Type transistor : **BC 547**

Untuk langkah 2

UD = **2** Vp-p

Ui 2 = **30** .m Vp-p

Vu (dB) = 20 log Vu = 20 log **66,66** = **36,47** .dB

Beda Phasa = **O^{O}**

Untuk langkah 3

Ui 1 = **170** m Vp-p

Ui 2 = **30** m Vp-p

$$ri = \frac{Ui\,2}{Ui\,1 - Ui\,2} \times Rv = \frac{\mathbf{30\,m\,Vp - p}}{\mathbf{170\,m\,Vp - p - 30\,m\,Vp - p}} = \mathbf{10\ \ K\,W\ = \ 2{,}14\,K\,\Omega}$$

Untuk langkah 4

Uo 2 = **2** Vp-p

Uo 1 = **4** Vp-p

$$ro = \frac{Uo\,1 - Uo\,2}{Uo\,2} \times RL = \frac{\mathbf{4\,Vp - p - 2\,Vp - p}}{\mathbf{2\,Vp - p}}\ \mathbf{x\ 47\,K\,\Omega}$$

Untuk langkah 5

$$ii = \frac{Ui\,2\,LK\,2\,)}{ri\,(\,LK\,3\,)} =. \frac{\mathbf{30\,m\,Vp - p}}{\mathbf{2{,}14\ \ K\,\Omega}} = \mathbf{14{,}01\,m\,A}$$

$$io = \frac{Uo\,(\,LK\,2\,)}{RL} = \frac{\mathbf{2\,Vp - p}}{\mathbf{47\,K\,\Omega}} = \mathbf{42{,}55\,m\,A}$$

$$Vi = \frac{io}{ii} = \frac{\mathbf{42{,}55\,\mu\,A}}{\mathbf{14{,}01\,\mu\,A}} = \mathbf{3\,kali}$$

Untuk langkah 6

Vp = Vu . Vi = **66,666 . 3 = 1999,98 kali**

Untuk langkah 7

$$\frac{ri}{ro} = \frac{\mathbf{2{,}14\,K\,\Omega}}{\mathbf{47\,K\,\Omega}} = \mathbf{0{,}045}$$

Kegiatan Praktek ke 2 Hubungan Dasar kolektor Bersama (Common Colector)

Tujuan Praktek : setelah melakukan praktek diharapkan peserta didik dapat:

- ⇒ Membangun rangkaian kolektor bersama
- ⇒ Mengukur tegangan kerja dengan oscilloscope
- ⇒ Mengukur beda fasa dari tegangan antara masukan dan keluaran dari penguat kolektor bersama
- ⇒ Menentukan penguatan tegangan pada penguat kolektor bersama
- ⇒ Menentukan penguatan arus pada penguat kolektor bersama
- ⇒ Menentukan impedansi masukan dan keluaran dari penguat penguat kolektor bersama
- ⇒ Menentukan penguatan daya dari penguat kolektor bersama

Waktu 8 X 45 Menit

Alat dan Bahan

Alat Alat:

⇒	Sumber tegangan DC	1 buah
⇒	FuctionGenerator	1 buah
⇒	Osciloscope 2 Trace	1 buah
⇒	Papan Percobaan	1 buah
⇒	Kabel Penghubung	Secukupnya
⇒	Probe CRO 1 : 10	2 buah
⇒	Probe Function Generator	2 buah

Bahan:

⇒ Tahanan : R_1 = 10 K Ω

⇒ R_2 = 47 K Ω

⇒ R_3 = 100 K Ω

⇒ R_4 = 680 K Ω

⇒ RV = 1 K Ω

⇒ RL = 47 K Ω

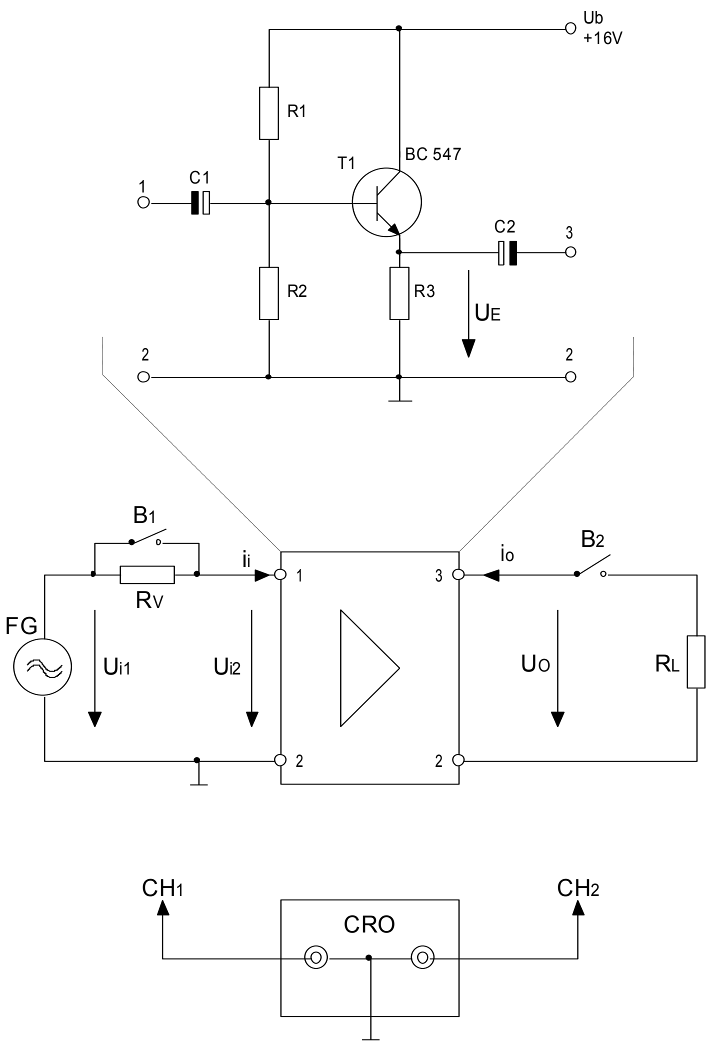
⇒ Kondensator : C_1 = 100 μF / 16 V

⇒ C_2 = 10 μF / 16 V

⇒ C_3 = 47 μF / 16 V

⇒ Transistor : BC 547

Gambar Kerja

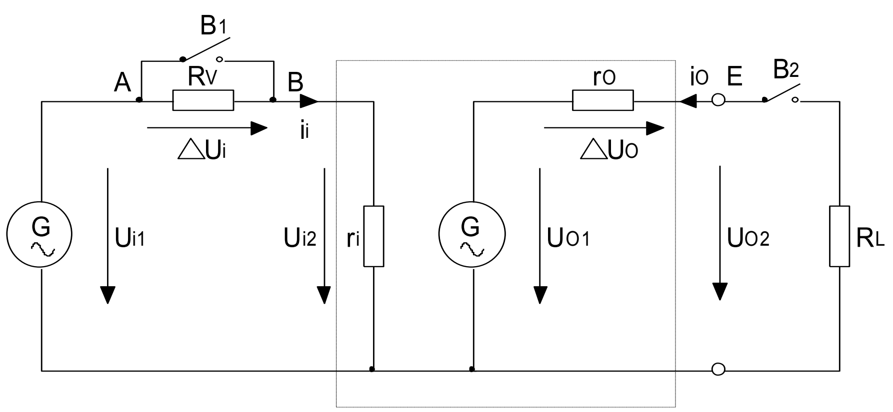


Langkah Kerja

1. Buatlah rangkaian seperti gambar kerja 1.Usahakan tegangan Emitor U_e antara 7V sampai dengan 8V Catat type transistor yang digunakan pada lembar jawaban. Catat besar tegangannya.
2. Hubungkan terminal B_1 dan B_2
   Atur tegangan dari generator fungsi hingga tegangan keluaran Uo dari rangkaian sebesar 2 Vpp frekuensi = 1 KHZ .
   Ukur besar tegangan masukan Ui2 dan hitung penguatan tegangan Vu .
   Hitung beda fasanya.
3. B_1 terbuka, B_2 tertutup. Ukur Ui_1 dan Ui_2 dan hitung impedansi masukan ri dari perubahan tegangan masukan. (lihat rumus halaman : 1-5)
4. Saklar B_1 tertutup, B_2 terbuka. Ukur tegangan U_o = Uo_1.
   Saklar B1 tertutup, B2 tertutup. Ukur tegangan Uo = Uo2
   Hitung Impedansi keluaran ro (Lihat rumus halaman 1-5)
5. Hitung arus masukan i_i dan arus io serta hitung penguatan arusnya V_i.
6. Hitunglah penguatan daya Vp dari rangkaian tersebut.
7. Bandingkan impedansi masukan ri dengan impedansi keluaran r_o.
8. Diskusikan dengan instruktor anda

Cara Kerja / Petunjuk

Mencari besaran impedansi masukan r_i dan keluaran r_o dengan menggunakan rangkaian persamaan (equevalent)



3. Untuk mencari impedansi masukan dari rangkaian diatas hanya merupakan pembagi tegangan . Ukur tegangan Ui 1 dan Ui 2 pada saat S 1 terbuka

$$\frac{Ui\,1 - Ui\,2}{Rv} = \frac{Ui\,2}{ri}$$

$$ri = \frac{Ui2}{Ui\,1 - Ui\,2} \times Rv$$

4. Sedangkan mencari impedansi keluaran dari rangkaian di atas juga sama langkahnya . Ukur tegangan dititik C pada saat S2 terbuka $\rightarrow$ Uo1 .

   Ukur tegangan pada titik C saat S2 tertutup $\rightarrow$ Uo2 .

   Dari langkah tersebut didapat persamaan sebagai berikut :

$$\frac{Uo\,1 - Uo\,2}{ro} = \frac{Uo\,2}{RL}$$

$$ro = \frac{Uo\,1 - Uo\,2}{Uo\,2} \times RL$$

Tugas

Untuk langkah 1

UE = ...Volt

UK = ...Volt, type transistor :..................

Untuk langkah 2

Uo = ...Vpp

Ui2 = ...mVpp

$Vu = \frac{Uo}{Ui2}$ = ...= ....

Vu (dB) = 20 log Vu = 20 log ....= ....dB

Beda fasa = ...

Untuk langkah 3

Ui1 = ...Vpp

Ui2 = ...Vpp

$ri = \frac{Ui2}{Ui1 - Ui2} x Rv$ = ... = ...

Untuk langkah 4

Uo2 = ...Vpp

Uo1 = ...Vpp

$$ro = \frac{Uo1 - Uo2}{Uo2} \text{x} RL$$ = ...= ....

Untuk langkah 5

$$ii = \frac{Ui2\ (\text{LK2})}{ri\ (\text{LK 3})}$$ = ...= ....

$$io = \frac{Uo\ (\text{LK2})}{RL}$$ = ...= ....

$$Vi = \frac{io}{ii}$$ = ...= ....

Untuk langkah 6

Vp = Vu * Vi = ...= ....

Untuk langkah 7

$$\frac{ri}{ro}$$ = ... = ...

Jawaban

Untuk langkah 1

U_E = ***7 Volt***

U_K = ***15 Volt***

type transistor : ***BC 547***

Untuk langkah 2

Uo = ***2*** Vpp

Ui_2 = ***2*** mVpp

$$\text{Vu} = \frac{\text{Uo}}{\text{Ui}_2} = \frac{2}{2}$$ = ***1 kali***

Vu (dB) = 20 log Vu = 20 log ***1*** = ***0 dB***

Beda fasa = ***sama/sefasa***

Untuk langkah 3

Ui_1 = ***3,2*** Vpp

Ui_2 = ***1,4*** Vpp

$$ri = \frac{Ui_2}{Ui_1 - Ui_2} x\ Rv = \frac{1{,}4}{3{,}2x1{,}4} \text{ x 220 K = } \textbf{\textit{171 K Ohm}}$$

Untuk langkah 4

Uo_2 = ***2*** Vpp

Uo_1 = ***2,4*** Vpp

$$ro = \frac{Uo_1 - Uo_2}{Uo_2} xRL = \frac{2{,}4 - 2}{2} \text{ x 2K2 = } \textbf{\textit{440 Ohm}}$$

Untuk langkah 5

$$i_i = \frac{Ui_2\ (\text{LK2})}{ri\ (\text{LK 3})} = \frac{1{,}4}{171\ \text{K}\Omega} = \textbf{\textit{8,187}}\ \mu \textbf{\textit{A}}$$

$$i_o = \frac{Uo\ (\text{LK2})}{RL} = \frac{2\ \text{V}}{2200\ \text{Ohm}} = \textbf{\textit{909}}\ \mu \textbf{\textit{A}}$$

$$V_i = \frac{i_o}{i_i} = \frac{909}{8{,}187} = \textbf{\textit{150 kali}}$$

Untuk langkah 6

$V_p = V_u \times V_i = 1 \times 111 = 111$

Untuk langkah 7

$$\frac{ri}{ro} = 171/\ 440 = 0{,}39$$

KEGIATAN BELAJAR 8 : TANGGAPAN FREKWENSI PENGUAT TRANSISTOR

8.1 Tujuan Pembelajaran

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan prinsip dasar tanggapan frekwensi sebuah penguat.
- ✓ Menjelaskan tanggapan batas frekwensi bawah sebuah penguat dan komponen penyebabnya.
- ✓ Menjelaskan tanggapan batas frekwensi atas sebuah penguat dan komponen penyebabnya.
- ✓ Menjelaskan cara mengkonversi besaran atau satuan penguatan arus dan tegangan ke dalam bentuk desibel.
- ✓ Menjelaskan cara mendesain penguat yang mampu memberikan penguatan tanggapan hingga frekwensi tinggi
- ✓ Menjelaskan cara mendesain penguat yang mampu memberikan penguatan tanggapan hingga frekwensi batas paling rendah

8.2 Uraian Materi

8. Tanggapan Frekuensi Penguat

Tanggapan frekuensi suatu sistem adalah tanggapan keadaan tunak-stabil (steady-state response) dari sistem terhadap masukan sinusoidal. Ada beberapa keuntungan pemakaian metode tanggapan frekuensi. Pertama dengan metode tersebut kita dapat menyelidiki stabilitas sistem jaringan umpan-balik dari tanggapan frekuensi open-loop, tanpa perlu mencari akar-akar Persamaan. Karakteristiknya. Kedua, metode tanggapan frekuensi, secara umum, mudah dan dapat diperoleh secara teliti dengan pembangkit sinyal sinusoidal (Audio Freuency Generator) dan beberapa alat ukur yang ada. Seringkali fungsi alih komponen dapat dicari secara percobaan dengan uji tanggapan frekuensi. Keuntungan lain bila sistem dirancang dengan metode ini, maka dimungkinkan untuk mengabaikan pengaruh derau (noise) yang tidak diinginkan, dan analisis serta perancangan dengan metode ini dapat dikembangkan juga pada sistem kontrol non-linier.

8.1. Tanggapan Frekuensi dan Fungsi Alih Frekuensi

Untuk sistem linier, tanggapan frekuensi mempunyai sifat yang khas, yaitu bila masukan sistemnya adalah :

$$u(t) = \bar{u}.\cos.(\omega.t + \alpha) \quad (8.1)$$

kemudian keluarannya adalah :

$$y(t) = \bar{y}.cos.(\omega.t + \beta) \quad (8.2)$$

dimana : $\bar{u}, \bar{y}$: amplitudo,

α, β : fase,

ω : frekuensi,

t : waktu

Itu artinya keluaran mempunyai frekuensi angular (ω) yang sama dengan masukannya, yang berbeda hanyalah amplitudo dan fasenya saja.

8.2. Pentingnya tanggapan frekuensi (Response Frequency)

a. Untuk aplikasi yang berbeda memerlukan frekuensi yang berbeda pula, sebagai contoh:
   - $\Rightarrow$ Audio $\approx$ 20kHz
   - $\Rightarrow$ Video $\approx$ 100MHz
   - $\Rightarrow$ Microwave $>$ 10GHz

b. Untuk membatasi rugi daya hilang, semakin lebar tanggapan frekuensi semakin besar daya yang diperlukan, dan agar tidak terjadi pemborosan untuk itu diperlukan adanya pembatasan daerah lebar frekuensi dan disesuaikan dengan kebutuhan.

c. Untuk memperkecil dan menekan nois terhadap sinyal pada frekuensi yang tak dikehendaki apabila satu sistem peralatan berinteraksi dengan sistem lain. Sebagai contoh, penguat RF bila tidak dibatasi lebar daerah frekuensinya bisa menimbulkan interferensi.

d. Stabilitas,pada operasi frekuensi tinggi yang tak dikehendaki.

e. Penyaring berfungsi untuk membatasi rangkaian hanya untuk frekuensi yang digunakan saja.

8.3. Tanggapan Frekuensi dan Transien (Perilaku Temporer):

Ini penting karena pada daerah frekuensi yang kompleks mempunyai hubungan dalam kaitannya dengan s= σ + jω, dengan σ = tanggapan frekuensi atau faktor redaman (transient response or damping term).

jω = tanggapan frekuensi keadaan stabil (*steady state frequency response*). Daerah yang paling menarik untuk dibahas dalam perancangan adalah pada rentang frekuensi keadaan stabil, dengan σ= 0 dan s=jω. Bagaimanapun, perilaku temporer (tanggapan transien) adalah suatu karakteristik yang amat penting dari suatu sistem elektronik, karena hali ini akan ikut berperan untuk membangkitkan distorsi sinyal. Penyimpangan (distorsi) sinyal dapat dibedakan ke dalam tiga kategori, yaitu:

a. Penguatan tidak tergantung frekuensi atau biasa disebut distorsi amplitudo

b. Pergeseran fasa merupakan fungsi tidak linier terhadap frekuensi (distorsi fasa)

c. Penguatan tidak linier atau disebut distorsi tidak linier.

Tanggapan frekuensi dari suatu rangkaian merupakan fungsi step dari perubahan informasi masukan yang didalamnya mengandung tiga unsur jenis distorsi dan masalah ini sangat penting untuk mendapatkan dan memperkirakan stabilitas dari suatu sistem, karena pada rangkaian kutub tunggal (*single pole*). Dan tegangan keluaran di dalam daerah waktu (*time domain*) dapat dinyatakan.

$$V_{OUT} = V_{mak} + (V_{INITIAL} - Vmak)\varepsilon^{-t/\tau} \qquad (8.3)$$

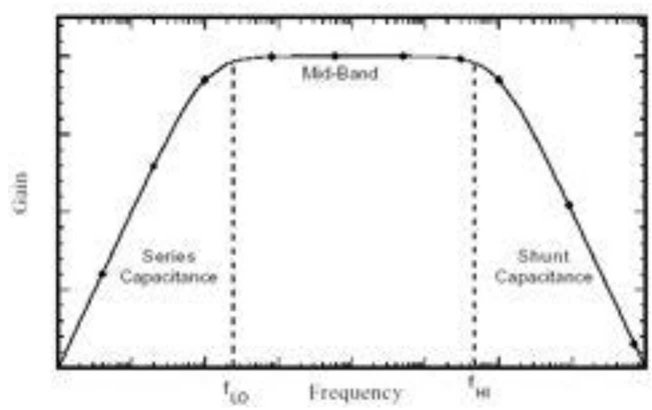
8.4. Komponen Induktif & Kapasitif

Sejauh ini didalam perancangan sebuah amplifier kebanyakan hanya mempertimbangkan apa yang disebut penguatan pada tanggapan frekuensi pada cakupan frekuensi tengah (*mid-band gain*).

Di dalam rangkaian elektronik modern, pemakaian induktor dan kapasitor secara normal diperkecil ini bertujuan untuk menghindari perlambatan (konstanta waktu) antara masukan dan keluaran. Untuk penerapan amplifier sederhana, Arus bolak-balik dengan penggandeng kapasitor bila mungkin sebaiknya dihindarkan, sebab

kapasitor kopling/penggandeng arus bolak-balik dapat menaikkan batas tanggapan frekuensi rendah. Sedangkan pada frekuensi tinggi yang tidak bisa diabaikan adalah faktor pengaruh rangkaian terhadap efek parasit kapasitansi dan induktansi, kapasitansi dan induktansi parasit tersebut muncul pada komponen aktif, transistor dan didalam kemasan akan saling saling behubungan dan menimbulkan efek parasit pada frekuensi tinggi. Untuk frekuensi tengah, induktansi parasit tidak mempengaruhi kondisi rangkain, sedangkan kapasitansi parasit mempunyai peran utama di dalam menentukan perilaku rangkaian pada daerah frekuensi tinggi. Untuk itu kenapa didalam analisa sinyal kecil banyak melibatkan rangkaian komponen RC disuatu jaringan dan untuk itu akan dicoba untuk menganalisa pada rangkaian sederhana. Karena alasan ini, dan untuk memudahkan didalam analisa perhitungan perlu adanya penyederhanaan masalah, maka metode penyelesaian yang baik adalah dengan memisahkan tanggapan frekuensi tersebut menjadi tiga bagian. Disamping itu, munculnya komponen tanpa ukuran (parasit komponen) dapat menyebabkan rangkaian menjadi rumit dan kesulitan didalam disain, untuk itu sering kita jumpai didalam rangkaian dilengkapi dengan fasilitas "*offset*".

Untuk memudahkan pengertian didalam analisa, maka kita perlu memisahkan spektrum frekuensi ke dalam tiga daerah seperti yang ditunjukan pada Gambar 8.1 berikut:



Gambar 8.1. Tanggapan frekuensi

Keterangan Gambar 8.1:

a. Tanggapan frekuensi rendah, karakteristik rangkaian ditentukan oleh kapasitansi seri.

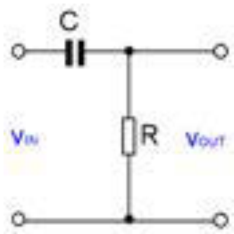
b. Tanggapan frekuensi tengah, pada kondisi ini frekuensi bersifat independen tidak berpengaruh terhadap perilaku karakteristik rangkaian.
c. Tanggapan frekuensi tinggi, karakteristik rangkaian cenderung ditentukan oleh kapasitansi paralel.

Untuk penguat bertingkat (*multi-stage system*), pada frekuensi rendah dan frekuensi tinggi perilaku rangkaian akan secara normal ditandai dan dikuasai oleh sejumlah kutub (*pole*) dan nol (*zero*).

8.5. Rangkaian RC

8.5.1. Penyaring Lolos Atas (High Pass Filter-HPF)

Gambar 8.2. memperlihatkan konsep dasar jaringan penyaring lolos atas orde pertama *1st-High Pass Filer* (HPF), dengan kurva tanggapan frekuensi seperti yang ditunjukkan pada Gambar 8.2.



Gambar 8.2. Penyaring lolos atas

Jaringan filter yang paling sederhana dapat dibangun dengan satu tahanan dan sutu kapasitor: Transformasi fungsi mendekati frekuensi tinggi adalah ω = 0, Av = 0 dan $\omega = \infty$ Av = 1.

$$A_V = \frac{V_{OUT}}{V_{IN}} = \frac{1}{1+\dfrac{1}{s.CR}} = \frac{s.\tau}{1+s.\tau} \qquad 8.4$$

dimana τ = R.C

Transfer fungsi magnitudo adalah:

$$|A_V| = \frac{\omega.CR}{\sqrt{1+(\omega CR)^2}} \qquad 8.5$$

bila ω = 1/CR, $|A_V|$= 1/√2 = 0,707

frekuensi (ω_L, f_L) dibatasi oleh:

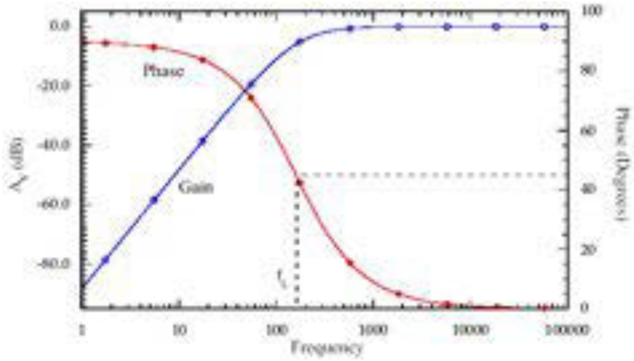
⇒ dibawah frekuensi “*cut-off*”

⇒ dibawah frekuensi batas -3dB $\left(20\log_{10}\frac{1}{\sqrt{2}} = -3dB\right)$

⇒ frekuensi sudut yang yang lebih rendah

Fasa transfer fungsi:

$$\phi = \tan^{-1}\frac{\omega.CR}{0} - \tan^{-1}\omega CR$$
$$= 90 - \tan^{-1}\omega CR \text{ atau } \phi = \tan^{-1} = \left(\frac{1}{\omega CR}\right) \quad 8.6$$



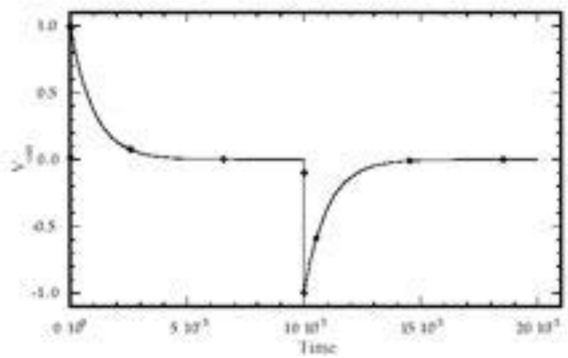
Gambar 8.3 Tanggapan frekuensi penyaring lolos atas

Tanggapan frekuensi rendah ditentukan oleh nilai dari Kapasitansi Seri

Tanggapan transien dengan tegangan masukan gelombang persegi.

Tanggapan tegangan keluaran terhadap input adalah:

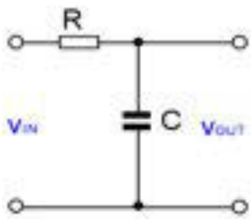
$V_{OUT} = V_{MAK}\left(e^{-t/\tau}\right)$ untuk kondisi tegangan awal nol



Gambar 8.4 Transien penyaring lolos atas

8.5.2. Penyaring Lolos Bawah (Low Pass Filter-LPF)

Gambar 8.4 memperlihatkan konsep dasar jaringan penyaring lolos bawah orde pertama 1st-Low Pass Filer (HPF), dengan kurva tanggapan frekuensi seperti yang ditunjukan pada Gambar 8.5.



Gambar 8.5. Penyaring lolos bawah

Jaringan filter yang paling sederhana dapat dibangun dengan satu tahanan dan sutu kapasitor: Transformasi fungsi mendekati frekuensi tinggi adalah $\omega = 0$, $Av = 1$ dan $\omega = \infty$ $Av = 0$.

$$A_V = \frac{V_{OUT}}{V_{IN}} = \frac{1}{1+sCR} = \frac{1}{1+s.\tau} \qquad (8.7)$$

dimana $\tau = R.C$

Transfer fungsi magnitudo adalah:

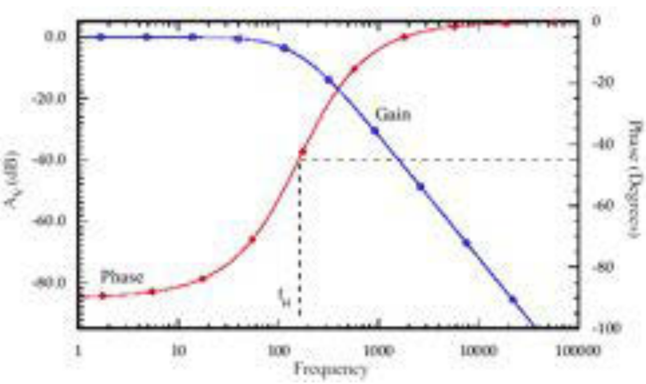
$$|A_V| = \frac{1}{\sqrt{1+(\omega CR)^2}} \qquad (8.8)$$

bila $\omega = 1/CR$, $|A_V| = 1/\sqrt{2} = 0{,}707$ frekuensi (ω_H, f_H) dibatasi oleh:

- ⇒ diatas frekuensi "*cut-off*"
- ⇒ diatas frekuensi batas -3dB $\left(20\log_{10}\frac{1}{\sqrt{2}} = -3dB\right)$
- ⇒ diatas frekuensi sudut

Fasa transfer fungsi:

$$\phi = tan^{-1}\omega CR \qquad (8.9)$$



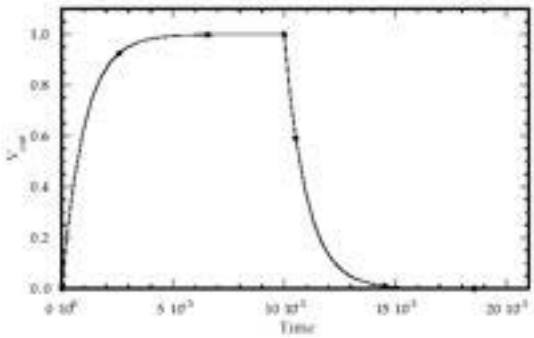
Gambar 8.6 Tanggapan frekuensi penyaring lolos bawah

Tanggapan frekuensi rendah ditentukan oleh nilai dari kapasitansi parallel.

Tanggapan transien dengan tegangan masukan gelombang persegi.

Tanggapan tegangan keluaran terhadap input adalah:

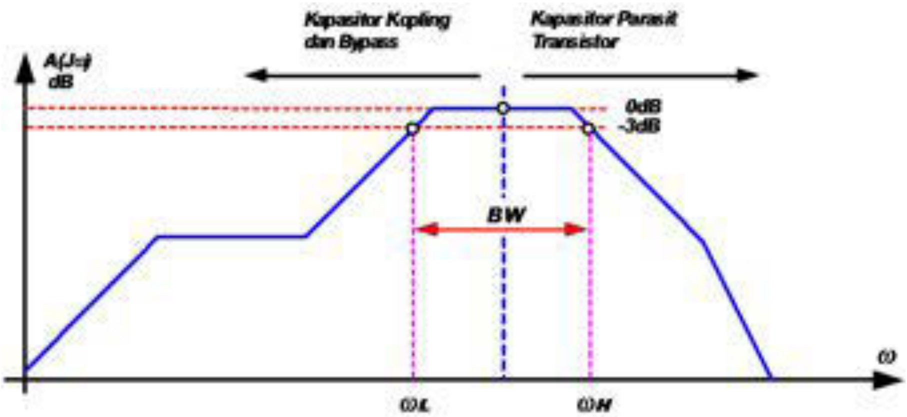
$V_{OUT} = V_{MAK}\left(1 - e^{-t/\tau}\right)$ untuk kondisi tegangan awal nol



Gambar 8.7 Transien penyaring lolos bawah

8.5.3. Estimasi (ω_L) Batas Frekuensi Bawah

Ada dua metode untuk menentukan lebar daerah frekuensi suatu penguat, yaitu dengan cara model estimasi metode pendekatan rangkaian hubung singkat konstanta waktu (*short circuit time constant-SCTC*) dan dengan metode rangkaian terbuka konstanta waktu (*Open circuit time constant-OCTC*). Metode ini sering digunakan karena kemudahan dan ketepatan hasil estimasi.



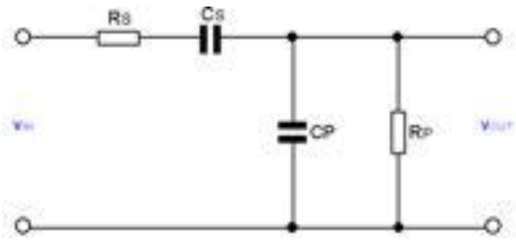
Gambar 8.8 Tanggapan frekuensi lolos atas

Metoda sirkuit terbuka konstanta-waktu (*open circuit time constant-OCTC*) hanya tepat digunakan untuk menentukan suatu perkiraan pada frekuensi diatas batas

3dB, ω_H. Sedangkan metoda tetapan-waktu hubung singkat (*short circuit time constant-SCTC*) digunakan untuk menentukan suatu perkiraan pada frekuensi dibawah batas 3dB atau yang lebih rendah, ωL. Haruslah dicatat bahwa metoda ini didasarkan pada analisa rangkaian pendekatan metode yang kemudian secara teoritis cukup beralasan untuk digunakan estimasi model.

8.5.4. Konstanta Waktu

Sebuah rangkaian RC sederhana terhubung seri dan paralel seperti yang ditunjukan pada gambar 2.154 berikut:



Gambar 8.9 Jaringan RC seri paralel

8.5.5. Titik potong frekuensi rendah

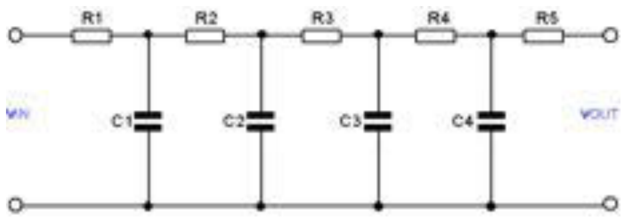
Rangkaian seri, pada frekuensi rendah rangkaian akan dominan bersifat kapasitansi, dan kita asumsikan bahwa $1/\omega.C_P$ bernilai sangat besar sehingga untuk frekuensi rendah mendekati suatu rangkaian terbuka.

8.5.6. Titik potong frekuensi tinggi

Rangkaian paralel, pada frekuensi tinggi rangkaian akan dominan bersifat kapasitansi, dan kita asumsikan bahwa $1/\omega C_S$ bernilai sangat kecil sehingga untuk frekuensi rendah mendekati suatu rangkaian hubung singkat.

8.5.7 Rangkaian Terbuka Konstanta Waktu (*Open Circuit Time Constant*)

Penerapan, seperti contoh yang ditunjukan pada Gambar 8.10 untuk itu diperlukan metode pendekatan yang berbeda guna mengamati perilaku frekuensi tinggi pada rangkaian.



Gambar 8.10 Jaringan penyaring lolos bawah RC

Misalkan kita mengambil satu buah kapasitor, katakan C_1, dengan mengasumsikan bahwa semua kapasitor yang lain merupakan rangkaian terbuka

dan selanjutnya adalah menghitung nilai tahanan efektif di dalam rangkaian paralel terhadap kapasitor C_1, dan dengan mengasumsikan semua sumber independen hubung singkat dalam kasus ini adalah sumber tegangan V_{IN}, dengan demikian didapatkan:

Kapasitor C_1 dilepas, sedangkan C_2, C_3, C_4 terbuka dan V_{IN} hubung singkat:

$$\tau_1 = R_1.C_1 \qquad (8.10)$$

Kapasitor C_2 dilepas, sedangkan C_1, C_3, C_4 terbuka dan V_{IN} hubung singkat:

$$\tau_2 = (R_1 + R_2).C_2 \qquad (8.11)$$

Kapasitor C_3 dilepas, sedangkan C_2, C_1, C_4 terbuka dan V_{IN} hubung singkat:

$$\tau_3 = (R_1 + R_2 + R_3).C_3 \qquad (8.12)$$

Kapasitor C_4 dilepas, sedangkan C_2, C_3, C_1 terbuaka dan V_{IN} hubung singkat:

$$\tau_4 = (R_1 + R_2 + R_3 + R_4).C_4 \qquad (8.13)$$

Untuk memperoleh frekuensi bagian atas 3dB, yaitu dengan menjumlahkan masing-masing konstanta waktu tersebut diatas, sehingga didapatkan persamaan seperti berikut:

$$\omega_H = \frac{1}{\tau_1 + \tau_2 + \tau_3 + \tau_4} \qquad (8.14)$$

Langkah-langkah didalam menghitung time konstan diatas 3dB:

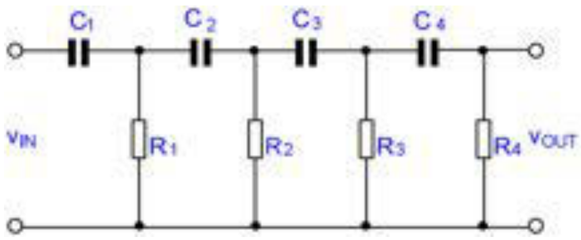
a. Mengambil satu kapasitor, misalkan dengan nama (Ci), kemudian asumsikan bahwa semua kapasitor yang lain dalam keadaan rangkaian terbuka sempurna.
b. Berikut adalah menentukan nilai tahanan (Ri) efektif paralel dengan kapsitor (Ci) dengan semua sumber tegangan independen mulai nol (hubung singkat) dan semua kapasitor yang lain perlakukan sebagai rangkaian terbuka.
c. Menghitung (ωi), dengan konstanta waktu $(Ri.Ci)^{-1}$.
d. Mengulangi langkah-langkah (a) sampai (c), dan menganggap untuk semua kapasitor dalam rangkaian terbuka dan ulangi sampai semua kapasitor terakhir.
e. Menghitung ω_H dengan persamaan, dimana secara umum batas frekuensi diatas 3dB terhadap fungsi waktu (ω_H) dapat dinyatakan:

$$\omega_H = \left[\sum_i (\omega_i)^{-1}\right]^{-1} = \left[\sum_i (R_i C_i)^{-1}\right]^{-1} \qquad (8.15)$$

Dari analisa rangkaian sederhana, kita mengetahui bahwa batas frekuensi 3dB yang riil akan lebih tinggi dibanding ω_H.

8.5.8. Rangkaian Hubung Singkat Konstanta Waktu (Short Circuit Time Constant)

Untuk mengamati perilaku frekuensi rendah dari rangkaian yang ditunjukan pada Gambar 2.156, kita perlu mengambil satu kapasitor, katakan C_1, kemudian dengan mengasumsikan bahwa semua kapasitor yang lain adalah rangkaian hubung singkat dan selanjutnya menghitung nilai tahanan efektif paralel dengan C_1 dengan semua sumber tegangan independen terhubung singkat.



Gambar 8.11 Jaringan penyaring lolos atas RC

Sehingga didapatkan persamaan konstanta waktu yang dibentuk oleh masing-masing rangkaian R dan C, sebagai berikut:

Kapasitor C_1 dilepas, sedangkan C_2, C_3, C_4 dan V_{IN} hubung singkat:

$$\tau_1 = (R_1//R_2//R_3//R_4).C_1 \qquad (8.16)$$

Kapasitor C_2 dilepas, sedangkan C_1, C_3, C_4 dan V_{IN} hubung singkat:

$$\tau_2 = (R_2//R_3//R_4).C_2 \qquad (8.17)$$

Kapasitor C_3 dilepas, sedangkan C_2, C_1, C_4 dan V_{IN} hubung singkat:

$$\tau_3 = (R_3//R_4).C_3 \qquad (8.18)$$

Kapasitor C_4 dilepas, sedangkan C_2, C_3, C_1 dan V_{IN} hubung singkat:

$$\tau_4 = R_4.C_4 \qquad (8.20)$$

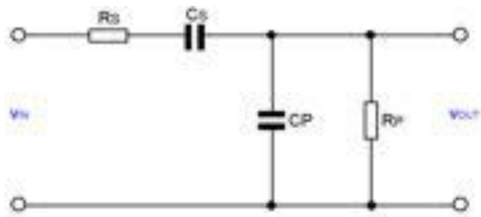
Untuk memperoleh frekuensi batas dibawah 3dB, yaitu dengan menginversikan dan kemudian menjumlahkan dari masing-masing konstanta waktu tersebut diatas, sehingga didapatkan persamaan seperti berikut:

$$\omega_H = \frac{1}{\tau_1} + \frac{1}{\tau_2} + \frac{1}{\tau_3} + \frac{1}{\tau_4} + \qquad (8.21)$$

Langkah-langkah didalam menghitung time konstan diatas 3dB:

a. Lepaskan satu kapasitor, misalkan dengan nama (Cj), kemudian asumsikan bahwa semua kapasitor yang lain dalam keadaan rangkaian hubung singkat sempurna.
b. Berikut adalah menentukan nilai tahanan (Rj) efektif paralel dengan kapasitor (Cj) dengan semua sumber tegangan independen mulai nol (hubung singkat) dan semua kapasitor yang lain perlakukan sebagai rangkaian hubung singkat.
c. Menghitung (ωj), dengan konstanta waktu $(Rj.Cj)^{-1}$.
d. Mengulangi langkah-langkah (a) sampai (c), dan menganggap untuk semua kapasitor dalam rangkaian hubung singkat dan ulangi sampai semua kapasitor terakhir.
e. Menghitung ωL dengan persamaan, dimana secara umum batas frekuensi dibawah 3dB terhadap fungsi waktu (ω_L) dapat dinyatakan:

$$\omega_L = \left[\sum_j (\omega_j)\right] = \left[\sum_j (R_j C_j)\right]^{-1} \qquad (8.22)$$



Gambar 8.12 Jaringan penyaringan RC seri-paralel

Untuk mengevaluasi dan membuktikan metode ini, kita coba siapkan untuk menerapkan kedalam rangkaian RC yang sederhana seperti yang ditunjukkan pada Gambar 8.112 adalah:

Open Circuit Time Constant, Dengan mengasumsikan bahwa kapasitor (C_P) merupakan rangkaian terbuka, kapasitor (C_S) dan sumber tegangan indepeden (V_{IN}) terhubung singkat (0Volt). Dengan demikian konstanta waktu yang dibentuk oleh rangkaian tersebut adalah:

$$\tau_1 = C_P.(R_S//R_P) \qquad (8.23)$$

dan besarnya frekuensi batas diatas 3dB adalah

$$\omega_H = \frac{1}{\tau_1} = \frac{1}{C_P\,(R_S // R_P)} \qquad (8.24)$$

Short Circuit Time Constant, dengan mengasumsikan bahwa kapasitor (C_S) merupakan rangkaian hubung singkat, kapasitor (C_P) rangkaian terbuka dan sumber tegangan indepeden (V_{IN}) terhubung singkat (0Volt). Dengan demikian konstanta waktu yang dibentuk oleh rangkaian tersebut adalah:

$$\tau_2 = C_S.(R_S + R_P) \qquad (8.25)$$

dan besarnya frekuensi batas dibawah 3dB adalah:

$$\omega_L = \frac{1}{\tau_2} = \frac{1}{C_S\,(R_S + R_P)} \qquad (8.26)$$

Metode ini adalah suatu model pendekatan, sehingga ketepatan metode seperti ini masih kalah bila dibandingkan dengan metode analisis pole (*numerator*) dan zero (*denumerator*).

Bila suatu rangkaian seperti yang ditunjukkan pada Gambar 8.13, dan secara teoritis bahwa frekuensi batas bawah (*lower cut-off*) untuk suatu jaringan yang terdiri n kapasitor, yaitu dua kapasitor kopling dan satu kapasitor *bypass* dapat dinyatakan dengan menggunakan persamaan berikut:

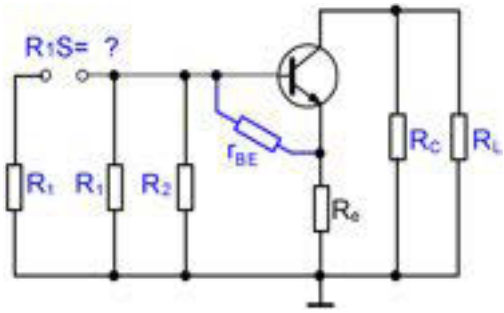
$$\omega L = \sum_{i=1}^{n} \frac{1}{Ri_S\,.Ci} \qquad (8.27)$$

di mana (Ri_S) merupakan jumlah nilai tahanan pada jaringan terminal ke (i) dan kapasitor (Ci) merupakan jumlah semua kapasitor pada jaringan tersebut yang dapat digantikan dengan cara menghubung singkat semua kapasitor yang terdapat pada rangkaian. Dengan demikian produk dari perkalian antara tahanan Ri_S dengan kapasitor Ci menunjukan nilai *short circuit time constant* (*SCTC*) pada jaringan tersebut.

8.6. Batas frekuensi Rendah Rangkaian Emitor Bersama

Menentukan (ω_L) antara Basis-Emitor

Dengan menggunakan metode pendekatan, maka estimasi (ω_L) untuk rangkaian Gambar 2.157, maka batas frekuensi bawah (f_L) dapat ditentukan seperti berikut:



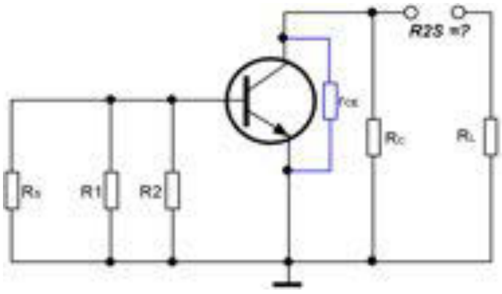
Gambar 8.13 Rangkaian pengganti SCTC basis-emitor

Untuk menentukan konstanta waktu (τ_1) yang dibentuk oleh tahanan (R_{1S}) dengan kapasitor penggandeng (C_B), yaitu dapat dengan cara menghubung singkat kapasitor bypass (C_E) dan kapasitor penggandeng keluaran (C_C). Dengan demikian didapatkan persamaan:

$R_{1S} = R_S + R_1//R_2//rBE$ (8.28)

$\tau 1 = R_{1S}.C_B$ (8.29)

Menentukan (ω_L) antara Kolektor-Emitor

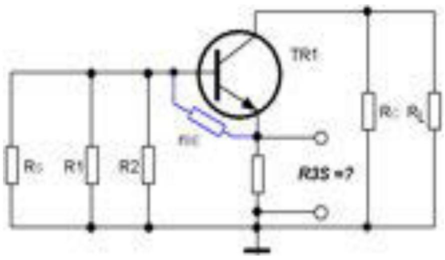


Gambar 8.14 Rangkaian pengganti SCTC kolektor-emitor

Untuk menentukan konstanta waktu (τ_2) yang dibentuk oleh tahanan (R_{2S}) dengan kapasitor penggandeng (C_C), yaitu dapat dengan cara menghubung singkat kapasitor penggandeng (C_B) dan kapasitor bypass (C_E). Dengan demikian didapatkan persamaan:

$R_{2S} = R_L + R_C//r_{CE}$ (8.30)

$\tau 2 = R_{2S}.C_C$ (8.30)



Gambar 8.15 Rangkaian Pengganti SCTC Emitor-Basis

Dan untuk menentukan konstanta waktu (τ_3) yang dibentuk oleh tahanan (R_{3S}) dengan kapasitor *bypass* (C_E), yaitu dapat dengan cara menghubung singkat kapasitor penggandeng (C_B) dan kapasitor penggandeng (C_C). Dengan demikian didapatkan persamaan:

Tahanan pengganti $R_{TH} = R_1//R_2//R_S$

$$R_{3S} = R_E // \frac{r_{BE} + R_{TH}}{\beta + 1} \qquad (8.31)$$

$$\tau 3 = R_{3S}.C_E \qquad (8.32)$$

$$\omega_L = \sum_{1=1}^{3} \frac{1}{R_{is}.C_i} = \frac{1}{R_{1S}.C_B} + \frac{1}{R_{2S}.C_C} + \frac{1}{R_{3S}.C_E}$$

$$\omega_L = \frac{1}{\tau_1} + \frac{1}{\tau_2} + \frac{1}{\tau_3} \qquad (8.33)$$

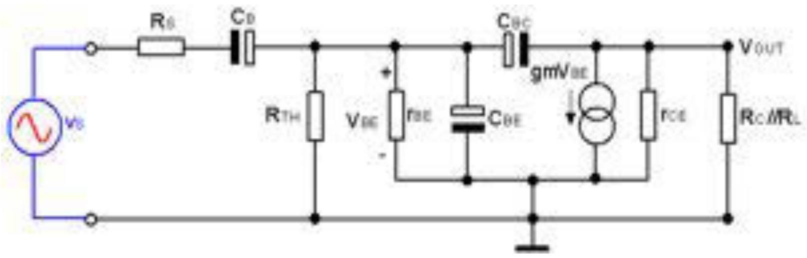
sehingga tanggapan frekuensi batas bawah (f_L) dapat dicari dengan persamaan berikut:

$$f_L = \frac{\omega_L}{2\pi} \qquad (8.34)$$

Pada umumnya pengaruh frekuensi batas bawah (f_L) pada penguat emitor bersama (*common emitter*) yang sangat dominan adalah nilai kapasitor *bypass* C_E, karena untuk menentukan nilai $\tau 3 = R_{3S}.C_E$, dimana besarnya tahanan pada emitor $R_{3S} = R_E//(r_{BE} + R_{TH})/(\beta + 1)$ ditentukan dari rangkaian kolektor bersama (*common collector*).

8.7. Rangkaian Frekuensi Tinggi

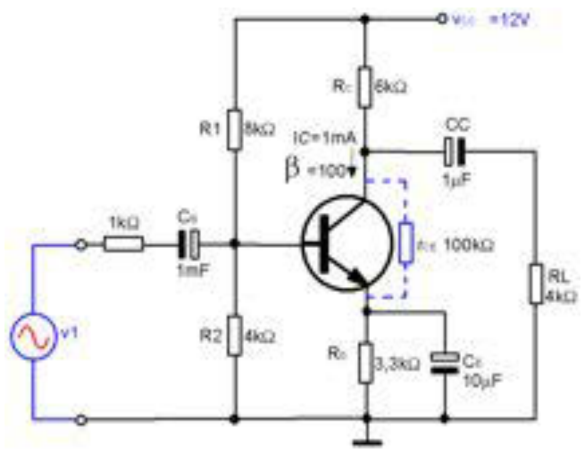
Gambar 2.160 memperlihatkan rangkaian pengganti frekuensi tinggi, dimana nampak pada transistor muncul dua buah kapasitor parasitik. C_{BC} kapasitor parasit antara basis dan kolektor, C_{BE} kapasitor parasit basis-emitor. Kapasitor C_B bukan digolongkan kapasitor parasitik tapi dinamakan kapasitor penggandeng atau kopling dengan sumber sinyal masukan (V_S).



Gambar 8.16 Rangkaian pengganti frekuensi tinggi

Kapasitor parasit dipengaruhi material, konstruksi dan teknologi proses pembuatan transistor. Gambar 8.16 memperlihatkan hubungan kapasitor parasitik (C_C), (C_e) terhadap perubahan tegangan bias transistor. Semakin tinggi tegangan bias semakin mengecil nilai kapasitor parasitnya. Kedua kapasitor parasit ini mempengaruhi lebar pita pada daerah batas frekuensi tinggi (f_H).

Analisa Tanggapan Frekuensi Penguat Emitor Bersama



Gambar 8.17 Rangkaian Emitor Bersama

Perhitungan Penguatan Tegangan

$$A_V = \frac{V_{OUT}}{V_S} = \left(\frac{R_{TH}//r_{BE}}{R_S + R_{TH}//r_{BE}} \right) (-gm)(R_C//R_L)$$

$$gm = \frac{I_C}{V_T} = \frac{1mA}{25{,}9mV} = 0{,}039\,\Omega^{-1}$$

$$r_{BE} = \frac{\beta}{gm} = 2{,}56k\Omega$$

$$R_{TH} = R_1//R_2 = 8k\Omega//4k\Omega = 2{,}67k\Omega$$

$$r_{IN} = R_{TH} // r_{BE} = 2{,}67k\Omega // 2{,}56k\Omega = 1{,}31k\Omega$$

$$A_V = \frac{V_{OUT}}{V_S} = \left(\frac{2{,}67k\Omega // 2{,}56k\Omega}{4k\Omega + 2{,}67k\Omega // 2{,}56k\Omega}\right)\left(-0{,}039\,\Omega^{-1}\right)\left(6k\Omega // 4k\Omega\right)$$

$$A_V = (0{,}247)\left(-0{,}039\,\Omega^{-1}\right)(2{,}4k\Omega) = -23.1 \text{ kali}$$

Bila transistor mempunyai tahanan r_{BE} seri $r_X = 50\Omega$ dan $r_{CE} = 100k\Omega$

$$r_{IN} = R_{TH} // (r_X + r_{BE}) = 2{,}67k\Omega // (50\Omega + 2{,}56k\Omega) = 1{,}32k\Omega$$

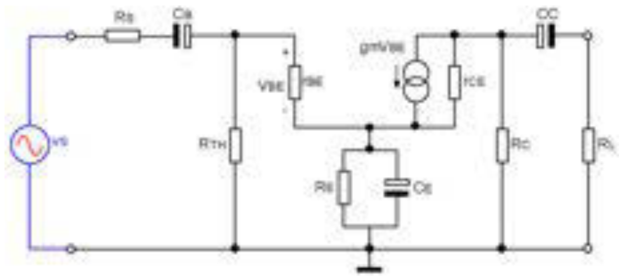
$$A_V = \frac{V_{OUT}}{V_S}$$

$$= \left(\frac{R_{TH} // (r_X + r_{BE})}{R_S + R_{TH} // (r_X + r_{BE})}\right)\left(\frac{r_{BE}}{r_X + r_{BE}}\right)(-gm)\left(R_C // R_L // r_{CE}\right)$$

$$= \left(\frac{1{,}32k\Omega}{4k\Omega + 1{,}32k\Omega}\right)\left(\frac{2{,}56k\Omega}{50\Omega + 2{,}56k\Omega}\right)\left(-0{,}039\,\Omega^{-1}\right)\left(6k\Omega // 4k\Omega // 100k\Omega\right)$$

$$A_V = (0{,}248)(0{,}981)\left(-0{,}039\,\Omega^{-1}\right)(2{,}34k\Omega) = -22{,}2 \text{ kali}$$

Rangkaian frekuensi rendah



Gambar 8.18 Rangkaian Pengganti Emitor Bersama

Bila $C_C = C_B = 1\mu F$ dan $C_E = 10\mu F$

$$\omega_L = \frac{1}{R_{1S}.C_B} + \frac{1}{R_{2S}.C_C} + \frac{1}{R_{3S}.C_E}$$

dimana

$$R_{1S} = R_S + \left[R_{TH} // (r_X + r_{BE})\right]$$
$$= 4k\Omega + \left[2{,}67k\Omega // (50\Omega + 2{,}56k\Omega)\right] = 5{,}32k\Omega$$

$$R_{2S} = R_L + (R_C // r_{CE}) = 4k\Omega + (6k\Omega // 100k\Omega) = 9{,}66k\Omega$$

$$R_{3S} = R_E // \left[\frac{r_X + r_{BE} + (R_{TH} // R_S)}{\beta + 1}\right]$$

$$R_{3S} = 3{,}3k\Omega // \left[\frac{50\Omega + 2{,}56k\Omega + (2{,}67k\Omega // 4k\Omega)}{\beta + 1} \right] = 41{,}2\Omega$$

$$\omega_L = \frac{1}{R_{1S}.C_B} + \frac{1}{R_{2S}.C_C} + \frac{1}{R_{3S}.C_E}$$

$$\omega_L = \frac{1}{(5{,}32k\Omega)(1 \times 10^{-6}F)} + \frac{1}{(41{,}2\Omega)(10 \times 10^{-6}F)} + \frac{1}{(9{,}96k\Omega)(1 \times 10^{-6}F)}$$

$$\omega_L = 187{,}97 + 2427{,}18 + 100{,}40 = 2715{,}55 \ \ Radian$$

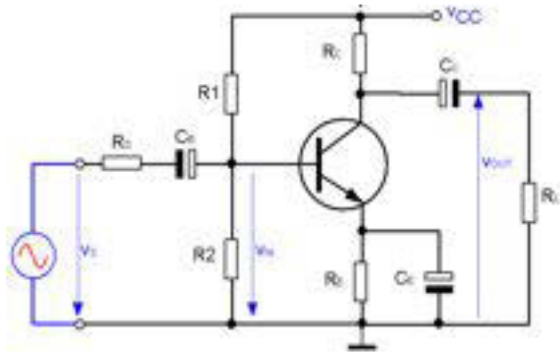
$$f_L = \frac{2715{,}55}{2.\pi} = 432{,}41Hz$$

Pengaruh frekuensi batas bawah (f_L) pada penguat emitor bersama (common emitter) yang sangat dominan adalah nilai dari konstanta waktu kapasitor bypass C_E dan tahanan R_{3S}, karena untuk menentukan nilai $\tau 3 = R_{3S}.C_E$, dimana besarnya tahanan pada emitor $R_{3S} = R_E // (r_{BE} + R_{TH})/(\beta + 1)$ ditentukan dari rangkaian kolektor bersama (*common collector*).

Contoh perancangan sistem penguat tunggal emitor bersama

Rencanakan sebuah penguat emitor bersama dengan data spesifikasi sebagai berikut:

- Tegangan keluaran (V_{OUT}) =50mVolt
- Tegangan masukan (V_{IN}) =1mVolt
- Hamabatan seri masukan (R_S) =1kΩ
- Penguatan tegangan (A_V) =50kali (33,98dB)
- Batas frekuensi bawah (f_L) =100Hz
- Sumber tegangan DC (V_{CC}) =20Volt
- Beban yang digunakan (R_L) =3,3kΩ
- Tipe transistor yang digunakan =BC107B



Gambar 8.19 Rangkaian Emitor Bersama

Penentuan penguatan tegangan (A_V)

⇒ Spesifikasi yang diminta

$$A_V = \frac{V_{OUT}}{V_{IN}} = 50 \text{ kali}$$

Penentuan Arus Kolektor (I_{CQ})

Untuk menentukan titik kerja statis arus kolektor (I_{CQ}), terlebih dahulu harus diketahui kebutuhan arus bolak-balik yang ditransformasikan pada beban (R_L).

$$V_{OUT_rms} = 50mV = 70{,}71mV_{mak}$$

$$I_L = \frac{V_{OUT_mak}}{R_L} = \frac{70{,}71\ mV_{mak}}{1k\Omega} = 0{,}071mA$$

Karena arus beban I_L = 0,071mA, untuk itu I_{CQ} dipilih 2mA (I_{CQ}>>I_L). Agar diperoleh titik kerja DC yang stabil dan untuk menghitung tahanan bias Thevenin R_1, R_2, R_E, dan R_C, maka diperlukan data transistor BC107B. Semua data dibawah diambil pada I_{CQ} = 2mA pada temperatur kamar T= 25^{O}C.

Menentukan Nilai Parameter Transistor BC107 dengan Datasheet.

Beberapa kurva berikut memperlihatkan karakteristik dari transistor BC107 yang dikeluarkan oleh Philips Firma. Dengan menggunakan datasheet, maka perhitungan dan pendekatan perancangan sistem diharapkan dapat dilakukan dengan mudah dan cepat.

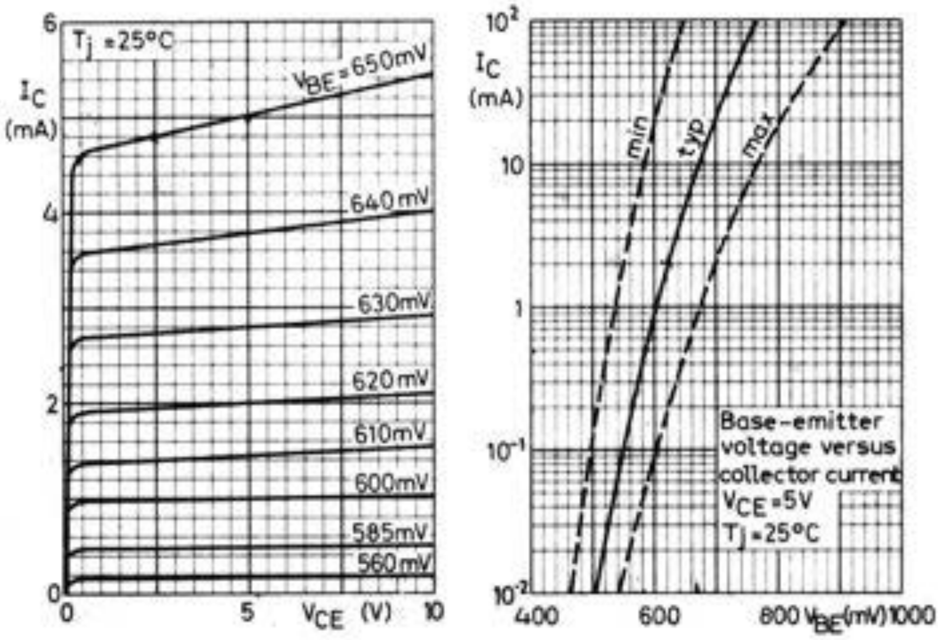
Karakteristik dinamik transistor BC107 (Philips Firma)

Tabel 2.3 ....nama tabel....

CHARACTERISTICS — T_j = 25 °C unless otherwise specified

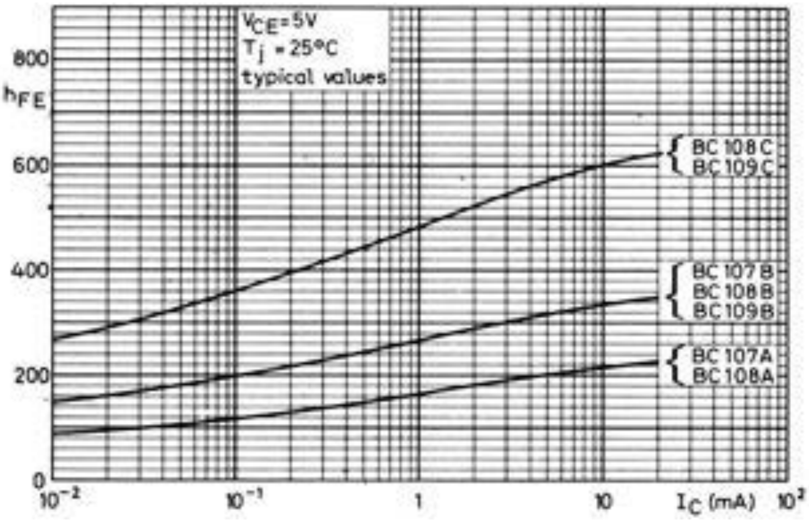
			BC107A BC108A	BC107B BC108B BC109B	BC108C BC109C	
D.C. current gain						
I_C = 10 µA; V_{CE} = 5 V	h_{FE}	>		40	100	
		typ.	90	150	270	
I_C = 2 mA; V_{CE} = 5 V	h_{FE}	>	110	200	420	
		typ.	180	290	520	
		<	220	450	800	
h parameters at f = 1 kHz (common emitter)						
I_C = 2 mA; V_{CE} = 5 V						
Input impedance	h_{ie}	>	1.6	3.2	6	kΩ
		typ.	2.7	4.5	8.7	kΩ
		<	4.5	8.5	15	kΩ
Reverse voltage transfer ratio	h_{re}	typ.	1.5	2	3	10^{-4}
Small signal current gain	h_{fe}	>	125	240	450	
		typ.	220	330	600	
		<	260	500	900	
Output admittance	h_{oe}	typ.	18	30	60	$\mu\Omega^{-1}$
		<	30	60	110	$\mu\Omega^{-1}$

Base-emitter voltage				
I_C = 2 mA; V_{CE} = 5 V	V_{BE}	typ.	620	mV
		550 to	700	mV
I_C = 10 mA; V_{CE} = 5 V	V_{BE}	<	770	mV

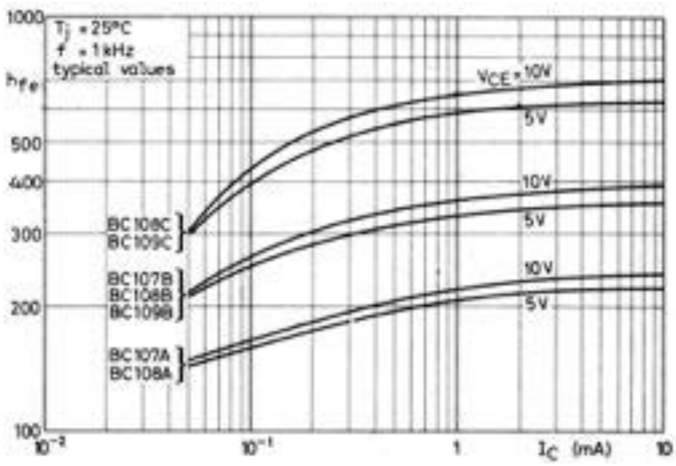


Gambar 2.164 Perubahan arus kolektor $I_C = f(V_{CE}, V_{BE})$

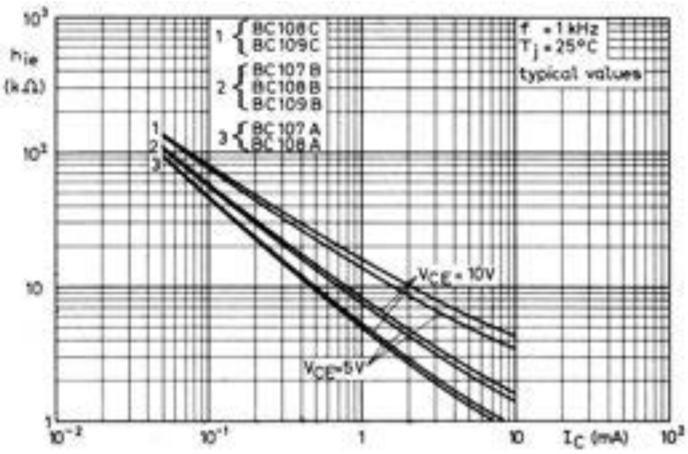
Akibat perubahan temperatur mengakibatkan nilai tegangan basis emitor (V_{BE}) bergeser dari nilai tipikal ke minimal dan nilai maksimal. Pada arus kolektor 2mA nilai tipikal V_{BE} adalah 0,62V, turun ke nilai minimal sekitar 0,55V dan naik sebesar 0,7V



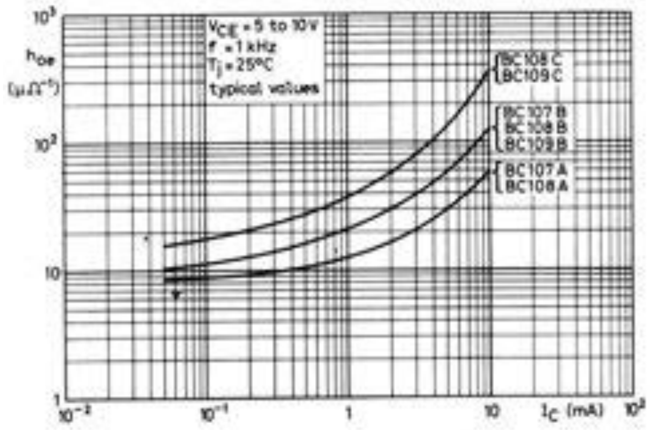
Gambar 2.165 Kurva Penguatan arus DC (h_{FE}) terhadap arus kolektor (I_C)



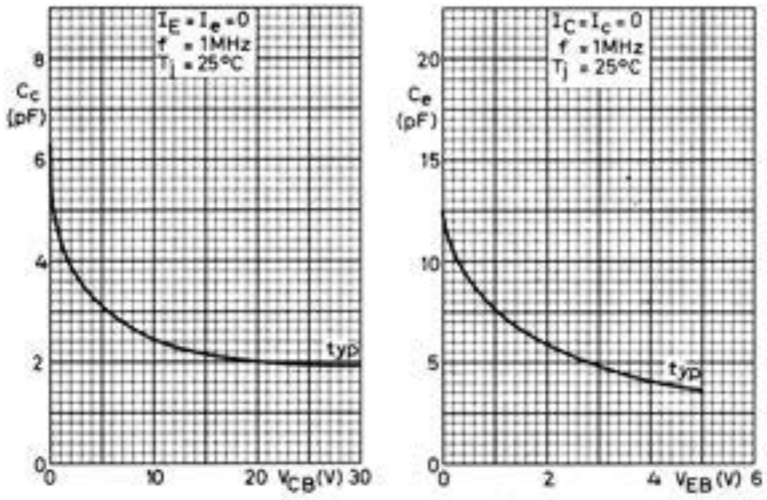
Gambar 8.20 Kurva penguatan arus AC (h_{fe}) terhadap arus kolektor (I_C)



Gambar 8.21 Kurva resistansi masukan (h_{ie}, r_{BE}) terhadap arus kolektor I_C.



Gambar 8.22 Kurva resistansi keluaran kolektor-emitor V_{CE} = 1/hoe



Gambar 8.23 Kurva kapasitansi parasit kolektor-basis (Cc) dan emitor-basis (Ce)

Tuntutan spesifikasi yang diinginkan

- Hamabatan masukan basis-emitor (r_{BE} = hie = h_{11}) =3,2kΩ (min)
  =4,5kΩ (nom)
  =8,5kΩ (mak)
- Tahanan keluaran kolektor-emitor $(r_{CE} = 1/h_{oe} = 1/h_{22})$ =16,7kΩ (min)
  =33,3kΩ (mak)
- Penguatan arus statis DC (β_{DC} = h_{FE}) =200 (min)
  =290 (nom)
  =450 (mak)

- Penguatan arus dinamis $\beta = h_{fe} = h_{21}$ =240 (min)
  =330 (nom)
  =500 (mak)
- Tegangan basis-emitor (V_{BE}) pada arus 2mA =0,62Volt

Catatan:

Sesuai dengan acuan perhitungan dan tuntutan dari spesifikasi, maka semua nilai diatas dipilih pada arus kolektor 2mA.

Menentukan tahanan bias R_E.

Perubahan tegangan basis-emitor akibat kenaikan temperatur $\Delta V_{BE} \leq$ 1Volt. Dan agar supaya titik kerja tidak tergantung oleh perubahan tegangan V_{BE}, Untuk itu diperlukan tegangan tahanan emitor yang cukup kira-kira berkisar antara V_{RE} = 1V sampai 2V dan dipilih V_{RE} = 2V.

$$R_E = \frac{V_{RE}}{I_E \approx I_C} = \frac{2Volt}{2mA} = 1k\Omega$$

Dikarenakan persyaratan untuk mendapatkan stabiltas titik kerja statis DC ditetapkan ($R_1//R_2$) << +(β_{DCnom} + 1) R_E, untuk itu nilai tahanan R_{TH} dapat ditentukan:

$R_{TH} << \beta min.R_E$

$R_{TH} = 0,1.\beta min.R_E = 0,1 \cdot 200 \cdot 1k\Omega = 20k\Omega$

$$V_{TH} = V_{BE} + I_B \cdot R_{TH} + I_E \cdot R_E$$

$$= V_{BE} + \frac{I_C}{\beta_{DCnom}} \cdot R_{TH} + I_E \cdot R_E$$

$$V_{TH} = 0,62V + \frac{2mA}{290} \cdot 20k\Omega + 2V = 2,76V$$

Menentukan tahanan R_1 dan R_2.

$$R_1 = R_{TH} \frac{V_{CC}}{V_{TH}}$$

$$= 20k\Omega \frac{20V}{2,76V} = 144,93k\,\Omega$$

$$R_2 = \frac{R_{TH}}{1 - \frac{V_{TH}}{V_{CC}}}$$

$$= \frac{20k\Omega}{1 - \frac{2,76V}{20V}} = \frac{20k\Omega}{0,862} = 23,20k\,\Omega$$

Tahanan masukan penguat (r_{IN})

$r_{IN} = R_1//R_2//r_{BE} = R_{TH}//r_{BE}$

$$r_{INmin} = \frac{20k\Omega \cdot 3,2k\Omega}{20k\Omega. + 3,2k\Omega} = 2,76k\,\Omega \text{ (minimum)}$$

$$r_{INmak} = \frac{20k\Omega \cdot 8,5k\Omega}{20k\Omega. + 8,5k\Omega} = 5,96k\,\Omega \text{ (maksimum)}$$

Permasalahan

Dilihat dari analisa DC persyaratan kestabilan titik kerja statis rangkaian dapat terpenuhi, karena untuk mendapatkan tingkat kestabilan yang baik ditetapkan besarnya tahanan $R_{TH}= R_1//R_2 << (\beta_{min} + 1)R_E$. Akan tetapi untuk kebutuhan sinyal bolak-balik tahanan $R_1//R_2$ yang kecil akan membebani rangkaian. Dan agar keduanya dapat optimal, maka dari itu tuntutan *"perancangan sistem"* yang baik tahanan bias Thevenin R_{TH} sebaiknya dipilih diantara $r_{BE} << R_{TH} << (\beta_{min} + 1).R_E$. Perbaikan transformasi sinyal bolak-balik; agar supaya sinyal dapat ditrasformasikan secara maksimal ke transistor, maka bias pembagi tegangan R1, R2 dibuat sebesar mungkin, itu konsekuensi tingkat kestabilan titik kerja DC-nya menjadi menurun. Untuk meningkatkan efisiensi transformasi sinyal bolak-balik yaitu dapat dengan cara menaikan nilai tahanan $R_{TH} >> r_{BEmak}$, untuk itu dipilih R_{TH} = 10.8,5kΩ =85kΩ**.**

$$V_{TH} = V_{BE} + I_B.R_{TH} + I_E.R_E$$

$$= V_{BE} + \frac{I_C}{\beta_{DCnom}}.R_{TH} + I_E.R_E$$

$$V_{TH} = 0,62V + \frac{2mA}{290}.85k\Omega + 2V = 3,21V$$

Menentukan tahanan R_1 dan R_2.

$$R_1 = R_{TH}\frac{V_{CC}}{V_{TH}}$$

$$= 85k\Omega\frac{20V}{3{,}21V} = 529{,}59k\,\Omega \approx 560k\Omega$$

$$R_2 = \frac{R_{TH}}{1 - \frac{V_{TH}}{V_{CC}}} = \frac{85k\Omega}{1 - \frac{3{,}21V}{20V}}$$

$$= \frac{85k\Omega}{0{,}8395} = 101{,}25k\,\Omega \approx 100k\Omega$$

Tahanan masukan penguat (r_{IN})

$r_{IN} = R_1//R_2//r_{BE} = R_{TH}//r_{BE}$

$$r_{INmin} = \frac{85k\Omega.x\ 3{,}2k\Omega}{85k\Omega. + 3{,}2k\Omega} = 3{,}08k\Omega \text{ (minimum)}$$

$$r_{INmak} = \frac{85k\Omega.x\ 8{,}5k\Omega}{85k\Omega. + 8{,}5k\Omega} = 7{,}73k\Omega \text{ (maksimum)}$$

Dengan menaikan nilai R_{TH} (85kΩ) menjadi menjadi 10 kali lebih besar, nampak sekali perubahan tahanan masukan r_{IN} relatif sangat kecil bila dibandingkan dengan R_{TH} (20kΩ). Artinya adanya perbaikan transformasi sinyal bolak balik dari masukan generator ke basis transistor.

Perhitungan tegangan masukan pada basis transistor (V_{IN})

$$V_{INrms} = 1mV\frac{r_{BE}}{R_S + r_{BE}}$$

$$= 1mV\frac{7{,}73k\Omega}{1k\Omega + 7{,}73k\Omega} = 0{,}88V$$

Perhitungan tahanan R_C

Bila dikenhendaki penguatan tegangan (A_V) = 50 kali

$$A_V = \frac{V_{OUT}}{V_{IN}}$$

$$= \frac{50mV}{0{,}88mV} = 56{,}82\ kali$$

Besarnya penguatan tegangan (A_V=56,82kali) ditentukan oleh persamaan berikut:

$$A_V = \beta \frac{r_{OUT} \cdot R_L}{(r_{OUT} + R_L)} \frac{1}{r_{IN}}$$

Tahanan keluaran rout =R_C//r_{CE}

$$r_{OUT} = \frac{R_L \cdot A_V}{\beta_{nom} \dfrac{R_L}{r_{IN}} - A_V}$$

$$= \frac{3{,}3k\Omega \,.\, 56{,}82}{330 \dfrac{3{,}3k\Omega}{7{,}73k\Omega} - 56{,}82} = \frac{187{,}51k\,\Omega}{84{,}04} = 2{,}23k\Omega$$

$$R_C = \frac{r_{CEmin} \cdot r_{OUT}}{r_{CEmak} + r_{OUT}}$$

$$= \frac{16{,}7k\Omega \,.\, 2{,}23k\Omega}{16{,}7k\Omega - 2{,}23k\Omega} = \frac{37{,}24k\Omega^2}{13{,}77k\,\Omega} = 3{,}21k\Omega \approx 3{,}3k\Omega$$

Bila beban R_L dikecilkan untuk penguatan tegangan (A_V) konstan = 56,82:

$$r_{OUT} = \frac{R_L \cdot A_V}{\beta_{nom} \dfrac{R_L}{r_{IN}} - A_V}$$

$$= \frac{1{,}8k\Omega \cdot 56{,}82}{330 \dfrac{1{,}8k\Omega}{7{,}73k\Omega} - 56{,}82}$$

$$= \frac{102{,}276k\,\Omega}{20{,}02} = 5{,}11k\Omega$$

$$R_C = \frac{r_{CEmin} \cdot r_{OUT}}{r_{CEmak} - r_{OUT}}$$

$$= \frac{16{,}7k\Omega \,.\, 5{,}11k\Omega}{16{,}7k\Omega - 5{,}11k\Omega}$$

$$= \frac{85{,}337k\Omega^2}{11{,}59k\Omega} = 7{,}36k\Omega \approx 6{,}8k\Omega$$

Untuk mengetahui apakah titik kerja DC sudah bekerja pada daerah aktif, untuk itu perlu dihitung nilai dari tegangan V_{CE}.

Untuk beban $R_L = 3{,}3k\Omega$ dengan $R_C = 6{,}8k\Omega$

$$V_{CE} = V_{CC} - I_C \cdot R_C - I_E \cdot R_E$$
$$= 20V - 2mA \cdot 6{,}8k\Omega - 2V = 4{,}4V$$

Untuk beban $R_L = 1{,}8k\Omega$ dengan $R_C = 3{,}3k\Omega$

$$V_{CE} = V_{CC} - I_C \cdot R_C - I_E \cdot R_E$$
$$= 20V - 2mA \cdot 3{,}3k\Omega - 2V = 11{,}4V$$

Menentukan batas frekuensi rendah (f_L)

Permasalahan yang perlu diperhatikan adalah bagaimana menentukan konstanta waktu antara kapasitor penggandeng masukan C_B, penggandeng keluaran C_C, dan kapasitor bypass C_E. Karena aliran utama dari sinyal bolak-balik disalurkan pertama kali melalui kapasitor penggandeng C_B dan kemudian kapasitor penggandeng keluaran C_C. Untuk itu didalam pendimensian nilai konstanta waktu ($\tau_1 = r_{IN}.C_B$) harus paling cepat bila dibandingkan dengan kedua kapasitor C_C dan C_E. Kapasitor C_E pada umumnya didisain dengan konstanta waktu paling lambat karena fungsinya hanya sebagai baypass (untuk menaikkan fungsi penguiatan).

$$\omega_L = 2 \cdot \pi \cdot f_L = 2 \cdot \pi \cdot 100Hz = 628{,}32 \ radian$$

$$R_{1S} = R_S + (R_{TH} // r_{BE})$$
$$= 1k\Omega + \left(\frac{85k\Omega \cdot 8{,}5k\Omega}{85k\Omega + 8{,}5k\Omega}\right) = 1k\Omega + \frac{722{,}5k\Omega^2}{93{,}5k\Omega} = 8{,}73k\Omega$$

$$\tau_1 = R_{1S} \cdot C_B = 8{,}73k\Omega \cdot C_B$$

$$R_{2S} = R_L + (R_C // r_{CE})$$
$$= 3{,}3k\Omega + (3{,}3k\Omega // 16{,}7k\Omega) = 6{,}05k\Omega$$

$$\tau_2 = R_{2S} \cdot C_C = 6{,}05k\Omega \, . C_C$$

$$R_{3S} = R_E // \left[\frac{r_{BE} + (R_{TH} // R_S)}{\beta + 1}\right]$$

$$= 1k\Omega // \left[\frac{8{,}5k\Omega + (85k\Omega // 1k\Omega)}{290 + 1}\right] = 31{,}58\Omega$$

$$\tau_3 = R_{3S} \cdot C_E = 31{,}58\Omega \, . C_E$$

Dimensi disain $\tau_1 < \tau_2$, dimana τ_1, $\tau_2 << \tau_3$.

$$\omega_L = \omega_{L1} + \omega_{L2} + \omega_{L3}$$

$$\omega_L = 28{,}32 + 100 + 500 = 628{,}32 \ radian$$

Dengan ω_{L1} = 50 radian, maka kapasitor penggandeng C_B datap dicari:

$$\omega_{L1} = \frac{1}{R_{1S} \cdot C_B}$$

$$48{,}32 = \frac{1}{8730 \cdot C_B}$$

$$\Rightarrow C_B = \frac{1}{421833{,}6} = 2{,}37\,\mu F \qquad \Rightarrow C_B \approx 2{,}2\,\mu F$$

Dengan ω_{L2} = 50,32 radian, maka kapasitor penggandeng C_C datap dicari:

$$\omega_{L2} = \frac{1}{R_{2S} \cdot C_C}$$

$$80 = \frac{1}{6050 \cdot C_C}$$

$$\Rightarrow C_C = \frac{1}{484000} = 2{,}07\,\mu F \qquad \Rightarrow C_C \approx 2{,}2\,\mu F$$

Dengan ω_{L2} = 50 radian, maka kapasitor *bypass* C_E datap dicari:

$$\omega_{L3} = \frac{1}{R_{3S} \cdot C_E}$$

$$500 = \frac{1}{31{,}58 \cdot C_E}$$

$$\Rightarrow C_E = \frac{1}{15790} = 63{,}33\,\mu F \qquad \Rightarrow C_E \approx 68\,\mu F$$

Hasil spesifikasi disain:

$$\omega_L = \frac{1}{R_{1S} \cdot C_B} + \frac{1}{R_{2S} \cdot C_C} + \frac{1}{R_{3S} \cdot C_E}$$
$$= \frac{1}{8730 \cdot 2{,}2 \cdot 10^{-6}} + \frac{1}{6050 \cdot 2{,}2 \cdot 10^{-6}} + \frac{1}{31{,}58 \cdot 68 \cdot 10^{-6}}$$

$$\omega_L = \frac{1}{R_{1S} \cdot C_B} + \frac{1}{R_{2S} \cdot C_C} + \frac{1}{R_{3S} \cdot C_E}$$
$$= \frac{10^6}{19206} + \frac{10^6}{13310} + \frac{10^6}{2147{,}44}$$
$$= 52{,}07 + 75{,}13 + 465{,}67$$

$$\omega_L = 592{,}87 \text{ radian}$$

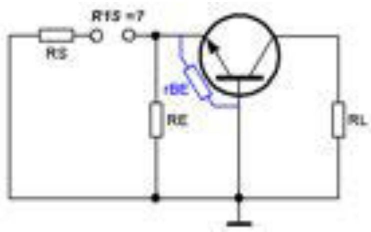
$$f_L = \frac{\omega_L}{2 \cdot \pi} = \frac{592{,}87}{6{,}28} = \mathbf{94{,}41\ Hz}$$ (f_L hasil disain)

$\Rightarrow$ spesifikasi diminta ***f_L* = 100Hz**

8.16. Batas Frekuensi Rendah Rangkaian Basis Bersama (*Common-Base*)

Menentukan (ω_L) antara Emitor-Basis

Dengan menggunakan metode pendekatan, maka estimasi (ω_L) untuk rangkaian Gambar 8.24, maka batas frekuensi bawah (f_L) dapat ditentukan seperti berikut:



Gambar 8.24. Rangkaian pengganti SCTC emitor-basis

Untuk menentukan konstanta waktu (τ_1) yang dibentuk oleh tahanan (R_{1S}) dengan kapasitor penggandeng (C_E), yaitu dapat dengan cara menghubung singkat kapasitor bypass (C_B) dan kapasitor penggandeng keluaran (C_C), sedangkan kapasitor (C_E) dalam kondisi terbuka. Dengan demikian didapatkan persamaan:

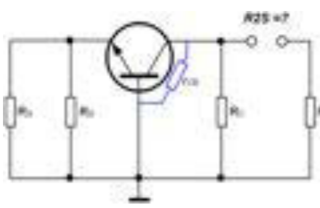
$$R_{1S} = R_S + R_E//R_{IN} = R_S + R_E // \frac{1}{gm} \qquad (8.35)$$

Dimana: $gm = \dfrac{I_{CQ}}{V_T} \quad \Rightarrow V_T = \text{tegangan temperatur } (25{,}6mV/\,^oC) \quad \Rightarrow r_{BE} = \dfrac{\beta_{DC}}{gm}$

Dengan demikian konstanta waktu (*time constant*) antara emitor-basis adalah:

$$\tau_1 = R_{1S} \cdot C_B \qquad (8.36)$$

Menentukan (ω_L) antara Kolektor-Basis



Gambar 8.25. Rangkaian pengganti SCTC kolektor-basis

Untuk menentukan konstanta waktu (τ_2) yang dibentuk oleh tahanan (R_{2S}) dengan kapasitor penggandeng (C_C), yaitu dapat dengan cara menghubung singkat

kapasitor *bypass* (C_B) dan kapasitor penggandeng keluaran (C_E), sedangkan kapasitor (C_C) dalam kondisi terbuka. Dengan demikian didapatkan persamaan:

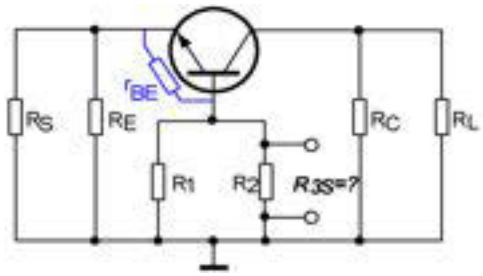
$$R_{2S} = R_L + R_C // R_{OUT} \approx R_L + R_C \qquad (8.37)$$

Karena: $R_{OUT} \approx r_{CB}$ ➔besar sekali dan dapat diabaikan

Dengan demikian konstanta waktu (*time constant*) di emitor-basis adalah:

$$\tau_2 = R_{2S}.C_C \qquad (8.38)$$

Menentukan (ω_L) antara Basis-Emitor



Gambar 8.26. Rangkaian pengganti SCTC basis-emitor

Untuk menentukan konstanta waktu (τ_3) yang dibentuk oleh tahanan (R_{3S}) dengan kapasitor bypass (C_B), yaitu dapat dengan cara menghubung singkat kapasitor penggandeng (C_E) dan kapasitor penggandeng keluaran (C_C), sedangkan kapasitor (C_B) dalam kondisi terbuka. Dengan demikian didapatkan persamaan:

$$R_{3S} = R_1 // R_2 // \left[r_{BE} + (\beta + 1) R_E \right] \qquad (8.39)$$

Dengan demikian konstanta waktu (time constant) di emitor-basis adalah:

$$\tau_3 = R_{3S} \cdot C_B \qquad (8.40)$$

$$\omega_L = \sum_{1=1}^{3} \frac{1}{Ris \cdot Ci} = \frac{1}{R_{1S} \cdot C_E} + \frac{1}{R_{2S} \cdot C_C} + \frac{1}{R_{3S} \cdot C_B} = \frac{1}{\tau_1} + \frac{1}{\tau_2} + \frac{1}{\tau_3} \qquad (8.41)$$

sehingga tanggapan frekuensi batas bawah (f_L) dapat dicari dengan persamaan berikut:

$$f_L = \frac{\omega_L}{2\pi} \qquad (8.42)$$

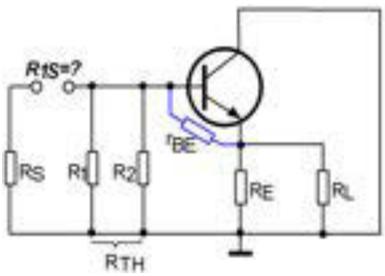
Pada umumnya pengaruh frekuensi batas bawah (f_L) pada penguat basis bersama (*common base*) yang sangat dominan adalah nilai kapasitor bypass C_B, karena untuk menentukan nilai $\tau 3 = R_{3S} \cdot C_B$, dimana besarnya tahanan pada emitor

$R_{3S} = R_1 // R_2 // \left[r_{BE} + (\beta + 1) R_E \right]$ ditentukan dari rangkaian emitor bersama (*common emitter*).

8.17. Batas Frekuensi Rendah Rangkaian Kolektor Bersama (*Common-Collector*)

Menentukan (ω_L) antara Basis-Emitor

Dengan menggunakan metode pendekatan, maka estimasi (ω_L) untuk rangkaian Gambar 8.27, maka batas frekuensi bawah (f_L) dapat ditentukan seperti berikut:



Gambar 8.27 Rangkaian Pengganti Kolektor Bersama

Untuk menentukan konstanta waktu (τ_1) yang dibentuk oleh tahanan (R_{1S}) dengan kapasitor penggandeng (C_B), yaitu dapat dengan cara menghubung singkat kapasitor penggandeng keluaran (C_E), sedangkan kapasitor (C_B) dalam kondisi terbuka. Dengan demikian didapatkan persamaan:

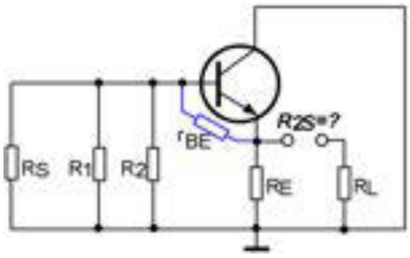
$R_{1S} = R_S + R_{TH}//R_{IN} = R_S + R_{TH}[r_{BE} + (\beta + 1)//(R_E//R_L)$ (8.43)

Dimana: $R_{TH} = \dfrac{R_1 \cdot R_2}{R_1 + R_2}$

Dengan demikian konstanta waktu (*time constant*) di emitor-basis adalah:

$\tau_1 = R_{1S} \cdot C_B$ (8.44)

Menentukan (ω_L) antara Emitor-Basis



Gambar 8.28 Rangkaian pengganti kolektor bersama

Untuk menentukan konstanta waktu (τ_2) yang dibentuk oleh tahanan (R_{2S}) dengan kapasitor penggandeng (C_E), yaitu dapat dengan cara menghubung singkat kapasitor penggandeng masukan (C_B), sedangkan kapasitor (C_E) dalam kondisi terbuka. Dengan demikian didapatkan persamaan:

$$R_{2S} = R_L + R_E // \left(\frac{r_{BE} + R_{TH}//R_S}{\beta + 1} \right) ; \qquad (8.45)$$

$$\Rightarrow R_{TH} = R_1 // R_2$$

Dengan demikian konstanta waktu (*time constant*) di emitor-basis adalah:

$$\tau_2 = R_{2S} \cdot C_E \qquad (8.46)$$

$$\omega_L = \sum_{1=1}^{2} \frac{1}{Ris \cdot Ci} = \frac{1}{R_{1S} VC_B} + \frac{1}{R_{2S} \cdot C_E} = \frac{1}{\tau_1} + \frac{1}{\tau_2} \qquad (8.47)$$

sehingga tanggapan frekuensi batas bawah (f_L) dapat dicari dengan persamaan berikut:

$$f_L = \frac{\omega_L}{2\pi} \qquad (8.48)$$

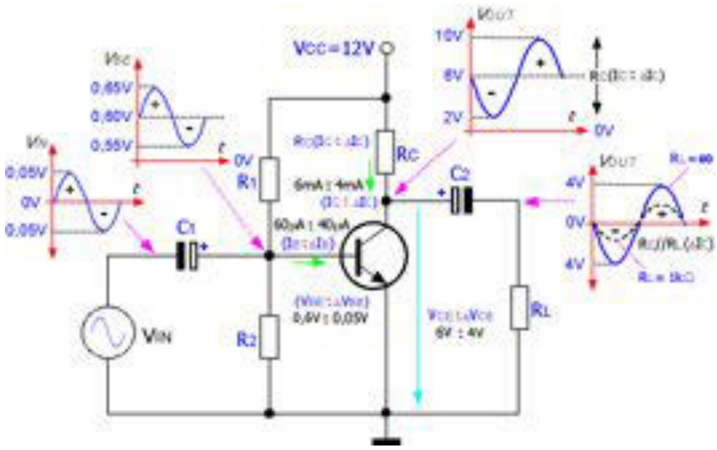
Pada umumnya pengaruh frekuensi batas bawah (f_L) pada penguat kolektor bersama (*common collector*) yang sangat dominan adalah nilai kapasitor bypass C_E, karena untuk menentukan nilai $\tau 2 = R_{2S} \cdot C_E$, dimana besarnya tahanan pada emitor $R_{2S} = R_L + R_E // \{(r_{BE} + R_{TH}//R_S)/(\beta + 1)\}$ ditentukan dari rangkaian emitor bersama (*common emitter*).

8.18. Rangkuman

8.18.1. Rangkain Emitor Bersama

Gambar 2.174 memperlihatkan rangkaian emitor bersama, sinyal masukan (V_{IN} = ± 0,05V) mengakibatkan mengalirnya arus searah (diam) basis (I_B = 60µA) dan

berayun sebesar ($\Delta I_B \pm 40\mu A$) dan mengendalikan perubahan tegangan basis-emitor (V_{BE} = 0,6V) dengan rentang ayunan ($\Delta V_{BE} \pm$ 0,05V). Arus diam kolektor (I_C = 6mA) berayun sebesar ($\Delta I_C \pm$ 4mA) dan mengendalikan tegangan diam kolektor-emitor (V_{CE} = 6V) dengan rentang ayunan ($\Delta V_{CE} \pm$ 4V). Pada ilustrasi ini dianggap tahanan keluaran dinamis (r_{CE}) transistor besar sekali.



Gambar 8.29 Rangkaian emitor bersama

Bila tegangan basis-emitor (V_{BE}) diperbesar yaitu dengan memberi sinyal masukan sinusioda (V_{IN}) kearah positif, maka mengalir arus basis (I_B) dan arus kolektor (I_C). Dengan membesarnya arus kolektor (I_C) menyebabkan tahanan kolektor-emitor (r_{CE}) semakin menurun, sehingga menyebabkan tegangan jatuh antara kolektor-emitor (V_{CE}) semakin kecil. Ayunan tegangan masukan antara basis emitor (V_{BE}) dan tegangan keluaran kolektor-emitor (V_{CE}) berlawanan arah sejauh 180^0. Besarnya penguatan arus statis (B) dengan penguatan arus dinamis (β) pada saat tanpa beban adalah mendekati sama. Sedangkan besarnya penguatan tegangan (A_V) pada saat tanpa beban sangat tergantung daripada besarnya nilai tahanan kolektor (R_C). Sedangkan pada saat kondisi beban R_L = R_C = 1kΩ tegangan keluaran turun menjadi setengahnya. Dengan demikian dapat disimpulkan, bahwa pada saat beban R_L = R_C terjadi pembebanan maksimum baik itu pada transistor maupun beban (R_L). Bila tahanan bias R_1//R_2 ditetapkan besar terhadap nilai tahanan masukan transistor (r_{BE}), maka nilai dari tahanan masukan dinamis (r_{IN}) penguat adalah mendekati nilai dari tahanan dinamis masukan transistor (r_{BE}). Besarnya tahanan keluaran dinamis (r_{OUT}) mendekati tahanan kolektor (R_C) bilamana besarnya nilai tahanan dalam dinamis antara koleketor-

emitor (r_{CE}) ditetapkan besar sekali terhadap tahanan kolektor (R_C). Untuk memperjelas pernyataan ini, tabel berikut menunjukkan ilustrasi dengan menetapkan tahanan kolektor (R_C) sama dengan tahanan beban (R_L), ditetapkan $R_C = R_L = 1k\Omega$ dan $\beta = 100$.

Tabel 2.4. ....nama tabel...............

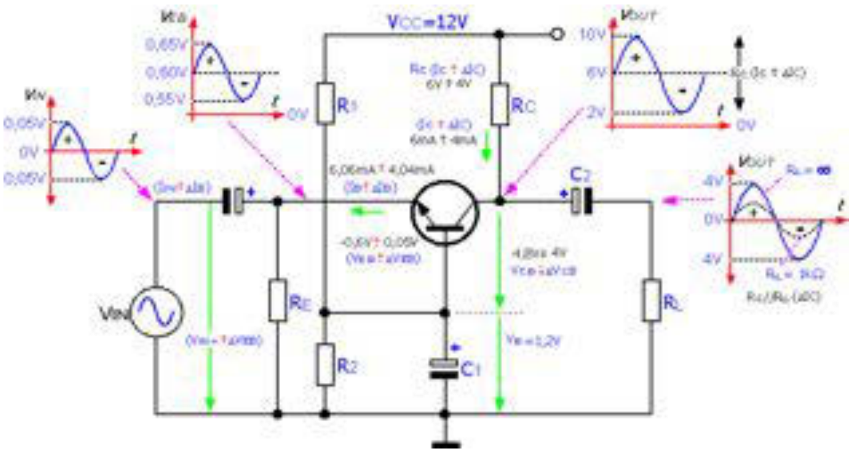
Besaran	Rumus	Hitungan	Keterangan
r_{IN}	$r_{IN} = \frac{\Delta V_{BE}}{\Delta I_B}$	$r_{IN} = \frac{0{,}05V}{40\mu A} = 1{,}25\Omega$	$r_{IN} = 0{,}1......10k\Omega$
r_{OUT}	$r_{OUT} = \frac{\Delta V_{OUT}}{\Delta I_{OUT}} = \frac{V_{NL} - V_L}{I_L - I_{NL}}$	$r_{OUT} = \frac{4V - 2V}{2mA - 0} = 1k\Omega$	Bila r_{CE} >> R_C, maka $r_{OUT} \approx R_C$
Ai	$\beta = \frac{\Delta I_C}{\Delta I_B}$	$\beta = \frac{4mA}{40\mu A} = 100$	β = B
	$Ai = \frac{I_{OUT}}{I_{IN}}$	Dengan R_L = 1kΩ $Ai = \frac{2mA}{40\mu A} = 50$	$Ai \leq \beta$ tergantung besarnya nilai dari beban R_L.
A_V	$Av = \frac{\Delta V_{CE}}{\Delta V_{BE}}$	Beban $R_L = \infty$ $Av = \frac{4V}{0{,}05V} = 80$	Bila r_{CE} >> R_C, maka penguatan (A_V) ditentukan (R_C).
		Beban R_L = 1kΩ $Av = \frac{2V}{0{,}05V} = 40$	Semakin kecil (R_L) semakin kecil penguatan tegangan (A_V)
A_P	$A_P = Av\,.Ai$	$A_P = 50\,.\,40 = 2000$	$A_P = 10^3 ..... 10^4$
Beda phasa masukan dan keluaran (φ).		180^0	Kondisi ideal

Rangkaian emitor bersama banyak digunakan seperti pada rangkaian penguat depan (*preamplifier*), pengatur nada (*tone control*), pembangkit frekuensi

(oscillator), penyaring (*filter*), dan dapat digunakan sebagai pembalik polaritas (phasa).

8.18.2. Rangkaian Basis Bersama

Gambar 8.30 memperlihatkan rangkaian basis bersama, sinyal masukan (V_{IN} = ± 0,05V) mengakibatkan mengalirnya arus searah (diam) emitor (I_E = 6,06mA) dan berayun sebesar (ΔI_E ± 4,04mA) dan mengendalikan perubahan tegangan emitor-basis (V_{EB} = 0,6V) dengan rentang ayunan (ΔV_{EB} ± 0,05V). Arus diam kolektor (I_C = 6mA) berayun sebesar (ΔI_C ± 4mA) dan mengendalikan tegangan diam kolektor-basis (V_{CB} = 4,8V) dengan rentang ayunan (ΔV_{CE} ± 4V). Pada ilustrasi ini dianggap tahanan keluaran dinamis (r_{CE}) transistor besar sekali.



Gambar 8.30 Rangkaian basis bersama

Bila tegangan emitor-basis (V_{EB}) diperbesar yaitu dengan memberi sinyal masukan sinusioda (V_{IN}) kearah positif, maka arus emitor (I_E) naik kearah positif dan demikian juga dengan arus kolektor (I_C). Dengan membesarnya arus kolektor (I_C) menyebabkan tahanan kolektor-emitor (r_{CE}) semakin menurun, sehingga menyebabkan tegangan jatuh antara kolektor-emitor (V_{CE}) semakin kecil. Ayunan tegangan masukan antara emitor basis (V_{EB}) dan tegangan keluaran kolektor-emitor (V_{CE}) adalah searah, dengan demikian pada rangkaian basis bersama besarnya perbedaan phasa antara masukan dan keluaran adalah 0^0. Besarnya penguatan arus statis (B) dengan penguatan arus dinamis (β) pada saat tanpa beban adalah mendekati sama dengan satu ($B \approx \beta \approx 1$). Sedangkan pada saat beban $R_L = R_C$ = 1kΩ penguatan arus turun menjadi setengahnya (sekitar 0,5). Penguatan arus maksimum pada rangkaian basis bersama adalah sama dengan

1. Besarnya penguatan tegangan (A_V) pada rangkaian basis bersama sama dengan besarnya penguatan pada rangkaian emitor bersama, yaitu saat kondisi tanpa beban besarnya (A_V) sangat tergantung dengan besarnya nilai dari tahanan kolektor (R_C). Sedangkan pada saat kondisi beban R_L = R_C = 1kΩ tegangan keluaran turun menjadi setengahnya. Dengan demikian dapat disimpulkan, bahwa pada saat beban R_L = R_C terjadi pembebanan maksimum baik itu pada transistor maupun beban (R_L). Besarnya tahanan masukan dinamis (r_{IN}) pada rangkaian basis bersama adalah jauh lebih kecil daripada rangkaian emitor bersama (orde Ω). Sedangkan besarnya tahanan keluaran dinamis (r_{OUT}) pada rangkaian basis bersama sama dengan besarnya tahanan dinamis keluaran (r_{OUT}) pada rangkaian emitor bersama, mendekati nilai tahanan kolektor (R_C), bilamana tahanan dalam transistor (r_{CE}) besar sekali terhadap tahanan kolektor (R_C). Untuk memperjelas pernyataan ini, tabel berikut menunjukkan ilustrasi dengan menetapkan tahanan kolektor (R_C) sama dengan tahanan beban (R_L), ditetapkan R_C = R_L = 1kΩ dan β = 100.

Tabel 2.5. ....nama tabel...............

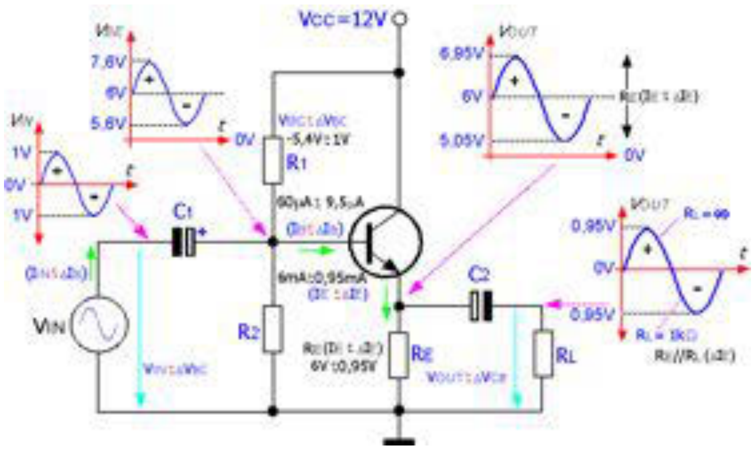
Besaran	Rumus	Hitungan	Keterangan
r_{IN}	$r_{IN} = \frac{\Delta V_{BC}}{\Delta I_B}$	Beban R_L = ∞ $r_{IN} = \frac{1V}{9{,}5\mu A} = 105k\Omega$	$r_{IN} = \beta\,(R_E // R_L)$
		Dengan R_L = 1kΩ $r_{IN} = \frac{1V}{19\mu A} = 52k\Omega$	(r_{IN}) tergantung besarnya nilai beban dari (R_L)
r_{OUT}	$r_{OUT} = \frac{\Delta V_{OUT}}{\Delta I_{OUT}} = \frac{V_{NL} - V_L}{I_L - V_{NL}}$	$r_{OUT} = \frac{0{,}95V - 0{,}95V}{0{,}95mA - 0mA} = 0\,\Omega$	Bila r_{CE} >> R_C, maka $r_{OUT} \approx R_C$

Ai	$\gamma = \dfrac{\Delta I_E}{\Delta I_B}$	γ dari transistor $\gamma = \dfrac{0{,}95mA}{9{,}5\mu A} = 100$	$\gamma = \beta$
	$Ai = \dfrac{I_{OUT}}{I_{IN}}$	Dengan R_L = 1kΩ $Ai = \dfrac{0{,}95mA}{19\mu A} = 50$	$Ai \leq \gamma$ tergantung besarnya nilai dari beban R_L.
A_V	$Av = \dfrac{\Delta V_{EC}}{\Delta V_{BC}}$	Beban $R_L = \infty$ $Av = \dfrac{0{,}95V}{1V} = 0{,}95$	Penguatan tegangan (A_V) mendekati 1.
		Beban R_L = 1kΩ $Av = \dfrac{0{,}95V}{1V} = 0{,}95$	Hampir tidak tergantung (R_L)
A_P	$A_P = Av\,.Ai$	$A_P = 0{,}95\,.\,50 = 47{,}5$	$A_P \approx Ai$
Beda phasa masukan dan keluaran (φ).		0^0	Kondisi ideal

Karena pada rangkaian basis bersama mempunyai tahanan masukan dinamis (r_{IN}) yang kecil, maka penerapan rangkaian ini banyak digunakan pada penyesuai impedansi rendah dirubah ke impedansi tinggi seperti pada hubungan antena ke masukan tuner TV.

8.18.3. Rangkaian Kolektor Bersama

Gambar 8.31 memperlihatkan rangkaian kolektor bersama, sinyal masukan (V_{IN} = ± 1V) mengakibatkan mengalirnya arus searah (diam) basis (I_B = 60μA) dan berayun sebesar (ΔI_B ± 9,5μA) dan mengendalikan perubahan tegangan basis-kolektor (V_{BC} = -5,4V) dengan rentang ayunan (ΔV_{BC} ± 1V). Arus diam emitorr (I_E = 6mA) berayun sebesar (ΔI_C ± 0,95mA) dan mengendalikan tegangan diam emitor (V_E = 6V) dengan rentang ayunan (ΔV_E ± 0,95V). Pada ilustrasi ini dianggap tahanan keluaran dinamis (r_{CE}) transistor besar sekali.



Gambar 8.31 Rangkaian kolektor bersama

Bila tegangan basis-emitor (V_{BE}) diperbesar yaitu dengan memberi sinyal masukan sinusioda (V_{IN}) kearah positif, maka mengalir arus basis (I_B) dan arus emitor (I_E). Dengan membesarnya arus emitor (I_E) menyebabkan tahanan kolektor-emitor (r_{CE}) semakin menurun, sehingga menyebabkan tegangan jatuh antara emitor (V_E) semakin membesar. Ayunan tegangan masukan antara basis emitor (V_{BE}) dan tegangan keluaran kolektor-emitor (V_{CE}) adalah searah (sephasa 0^0). Besarnya penguatan arus (γ) pada saat tanpa beban (R_L) mendekati sama dengan penguatan arus dinamis (β). Sedangkan besarnya penguatan tegangan (A_V) pada pada rangkaian kolektor bersama pada saat tanpa beban dan dengan beban mendekati sama ($A_V \approx 1$), tidak tergantung oleh perubahan beban (R_L). Dengan demikian dapat disimpulkan, bahwa pada saat beban $R_L = 1k\Omega$ relatif tidak terjadi pembebanan. Besarnya tahanan masukan dinamis (r_{IN}) pada rangkaian kolektor bersama adalah jauh lebih besar bila dibandingkan dengan rangkaian emitor bersama dan basis bersama (orde ratusan $k\Omega$). Sedangkan besarnya tahanan keluaran dinamis (r_{OUT}) pada rangkaian kolektor bersama sangat kecil bila dibandingkan dengan besarnya tahanan dinamis keluaran (r_{OUT}) pada rangkaian emitor bersama dan basis bersama (mendekati 0Ω). Untuk memperjelas pernyataan ini, tabel berikut menunjukkan ilustrasi dengan menetapkan tahanan kolektor (R_C) sama dengan tahanan beban (R_L), ditetapkan $R_L = 1k\Omega$ dan $\beta = 100$.

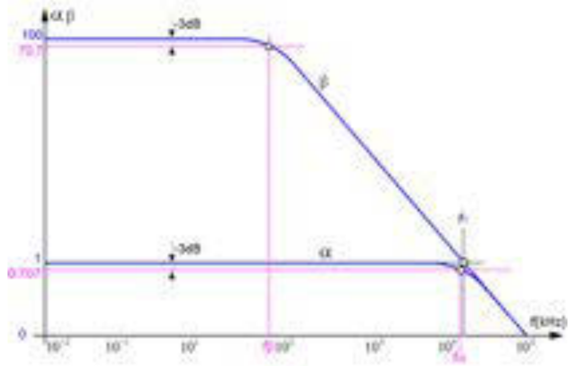
Tabel 2.6. ....nama tabel...............

Besaran	Rumus	Hitungan	Keterangan
r_{IN}	$r_{IN} = \frac{\Delta V_{BE}}{\Delta I_B}$	$r_{IN} = \frac{0{,}05V}{40\mu A} = 1{,}25k\Omega$	$r_{IN} = 0{,}1 ...... 10k\Omega$
r_{OUT}	$r_{OUT} = \frac{\Delta V_{OUT}}{\Delta I_{OUT}} = \frac{V_{NL} - V_L}{I_L - V_{NL}}$	$r_{OUT} = \frac{4V - 2V}{2mA - 0} = 1k\Omega$	Bila $r_{CE} >> R_C$, maka $r_{OUT} \approx R_C$
Ai	$\beta = \frac{\Delta I_C}{\Delta I_B}$	$\beta = \frac{4mA}{40\mu A} = 100$	β = B
	$Ai = \frac{I_{OUT}}{I_{IN}}$	Dengan R_L = 1kΩ $Ai = \frac{2mA}{40\mu A} = 50$	$Ai \leq \beta$ tergantung besarnya nilai dari beban R_L.
A_V	$Av = \frac{\Delta V_{CE}}{\Delta V_{BE}}$	Beban $R_L = \infty$ $Av = \frac{4V}{0{,}05V} = 80$	Bila $r_{CE} >> R_C$, maka penguatan (A_V) ditentukan (R_C).
		Beban R_L = 1kΩ $Av = \frac{2V}{0{,}05V} = 40$	Semakin kecil (R_L) semakin penguatan tegangan (A_V)
A_P	$A_P = Av .Ai$	$A_P = 50 \cdot 40 = 2000$	$A_P = 10^3 ..... 10^4$
Beda phasa masukan dan keluaran (φ).		180^0	Kondisi ideal

Karena pada rangkaian kolektor bersama mempunyai tahanan masukan dinamis (r_{IN}) yang sangat besar dengan tahanan keluaran (r_{OUT}) yang sangat kecil, maka penerapan rangkaian ini banyak digunakan seperti pada rangkaian penyangga (*buffer*), penguat daya (*power amplifier*) dan penggerak motor.

2.18.4. Frekuensi Batas

Frekuensi batas pada rangkaian basis bersama dari produk penguatan arus ($f\alpha$) terjadi pada faktor penurunan 0,707 · 1 atau -3dB. Demikian juga untuk frekuensi atas rangkaian emitor bersama (f_β) terjadi pada faktor penurunan 0,707 · 100 atau -3dB . Besarnya frekuensi batas transisi/*cut-off* (f_T) mendekati nilai dari frekuensi batas produk penguatan arus rangkaian basis bersama ($f\alpha$). Gambar 2.177 memperlihatkan hubungan frekuensi batas produk dari penguatan arus emitor bersama dan produk penguatan arus rangkaian basis bersama.



Gambar 8.32 Frekuensi batas rangkaian emitor bersama dan basis bersama

8.3 Rangkuman

- ✓ Tanggapan frekuensi suatu sistem adalah tanggapan keadaan tunak-stabil (steady-state response) dari sistem terhadap masukan sinusoidal.
- ✓ Untuk membatasi rugi daya hilang, semakin lebar tanggapan frekuensi semakin besar daya yang diperlukan, dan agar tidak terjadi pemborosan untuk itu diperlukan adanya pembatasan daerah lebar frekuensi dan disesuaikan dengan kebutuhan
- ✓ Penyaring berfungsi untuk membatasi rangkaian hanya untuk frekuensi yang digunakan saja.
- ✓ Tanggapan frekuensi rendah, karakteristik rangkaian ditentukan oleh kapasitansi seri.
- ✓ Tanggapan frekuensi tengah, pada kondisi ini frekuensi bersifat independen tidak berpengaruh terhadap perilaku karakteristik rangkaian.
- ✓ Tanggapan frekuensi tinggi, karakteristik rangkaian cenderung ditentukan oleh kapasitansi paralel.
- ✓ Tanggapan frekuensi rendah ditentukan oleh nilai dari kapasitansi parallel.

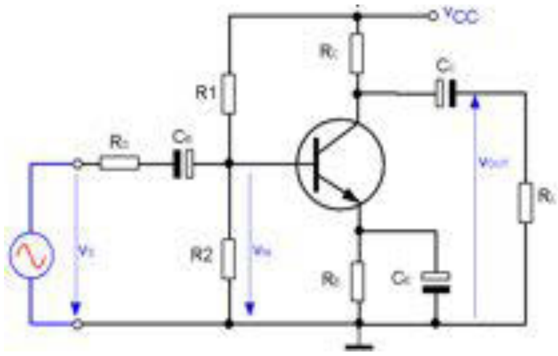
✓ Metoda sirkuit terbuka konstanta-waktu (*open circuit time constant-OCTC*) hanya tepat digunakan untuk menentukan suatu perkiraan pada frekuensi diatas batas 3dB

8.4 Tugas

1. Carilah informasi tentang penguat tunggal yang dapat menguatkan dari tegangan DC yang berarti batas frekwensi rendahnya adalah 0 Hz
2. Dari pertanyaan pertama bagaimanakah syarat syarat yang harus dipenuhi untuk mendapatkan penguat tersebut
3. Gambarkan rangkaian yang dimaksud pada soal nomor 2
4. Bagaimanakah untuk dapat menaikkan respon pada frekwensi tinggi dari penguat tunggal ? persyaratan apa saja yang harus dipenuhi
5. Gambarkan rangkaian yang dimaksud pada soal nomor 4

8.5 Tes Formatif

1. Penguat tunggal konfigurasi CE mempunyai data sebagai berikut
   - Tegangan keluaran (V_{OUT}) =100mVolt
   - Tegangan masukan (V_{IN}) =2mVolt
   - Hamabatan seri masukan (R_S) =1kΩ
   - Penguatan tegangan (A_V) =50kali (33,98dB)
   - Batas frekuensi bawah (f_L) =50Hz
   - Sumber tegangan DC (V_{CC}) =20Volt
   - Beban yang digunakan (R_L) =3,3kΩ
   - Tipe transistor yang digunakan =BC107B



Rangkaian Emitor Bersama

Tentukan Nilai nilai komponen yang dipergunakannya

- ✓ R1
- ✓ R2
- ✓ RC
- ✓ RE
- ✓ CB
- ✓ CE dan
- ✓ CC

8.6 Jawaban Tes Formatif

....

....

....

....

....

....

....

....

....

....

....

....

....

8.7 Lembar Kerja

Respon frekwensi pada Hubungan Emitor bersama

Tujuan Instruksional Khusus

Setelah melakukan praktek peserta didik diharapkan dapat :

⇒ Membangun rangkaian emitor bersama

⇒ Mengukur tegangan kerja dengan Oscilloscope

⇒ Mengukur beda fasa dari tegangan antara masukan dan keluaran dari penguat emitor bersama

⇒ Menentukan penguatan tegangan pada penguat emitor bersama

⇒ Menentukan penguatan arus pada penguat emitor bersama

⇒ Menentukan impedansi masukan dan keluaran dari penguat emitor bersama

⇒ Menentukan penguatan daya dari penguat emitor bersama

⇒ Mengukur respon frekwensi dari penguat emitor bersama

⇒ Mengetahui komponen yang mempengaruhi respon frekwensi batas bawah

⇒ Mengetahui komponen yang mempengaruhi respon frekwensi batas atas

⇒

Benda Kerja

⇒ Lihat pada gambar kerja halaman 1-3

Waktu 8 X 45 Menit

Alat dan Bahan

Alat Alat:

⇒ Funtion Generator 1 buah

⇒ Oscilloscope 2 sinar 1 buah

⇒ Papan percobaan 1 buah

⇒ Pribe CRO : 1 : 10 1 buah

⇒ Probe Funtion Generator 1 buah

⇒ Kabel penghubung secukupnya

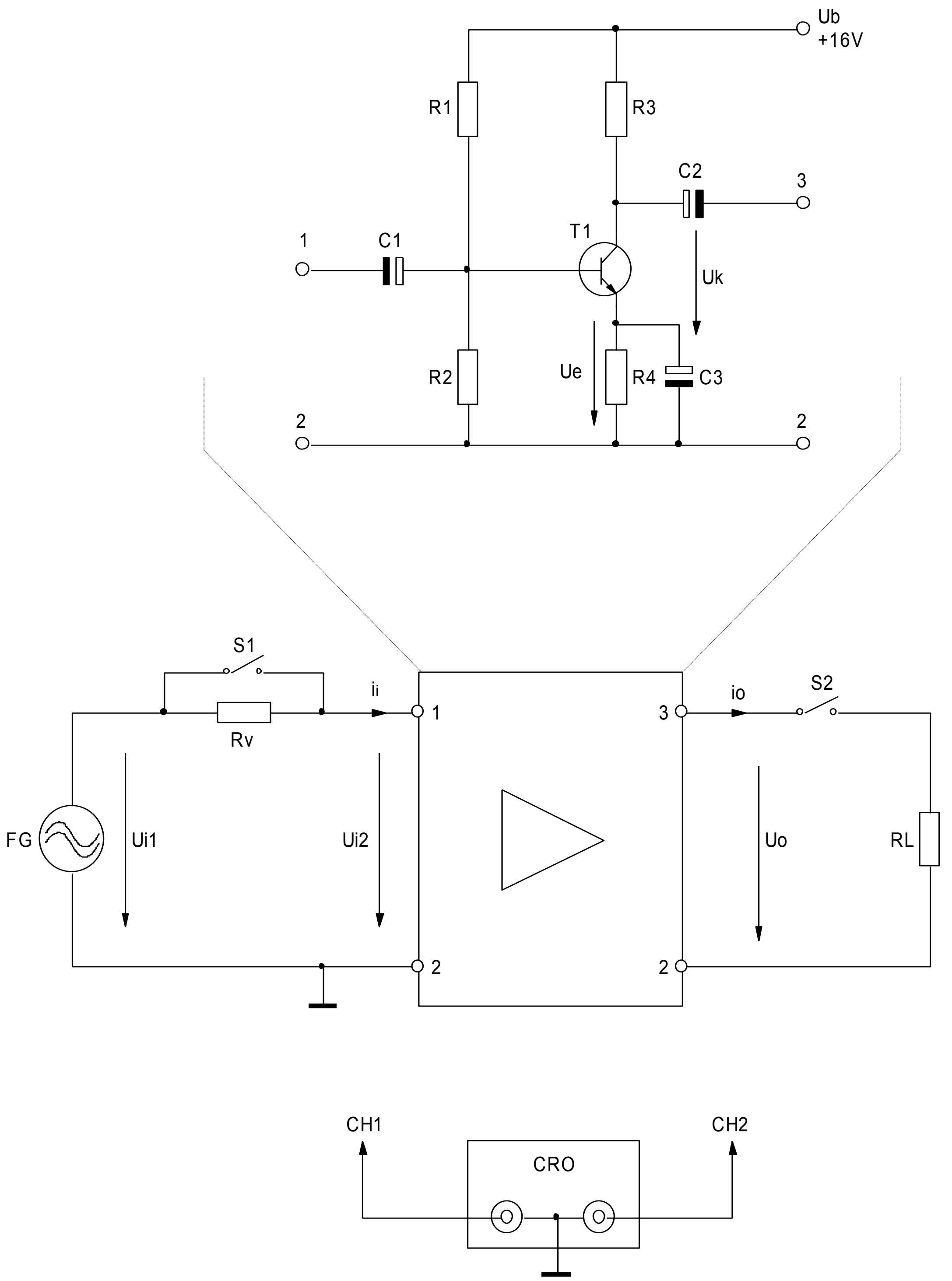
Bahan:

⇒	Tahanan :	R1 = 680 KΩ	1 buah
⇒		R2 = 100 KΩ	1 buah
⇒		R3 = 47 KΩ	1 buah
⇒		R4 = 10KΩ	1 buah
⇒		RV = 22 KΩ	1 buah
⇒		RL = 47 KΩ	1 buah
⇒	Kondensator	C1 = 10 μF / 16 V	1 buah
⇒		C2 = 47 μF / 16 V	1 buah
⇒		C3 = 100 μF / 16 V	1 buah
⇒	Transistor :	BC 547	1 buah

Keselamatan Kerja

⇒ Jangan memberi tegangan catu melampaui ketentuan

Gambar Kerja



Langkah Kerja 1

1. Buatlah rangkaian seperti gambar kerja . Usaha tegangan emitor Ue antara 1,6 V - 2,0 V dan tegangan kolektor Uk antara 8 Volt - 9 Volt

Catat type transistor yang digunakan pada lembar jawaban dan catat pula besar tegangan

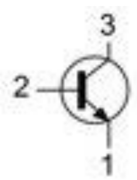
2. Hubungkan saklar S_1 dan S_2

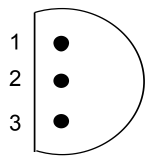
Atur tegangan dari Function Generator hingga tegangan keluaran Uo dari rangkaian sebesar 5 Vp-p frekuensi F = 1 Khz . Ukur besar tegangan masukan Ui 2 dan hitung penguatan tegangan V_U . Hitung beda fasanya .

3. S_1 terbuka, S_2 tertutup , ukur Ui 1 dan Ui 2 dan hitung impedansi masukan ri dari perubahan tegangan masukan (lihat rumus halaman 1-5)
4. Saklar S_1 tertutup , S_2 terbuka . Ukur tegangan Uo = Uo 1 . Saklar S_1 tertutup, . Ukur tegangan Uo = Uo 1 . Hitung impedansi keluaran ro (lihat rumus halaman 1-5)
5. Hitung arus masukan i_i dan arus keluaran i_o serta hitung penguatan arusnya Vi
6. Hitunglah penguatan daya Vp dari rangkaian tersebut
7. Bandingkanlah impedansi masukan ri dengan impedansi keluaran ro
8. Diskusikan dengan instruktur anda

Cara Kerja / Petunjuk

Untuk mengetahui elektroda-elektroda transistor BC 547 dapat dilihat pada gambar dibawah ini



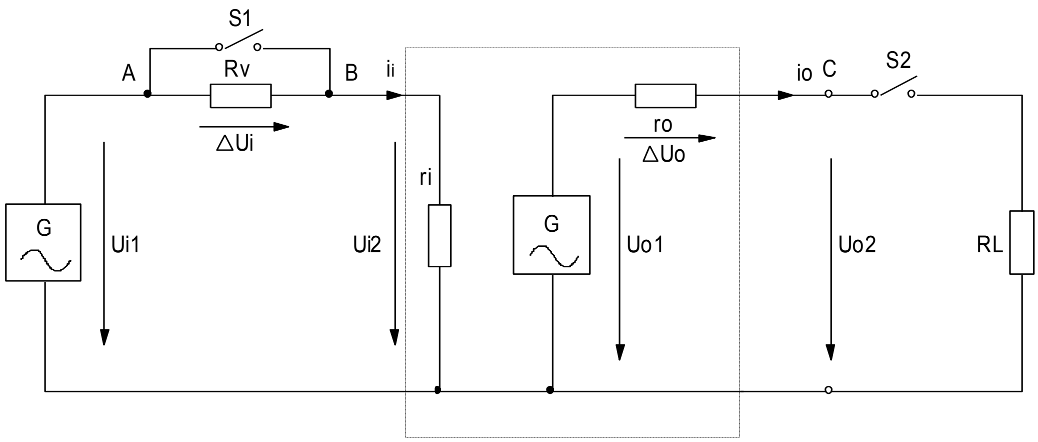


1 = Emitor

2 = Basis

3 = Colector

Mencari besaran impedansi masukan ri dan keluaran dengan menggunakan rangkaian persamaan (Equevalent) di bawah ini



1. Untuk mencari impedansi masukan dari rangkaian diatas hanya merupakan pembagi tegangan
2. Ukur tegangan Ui 1 dan Ui 2 pada saat S_1 terbuka

$$\frac{Ui\,1 - Ui\,2}{Rv} = \frac{Ui\,2}{ri}$$

$$ri = \frac{Ui\,2}{Ui\,1 - Ui\,2} \times Rv$$

3. Sedangkan mencari impedansi keluaran dari rangkaian diatas juga sama langkahnya . Ukur tegangan C pada S_2 terbuka $\rightarrow$ Uo 1 Ukur tegangan dititik C pada saat S_2 tertutup $\rightarrow$ Uo 2
4. Dari langkah tersebut diatas persamaan sebagai berikut :

$$\frac{Uo\,1 - Uo\,2}{r_o} = \frac{Uo\,2}{RL}$$

$$r_o = \frac{Uo\,1 - Uo\,2}{Uo2} \times RL$$

Tugas

Untuk langkah : 1

Ue = ... Volt

Uk = ... Volt   Type Transistor : ....

Untuk langkah : 2

Uo = ... Vp-p

Uie = ... m Vp-p

$Vu = \frac{Uo}{Ui\ 2}$ = ... = ...

Vu (d_B) = 20 log Vu = 20 log .... = ... d_B

Beda Fasa = ...

Untuk langkah 3

Ui 1 = ... Vp-p

Ui 2 = ... Vp-p

$ri = \frac{Ui\ 2}{Ui\ 1 - Ui\ 2} \times Rv$ = ... = ...

Untuk langkah 4

Uo 2 = ... Vp-p

Uo 1 = ... Vp-p

$ro = \frac{Uo\ 1 - Uo\ 2}{Uo2} \times RL$ = ... = ...

Untuk langkah 5

$$ii = \frac{Ui\ 2\ (\ LK\ 2\ )}{ri\ .\ (\ LK\ 3\ )} = \text{..........................} = \text{.........................}$$

$$io = \frac{Uo\ (\ LK\ 2\ )}{RL} = \text{..........................} = \text{.........................}$$

$$Vi = \frac{io}{ii} = \text{..........................} = \text{.........................}$$

Untuk langkah 6

Vp = Vu x Ui = ... = ...

Untuk langkah 7

$$\frac{ri}{ro} = \text{................} = \text{..........................} = \text{.........................}$$

Langkah Kerja 2

1. Buatlah rangkaian seperti gambar kerja . Usaha tegangan emitor Ue antara 1,6 V - 2,0 V dan tegangan kolektor Uk antara 8 Volt - 9 Volt

Catat type transistor yang digunakan pada lembar jawaban dan catat pula besar tegangan

2. Hubungkan saklar S_1 dan S_2 (kedua saklar tertutup)

Atur tegangan dari Function Generator hingga tegangan keluaran Uo dari rangkaian sebesar 5 Vp-p pada frekuensi F = 1 Khz .

3. Kembalikan pengaturan frekwensi pada 10Hz pada posisi awal, cacat tegangan keluaran Uo dan hitung beda fasanya antara input dan outputnya dan masukkan hasil pengamatan pada tabel 1
4. Buatlah kesimpulan dari hasil percobaan dan pengamatan
5. Bandingkanlah tegangan masukan Uin dengan tegangan keluaran Uo dengan berbagai frekwensi
6. Diskusikan dengan instruktur anda jika ada yang belum jelas
7. Gambarkan grafik respon frekwensi dari penguat emitor bersama
8. Gambarkan grafik respon pergeseran fasa antara input dan outputnya akibat perubahan frekwensinya

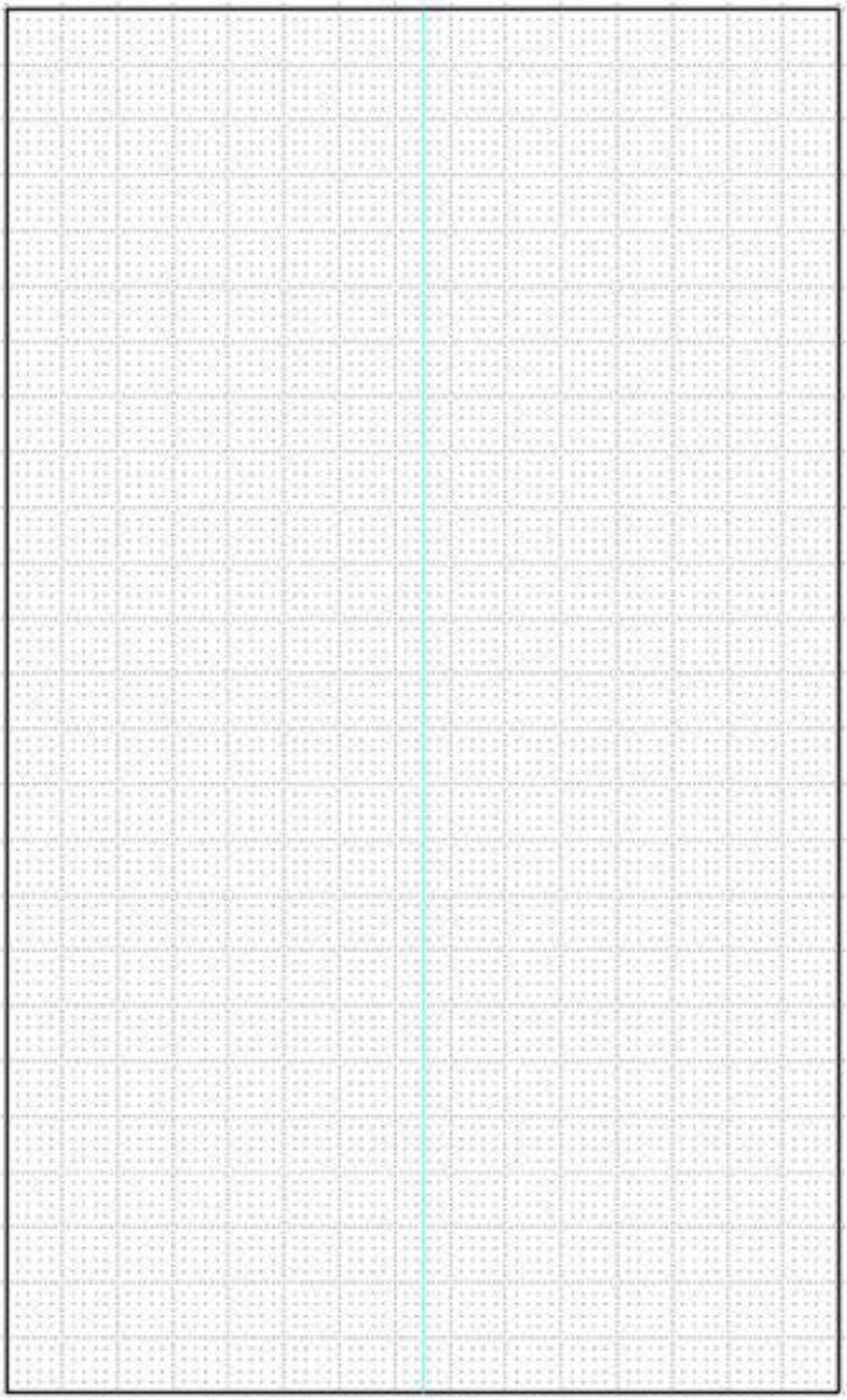
Tabel 1 pengaruh perubahan frekwensi terhadap penguatan

Freq.	10	20	50	100	500	1k	2k	5k	15k	20k	50k	100	200
Uin													
Uout						5V							
φ													

Keterangan :

- ✓ Frekwensi diatur mulai dari 10 Hz
- ✓ Pertama jadikan acuan 1Khz untuk menentukan tegangan outputnya sebesar 5V dan catat tegangan input inilah yang digunakan acuan
- ✓ Beda fasa adalah untuk mengetahui pergeseran fasa, baliklah (invers) tegangan outputnya

Grafik respon frekwensi dari penguat emitor bersama.



Grafik pergeseran fasa input dan output emitor bersama.

KEGIATAN BELAJAR 9: KLASIFIKASI PENGUAT DAYA

9.1 Tujuan Pembelajaran

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan konsep dasar klasifikasi penguat daya (penguat akhir)
- ✓ Menjelaskan cara penemapatan titik kerja rangkaian transistor kelas A untuk penguat daya.
- ✓ Menjelaskan cara penemapatan titik kerja rangkaian transistor kelas B untuk penguat daya push pull.
- ✓ Menjelaskan cara penemapatan titik kerja rangkaian transistor kelas AB untuk penguat daya push pull.
- ✓ Menjelaskan cara penemapatan titik kerja rangkaian transistor kelas C untuk penguat daya push pull.
- ✓ Menjelaskan prinsip dasar metoda pencarian kesalahan akibat bergesernya titik kerja transistor untuk penguat daya push pull.

9.2 Uraian Materi

9. Penguat akhir (Penguat Daya)

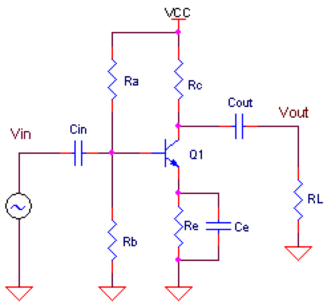
9.1. Fidelitas dan Efisiensi

Penguat audio (*amplifier*) secara harfiah diartikan dengan memperbesar dan menguatkan sinyal input. Tetapi yang terjadi sebenarnya adalah, sinyal input direplika (*copied*) dan kemudian di reka ulang (*re-produced*) menjadi sinyal yang lebih besar dan lebih kuat. Dari sinilah muncul istilah fidelitas (*fidelity*) yang berarti seberapa mirip bentuk sinyal keluaran hasil replika terhadap sinyal masukan. Ada kalanya sinyal input dalam prosesnya mengalami distorsi karena berbagai sebab, sehingga bentuk sinyal keluarannya menjadi cacat. Sistem penguat dikatakan memiliki fidelitas yang tinggi (*high fidelity*), jika sistem tersebut mampu menghasilkan sinyal keluaran yang bentuknya persis sama dengan sinyal input. Hanya level tegangan atau amplitudo saja yang telah diperbesar dan dikuatkan. Di sisi lain, efisiensi juga mesti diperhatikan. Efisiensi yang dimaksud adalah efisiensi dari penguat g dinyatakan dengan besaran persentasi dari power output dibandingkan dengan power input. Sistem penguat dikatakan memiliki tingkat

efisiensi tinggi (100 %) jika tidak ada rugi-rugi pada proses penguatannya yang terbuang menjadi panas.

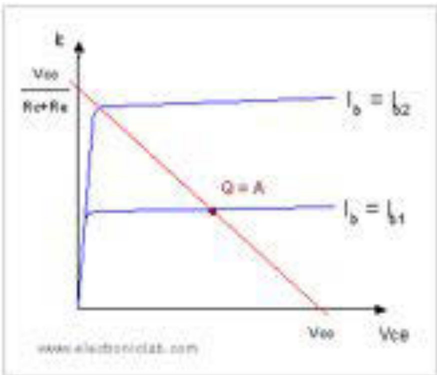
9.2. Power Amplifier kelas A

Contoh penguat class A adalah rangkaian dasar transistor *common emiter* (CE). Penguat jenis kelas A dibuat dengan mengatur arus bias dititik tertentu (biasanya Q) pada garis bebannya. Posisi titik Q sedemikian rupa sehingga berada tepat di tengah garis beban kurva V_{CE}-I_C dari rangkaian penguat tersebut. Gambar berikut adalah contoh rangkaian *common emitor* dengan transistor NPN Q1.



Gambar 9.1. penguat common emitor kelas A

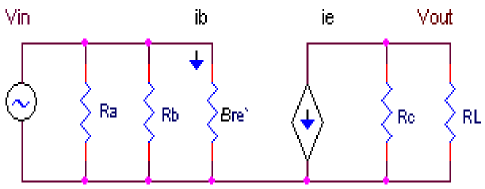
Garis beban pada penguat ini ditentukan oleh resistor R_c dan R_e dari rumus $V_{CC} = V_{CE} + I_cR_c + I_eR_e$. Jika $I_e = I_c$ maka dapat disederhanakan menjadi $V_{CC} = V_{CE} + I_c (R_c+R_e)$. Selanjutnya garis beban rangkaian dapat di gambarkan berdasarkan rumus tersebut. Sedangkan resistor Ra dan Rb dipasang untuk menentukan arus bias. Besarnya resistor-resistor Ra dan Rb pada rangkaian berkaitan dengan penetapan berapa besar arus I_b yang memotong titik Q.



Gambar 9.2. Kurva penguatan kelas A

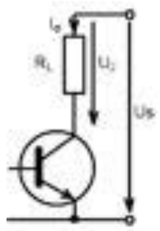
Besar arus Ib biasanya tercantum pada data sheet transistor yang digunakan. Besar penguatan sinyal AC dapat dihitung dengan teori analisa rangkaian sinyal AC. Pada analisa rangkaian AC semua komponen kapasitor C dihubung singkat dan secara imajiner menyambungkan V_{CC} ke ground. Dengan cara ini rangkaian gambar 9.2 dapat dirangkai menjadi seperti gambar 9.3. Resistor R_a dan R_c dihubungkan ke ground dan semua kapasitor dihubung singkat.

Adanya kapasitor C_e, nilai R_e pada analisa sinyal AC menjadi tidak berarti. Penguatan didefenisikan dengan $V_{out}/V_{in} = r_c / r_e$`, dimana r_c adalah



Gambar 9.3. Rangkaian imajimer analisa ac kelas A

resistansi R_c paralel dengan beban R_L (pada penguat akhir, RL adalah speaker 8 Ohm) dan re` adalah resistansi penguatan transistor. Nilai re` dapat dihitung dari rumus r_e` = h_{fe}/h_{ie} yang datanya juga ada di datasheet transistor. Gambar 9.2 menunjukkan ilustrasi penguatan sinyal input serta proyeksinya menjadi sinyal output terhadap garis kurva x-y rumus penguatan $v_{out} = (r_c/r_e) V_{in}$. Dan efisiensi daya dapat dilihat pada penjelasan dibawah ini:



Ps = Vs . *Io* (untuk catu daya)

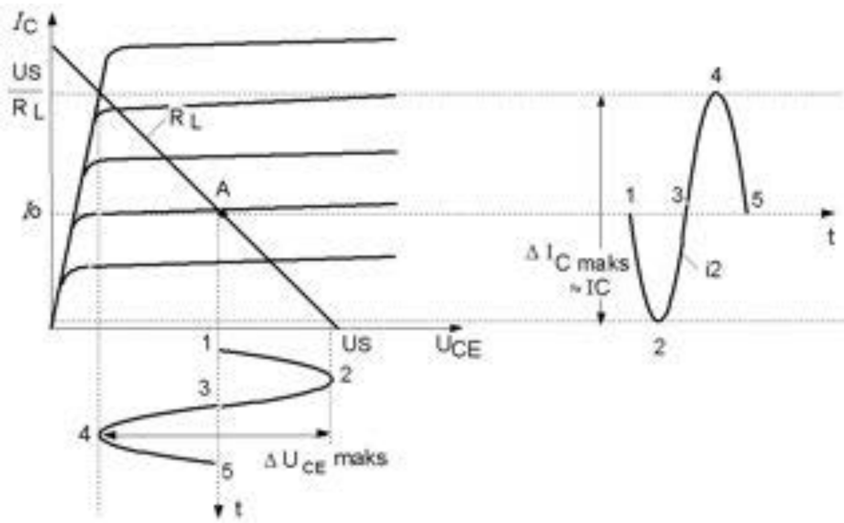
$P_2 = V_{2\ eff} . I_{2\ eff}$

$$V_{2eff} = \frac{\Delta V_{CE}\max}{2.\sqrt{2}} \cong \frac{Vs}{2\sqrt{2}}$$

$$V_{2eff} = \frac{I_C \max}{2.\sqrt{2}} \cong \frac{Io}{\sqrt{2}}$$

$$P2 = \frac{Vs}{2.\sqrt{2}} \cdot \frac{Io}{2} = \frac{Vs.Io}{4}$$

$$\eta\,\%) = \frac{P_2}{P_S}.100\% = \frac{\frac{Vs.Io}{4}}{Vs.Io}.100\% = \frac{Vs.Io}{4.Vs.Io}.100\% = 25\%$$



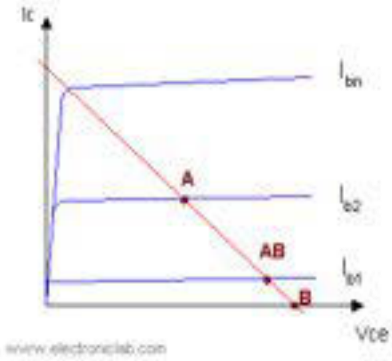
Gambar 9.4. Kurva penguatan kelas A

Ciri khas penguat kelas A, seluruh sinyal keluarannya bekerja pada daerah aktif. Penguat tipe klas A disebut sebagai penguat yang memiliki tingkat fidelitas yang tinggi. Asalkan sinyal masih bekerja di daerah aktif, bentuk sinyal keluarannya akan sama persis dengan sinyal input. Namun penguat kelas A ini memiliki efisiensi yang rendah kira-kira hanya 25% - 50%. Ini tidak lain karena titik Q yang ada pada titik A, sehingga walaupun tidak ada sinyal input (atau ketika sinyal input = 0 Vac) transistor tetap bekerja pada daerah aktif dengan arus bias konstan. Transistor selalu aktif (ON) sehingga sebagian besar dari sumber catu daya terbuang menjadi panas. Karena ini juga transistor penguat kelas A perlu ditambah dengan pendingin ekstra seperti heatsink yang lebih besar.

9.3. Power Amplifier kelas B

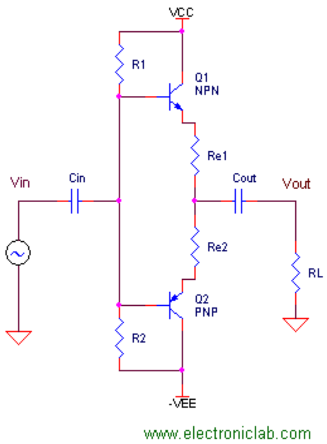
Panas yang berlebih menjadi masalah tersendiri pada penguat kelas A. Maka dibuatlah penguat kelas B dengan titik Q yang digeser ke titik B (pada gambar 1-22). Titik B adalah satu titik pada garis beban dimana titik ini berpotongan dengan garis arus $I_b = 0$. Karena letak titik yang demikian, maka transistor hanya bekerja aktif pada satu bagian fasa gelombang saja. Oleh sebab

itu penguat kelas B selalu dibuat dengan 2 buah transistor Q1 (NPN) dan Q2 (PNP).



Gambar 9.5. Titik Q penguat A, AB dan B

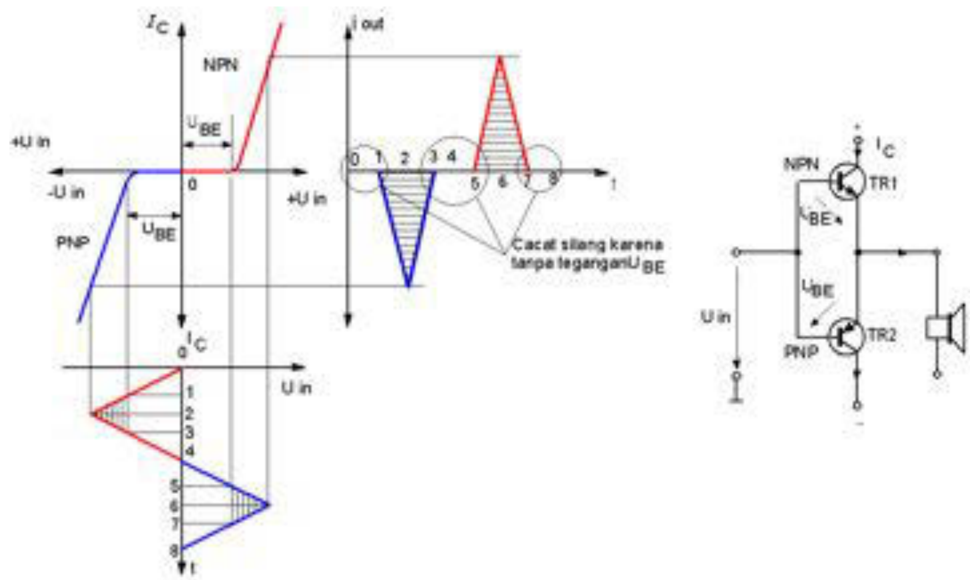
Karena kedua transistor ini bekerja bergantian, maka penguat kelas B sering dinamakan sebagai penguat *Push-Pull*. Rangkaian dasar Power Amplifier kelas B adalah seperti pada gambar 1-23. Jika sinyalnya berupa gelombang sinus, maka transistor Q1 aktif pada 50 % siklus pertama (fasa positif 0°-180°) dan selanjutnya giliran transistor Q2 aktif pada siklus 50 % berikutnya (fasa negatif 180° – 360°). Penguat kelas B lebih efisien dibanding dengan kelas A, sebab jika tidak ada sinyal input (v_{in} = 0 volt) maka arus bias I_b juga = 0 dan praktis membuat kedua trasistor dalam keadaan OFF.



Gambar 9.6. Rangkaian dasar penguat kelas B

Efisiensi penguat kelas B kira-kira sebesar 75%. Namun bukan berarti masalah sudah selesai, sebab transistor memiliki ke-tidak ideal-an. Pada

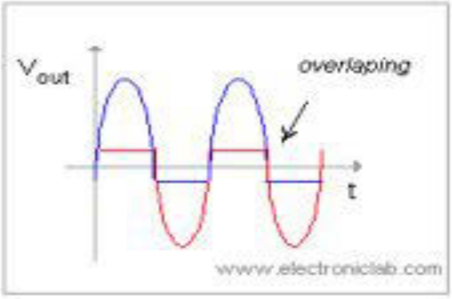
kenyataanya ada tegangan jepit Vbe kira-kira sebesar 0,7 volt yang menyebabkan transistor masih dalam keadaan OFF walaupun arus Ib telah lebih besar beberapa mA dari 0. Ini yang menyebabkan masalah timbulnya cross-over pada saat transisi aktif dari transistor Q1 ke transistor Q2 yang bergantian menjadi aktif. Gambar 9.10 menunjukkan masalah *cross-over* ini yang penyebabnya adanya dead zone transistor Q1 dan Q2 pada saat transisi. Pada penguat akhir, salah satu cara mengatasi masalah *cross-over* adalah dengan menambah filter *cross-over* (filter pasif L dan C) pada masukan speaker.



Gambar 9.10. Kurva penguatan kelas B

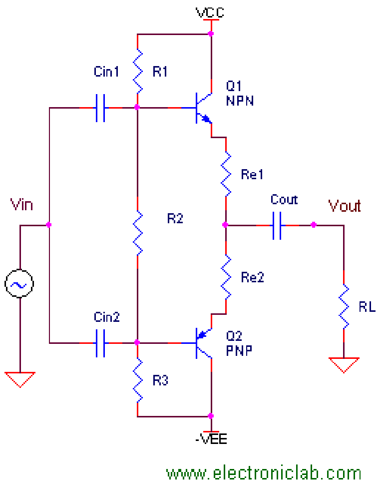
9.4. Power Amplifier Kelas AB

Cara lain untuk mengatasi *cross-over* adalah dengan menggeser sedikit titik Q pada garis beban dari titik B ke titik AB (gambar 1-25). Ini tujuannya tidak lain adalah agar pada saat transisi sinyal dari fasa positif ke fasa negatif dan sebaliknya, terjadi overlap diantara transistor Q1 dan Q2. Pada saat itu, transistor Q1 masih aktif sementara transistor Q2 mulai aktif dan demikian juga pada fasa sebaliknya. Penguat kelas AB merupakan kompromi antara efesiensi (sekitar 50% - 75%) dengan mempertahankan fidelitas sinyal keluaran.



Gambar 9.11. Overlaping sinyal keluaran penguat kelas AB

Ada beberapa teknik yang sering dipakai untuk menggeser titik Q sedikit di atas daerah *cut-off*. Salah satu contohnya adalah seperti gambar 1-26. Resistor R_2 berfungsi memberi tegangan jepit antara base transistor Q1 dan Q2. Nilai R2 untuk memberikan arus bias tertentu bagi kedua transistor. Tegangan jepit pada R2 dihitung dari pembagi tegangan R_1, R_2 dan R_3 dengan rumus V_{R2} = $(2V_{CC}) R_2/(R_1+R_2+R_3)$. Lalu tentukan arus base dan lihat relasinya dengan arus Ic dan Ie sehingga dapat dihitung relasinya dengan tegangan jepit R2 dari rumus V_{R2} = $2x0.7 + I_e(R_{e1} + R_{e2})$. Penguat kelas AB ternyata punya masalah dengan teknik ini, sebab akan terjadi penggemukan sinyal pada kedua transistornya aktif ketika saat transisi. Masalah ini disebut dengan *gumming*.



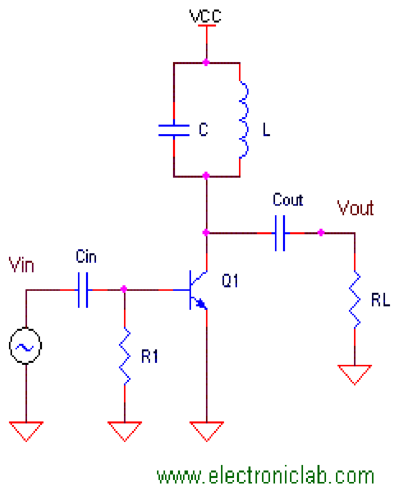
Gambar 9.12 Rangkaian dasar penguat kelas AB

Untuk menghindari masalah *gumming*, dibuatlah teknik yang hanya mengaktifkan salah satu transistor saja pada saat transisi. Caranya adalah dengan membuat salah satu transistornya bekerja pada kelas AB dan satu lainnya bekerja pada kelas B. Teknik ini bisa dengan memberi bias konstan pada salah satu transistornya yang bekerja pada kelas AB (biasanya selalu yang PNP). Caranya dengan menganjal base transistor tersebut menggunakan deretan

dioda atau susunan satu transistor aktif. Maka kadang penguat seperti ini disebut juga dengan penguat kelas AB plus B atau bisa saja diklaim sebagai kelas AB saja atau kelas B karena dasarnya adalah Power Amplifier kelas B. Penguat kelas AB terlanjur memiliki konotasi lebih baik dari kelas A dan B. Namun yang penting adalah dengan teknik-teknik ini tujuan untuk mendapatkan efisiensi dan fidelitas yang lebih baik dapat terpenuhi.

9.5. Power Amplifier kelas C

Kalau penguat kelas B perlu 2 transistor untuk bekerja dengan baik, maka ada penguat yang disebut kelas C yang hanya perlu 1 transistor. Ada beberapa aplikasi yang memang hanya memerlukan 1 fasa positif saja. Contohnya adalah pendeteksi dan penguat frekuensi pilot, rangkaian penguat tuner RF dan sebagainya. Transistor penguat kelas C bekerja aktif hanya pada fasa positif saja, bahkan jika perlu cukup sempit hanya pada puncak-puncaknya saja dikuatkan. Sisa sinyalnya bisa direplika oleh rangkaian resonansi L dan C. Tipikal dari rangkaian penguat kelas C adalah seperti pada rangkaian berikut ini.



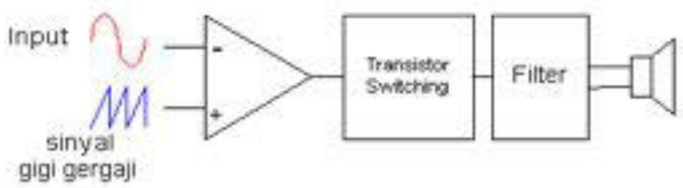
Gambar 9.. 13 Rangkaian dasar penguat kelas C

Rangkaian ini juga tidak perlu dibuatkan bias, karena transistor memang sengaja dibuat bekerja pada daerah saturasi. Rangkaian L C pada rangkaian tersebut akan beresonansi dan ikut berperan penting dalam mereplika kembali sinyal input menjadi sinyal output dengan frekuensi yang sama. Rangkaian ini jika diberi umpan balik dapat menjadi rangkaian osilator RF yang sering digunakan pada pemancar. Penguat kelas C memiliki efisiensi yang tinggi

bahkan sampai 100%, namun tingkat fidelitasnya memang lebih rendah. Tetapi sebenarnya fidelitas yang tinggi bukan menjadi tujuan dari penguat jenis ini.

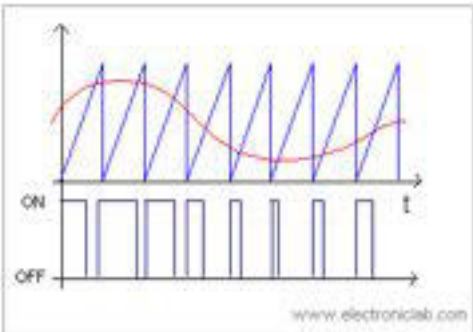
9.6. Power Amplifier kelas D

Penguat kelas D menggunakan teknik PWM (*pulse width modulation*), dimana lebar dari pulsa ini proporsional terhadap amplitudo sinyal input. Pada tingkat akhir, sinyal PWM mendrive transistor *switching* ON dan OFF sesuai dengan lebar pulsanya. Transistor *switching* yang digunakan biasanya adalah transistor jenis FET. Konsep penguat kelas D ditunjukkan pada gambar 1-28. Teknik *sampling* pada sistem penguat kelas D memerlukan sebuah generator gelombang segitiga dan komparator untuk menghasilkan sinyal PWM yang proporsional terhadap amplitudo sinyal input. Pola sinyal PWM hasil dari teknik sampling ini seperti digambarkan pada gambar 1-29. Paling akhir diperlukan filter untuk meningkatkan fidelitas.



Gambar 9.14. Konsep penguat kelas D

Beberapa produsen pembuat Power Amplifier mengklaim penguat kelas D produksinya sebagai penguat digital. Secara kebetulan notasi D dapat diartikan menjadi Digital. Sebenarnya bukanlah persis demikian, sebab proses digital mestinya mengandung proses manipulasi sederetan bit-bit yang pada akhirnya ada proses konversi digital ke analog (DAC) atau ke PWM. Kalaupun mau disebut digital, penguat kelas D adalah penguat digital 1 bit (*on* atau *off* saja). Gambar



Gambar 9.15. Ilustrasi modulasi PWM penguat kelas D

9.7. Power Amplifier kelas E

Penguat kelas E pertama kali dipublikasikan oleh pasangan ayah dan anak Nathan D dan Alan D Sokal tahun 1972. Dengan struktur yang mirip seperti penguat kelas C, penguat kelas E memerlukan rangkaian resonansi L/C dengan transistor yang hanya bekerja kurang dari setengah *duty cycle*. Bedanya, transistor kelas C bekerja di daerah aktif (linier). Sedangkan pada penguat kelas E, transistor bekerja sebagai switching transistor seperti pada penguat kelas D. Biasanya transistor yang digunakan adalah transistor jenis FET. Karena menggunakan transistor jenis FET (MOSFET/CMOS), penguat ini menjadi efisien dan cocok untuk aplikasi yang memerlukan drive arus yang besar namun dengan arus input yang sangat kecil. Bahkan dengan level arus dan tegangan logikpun sudah bisa membuat transitor switching tersebut bekerja. Karena dikenal efisien dan dapat dibuat dalam satu chip IC serta dengan disipasi panas yang relatif kecil, penguat kelas E banyak diaplikasikan pada peralatan transmisi mobile semisal telepon genggam. Di sini antena adalah bagian dari rangkaian resonansinya.

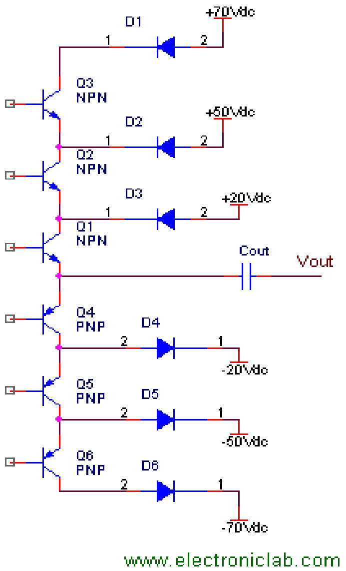
9.8. Power Amplifier kelas T

Penguat kelas T bisa jadi disebut sebagai penguat digital. Tripath Technology membuat desain digital amplifier dengan metode yang mereka namakan *Digital Power Processing* (DPP). Mungkin terinspirasi dari Power Amplifier kelas D, rangkaian akhirnya menggunakan konsep modulasi PWM dengan switching transistor serta filter. Pada penguat kelas D, proses dibelakangnnya adalah proses analog. Sedangkan pada penguat kelas T, proses sebelumnya adalah manipulasi bit-bit digital. Di dalamnya ada audio prosesor dengan proses umpanbalik yang juga digital untuk koreksi waktu tunda dan fasa.

9.9. Power Amplifier kelas G

Kelas G tergolong penguat analog yang tujuannya untuk memperbaiki efesiensi dari penguat kelas B/AB. Pada kelas B/AB, tegangan supply hanya ada satu pasang yang sering dinotasikan sebagai $+V_{CC}$ dan $–V_{EE}$ misalnya +12V dan –12V (atau ditulis dengan +/-12volt). Pada penguat kelas G, tegangan supply

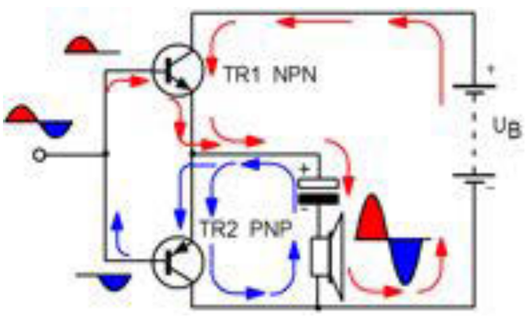
dibuat bertingkat. Terutama untuk aplikasi yang membutuhkan power dengan tegangan yang tinggi, agar efisien tegangan supplynya ada 2 atau 3 pasang yang berbeda. Misalnya ada tegangan supply +/-70 volt, +/-50 volt dan +/-20 volt. Konsep rangkaian Power Amplifier kelas G seperti pada gambar 1-30. Sebagai contoh, untuk alunan suara yang lembut dan rendah, yang aktif adalah pasangan tegangan supply +/-20 volt. Kemudian jika diperlukan untuk mendrive suara yang keras, tegangan supply dapat diswitch ke pasangan tegangan supply maksimum +/-70 volt.



Gambar 9. Konsep penguat kelas G dengan tegangan supply yang bertingkat

9.10. Penguat komplementer

Penguat komplementer ini penguat push pull yang menggunakan dua transistor akhir yang berpasangan komplementer NPN dan PNP.



Gambar 2.193. Rangkaian dasar penguat komplemen

Transistor NPN akan hidup jika mendapat tegangan bias basis positip dan transistor PNP akan hidup jika mendapat tegangan bias basis negatip. Pada saat

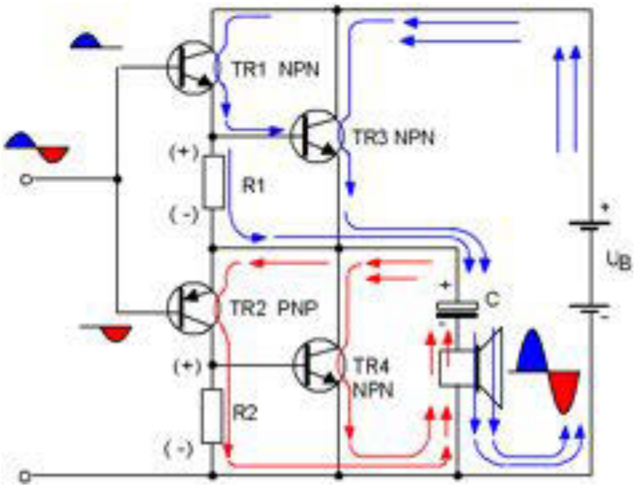
sinyal setengah gelombang positif transistor akan hidup dan transistor.TR2 akan mati. Maka akan terjadi aliran arus dari baterai (+) melalui transistor TR1, kapasitor C lalu loudspeaker dan kembali ke baterai (-).

Arus ini sekaligus mengisi kapasitor C sesuai dengan polaritasnya. Pada sinyal setengah gelombang negatif transistor TR1akan mati dan transistor TR2 akan hidup. Aliran arus dari kapasitor C (+) melalui TR2 ke loudspeaker dan kembali ke kapasitor C (-). Pada saat sinyal setengah gelombang negatip kapasitor C sebagai catu daya transistor TR2.

9.5. Penguat komplementer quasi

Penguat komplementer (*complement*) daya keluarannya lebih besar, kita dapat mengendalikan dua transistor akhir. Kedua transistor akhir ini bertipe sama (NPN dan NPN).

Tingkat akhir seperti ini yang dengan daya keluaran besar sudah tentu memerlukan tingkat penggerak dan tingkat depan yang dapat menyediakan arus basis untuk transistor akhir yang besar.



Gambar 2.196 Penguat akhir komplementer quasi

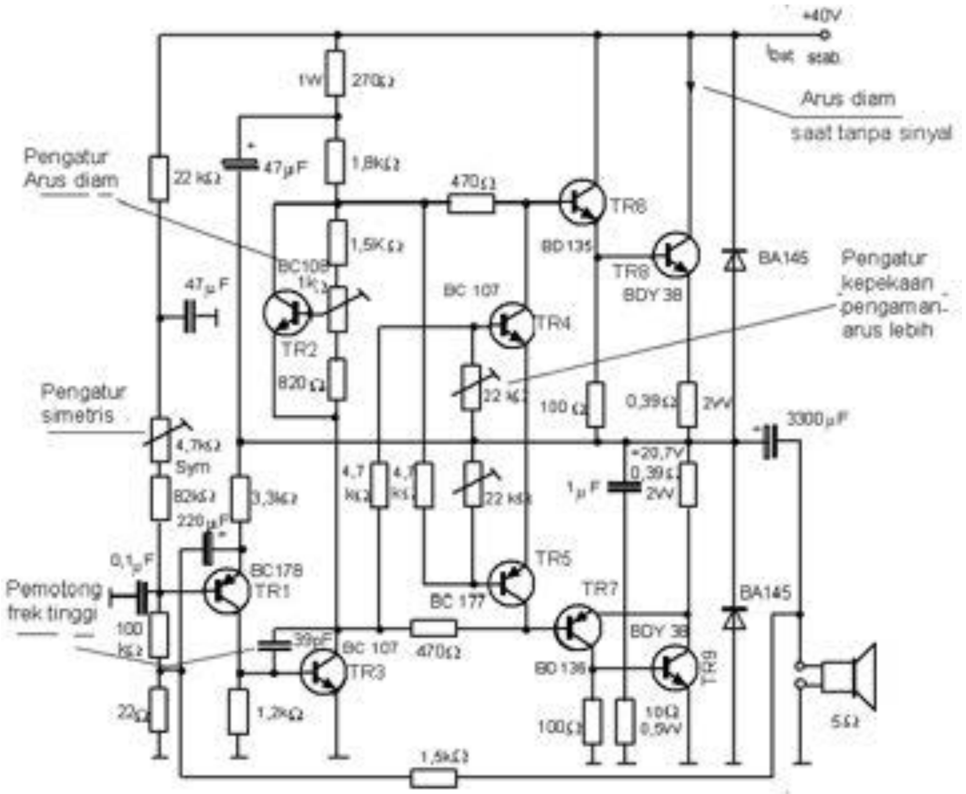
Rangkaian dasar penguat komplementer quasi diperlihatkan gambar diatas. Komponen-komponen transistor TR1dan TR2, kapasitor C dan loudspeaker dirangkai seperti penguat push pull komplemen. Masing-masing transistor komplemen mengendalikan satu transistor daya.

Pada sinyal setengah gelombang posistip transistor TR1hidup dan melalui tegangan jatuh pada R1 transistor TR3 akan hidup. Kedua transistor mengalirkan arus yang besar melalui loudspeaker dan mengisi kapasitor C.

Pada sinyal setengah gelombang negatip transistor TR2 hidup melalui tegangan jatuh pada R2 transistor TR4 hidup. Arus mengalir dari kapasitor C melalui kedua transistor dan loudspeaker. Dengan demikian kapasitor C mengalami pengosongan. Harga R1 dan R2 harus sama, dengan demikian kedua transistor daya dikendalikan dalam bentuk yang sama.

9.6. Cara kerja penguat akhir komplementer

Gambar 2.197 menunjukkan rangkaian penguat 20-W-Hi-Fi dalam rangkaian komplementer quasi. Tingkat akhir dibangun melalui kedua transistor komplemen. Transistor TR6 dan TR7 mengendalikan TR8 dan TR9. Tingkat akhir yang terangkai dimuka adalah tingkat depan TR1 dan tingkat penggerak TR3. Transistor TR2 yang terletak antara basis kedua transistor transistor komplemen menstabilkan arus diam transistor akhir melawan goyangan tegangan sumber dan temperatur lingkungan. Dengan naiknya temperatur lingkungan pula arus kolektor penstabil, ini pada tegangan basis emiter yang telah dipegang teguh.



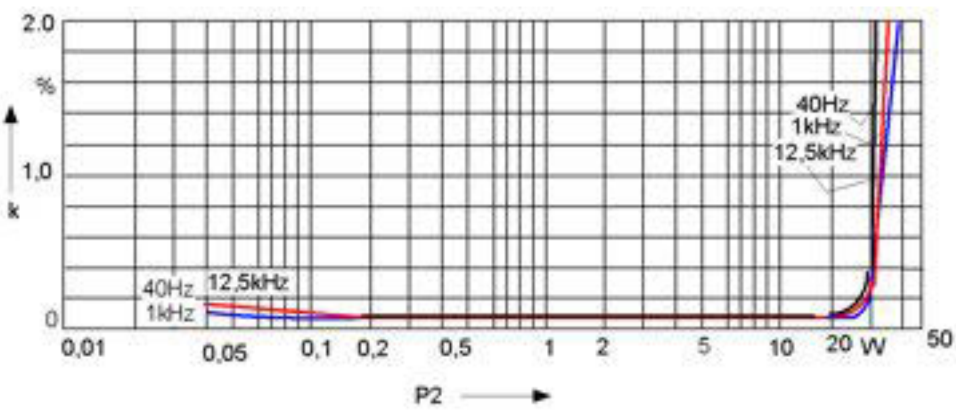
Gambar 2.197. Rangkaian penguat 20-W Hi-Fi dalam rangkaian komplementer quasi (valvo)

Melalui itu tegangan emiter-kolektor pada transistor TR2 tegangan bias basis transistor komplemen arus diam dipegang pada harga seharusnya. Pada goyangan tegangan sumber tegangan bias berubah dan dengan demikiansama kejadiannya arus kolektor transistor penstabil.

Rangkaian pengaman dengan transistor TR4 dan TR5 menghindari pembebanan lebih transistor, pada pengendalian lebih dan hubung singkat pada keluaran. Setelah melampuai harga batas yang ditetapkan oleh potensiometer 22kΩ transistor-transistor pengaman akan hidup danmenurunkan sinyal pengendali pada basis transistor akhir, pada pengendalian lebih dan hubung singkat pada keluaran. Setelah melampui harga batas yang ditetapkan oleh potensiometer 22kΩ transistor-transistor pengaman akan hidup dan menurunkan sinyal pengendali pada basis transistor komplemen. Melalui itu harus kolektor tingkat akhir dikurangi pada harga yang tidak berbahaya. Bahkan dapat kembali pada harga arus diam.

Pada keluaran ditambahkan lagi dua dioda saklar cepat. Dari tipe BA 145 untuk membatasi tegangan lebih. Itu semua cukup berarti, karena pembagi frekuensi (*cross over*) dalam kotak loudspeaker kebanyakan dibangun dengan dengan induktansi dan dapat menimbulkan tegangan induksi sendiri.

Penguat 20-W-Hi-Fi ini menyediakan daya keluaran maksimum sekitar 31W pada tahanan beban 5Ω pada 1kHz dengan faktor cacat 1 %. Dalam gambar dibawah ditampilkan ketergantungan faktor cacat dari daya keluaran dan daerah frekuensi daya penguat ini.



Gambar 2.198 Faktor cacat dalam ketergantungan dari daya keluaran dan frekuensi dari rangkaian penguat 20W-Hi-Fi

9.3 Rangkuman

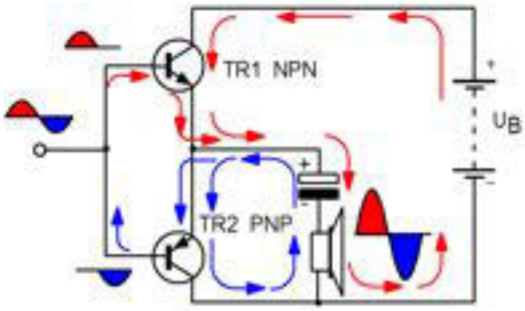
- ✓ Penguat akhir bertugas menguatkan sinyal sejauh mungkin dengan daya guna yang sesuai (maksimum)
- ✓ Linieritas yang baik dapat diperoleh dengan menggunakan penguat kelas A namun sayangnya efisiensi sangat rendah
- ✓ Penguat push pull dibangun dengan dua transistor yang masing-masing bekerja dalam kelas B
- ✓ Masing masing transistor pada penguat Push pull bekerja selama ½ perioda (siklus) saja
- ✓ Keburukan penguat kelas B adalah untuk menghasilkan tegangan bolak-balik penuh diperlukan dua transistor cacat saat melewati titik nol, yang dinamakan *cross over* atau cacat B
- ✓ Daya guna penguat push pull kelas B lebih besar dari penguat yang bekerja dikelas A
- ✓ Penguat push pull dibagi dalam dua jenis penguat komplementer dan penguat komplementer quasi
- ✓ Penguat komplementer ini penguat push pull yang menggunakan dua transistor akhir yang berpasangan komplementer NPN dan PNP
- ✓ Transistor NPN akan hidup jika mendapat tegangan bias basis positip dan transistor PNP akan hidup jika mendapat tegangan bias basis negatip
- ✓ Penguat komplementer (*complement quasi*) daya keluarannya lebih besar, kita dapat mengendalikan dua transistor akhir. Kedua transistor akhir ini bertipe sama (NPN dan NPN).

9.4 Tugas

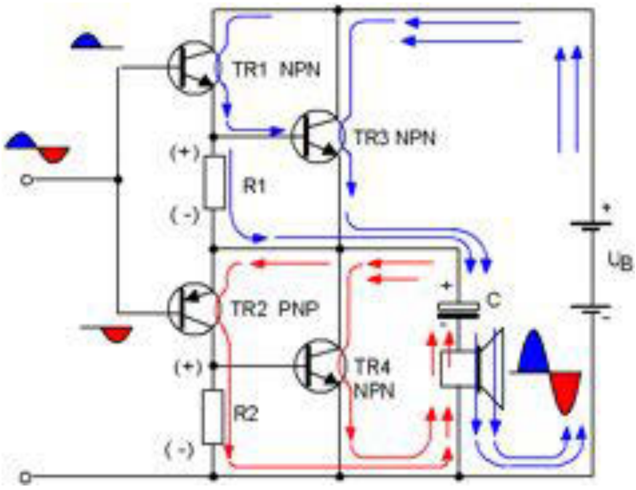
1. Disamping kelas B dan kelas AB yang populer digunakan untuk desain penguat tingkat akhir, dengan mempertimbangkan linieritas dan terlebih daya gunanya, carilah informasi lain jenis klas yang dipakai untuk penguat daya.
2. Dengan mencari informasi dari internet, dapatkan contoh contoh rangkaian penguat daya sedang sekitar 100Watt, yang menggunakan penguat komplement quasi
3. Dapatkan informasi penguat daya yang sudah terintegrasi minimal 2 buah misalnya tipe STK, perlihatkan rangkaian penguat daya bagian akhirnya, jenis apakah yang dipakai penguat tersebut?

9.5 Tes Formatif

1. Sebutkan alasan kelas A jarang yang menggunakan dalam pemakaian penguat akhir
2. Sebutkan kelemahan yang terdapat pada kelas B jika digunakan sebagai penguat akhir
3. Apakah yang harus dilakukan untuk memperbaiki perilaku (cacat silang) yang ada pada kelas B?
4. Jelaskan cara kerja penguat pada rangkaian dibawah ini

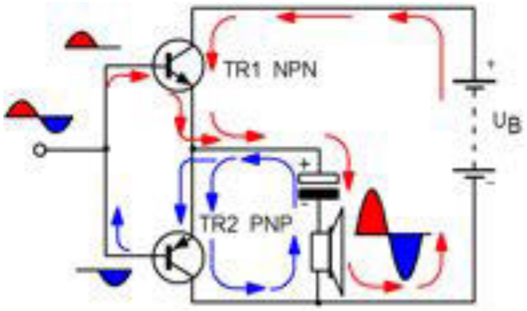


5. Jelaskan cara kerja penguat komplement quasi pada rangkaian dibawah ini

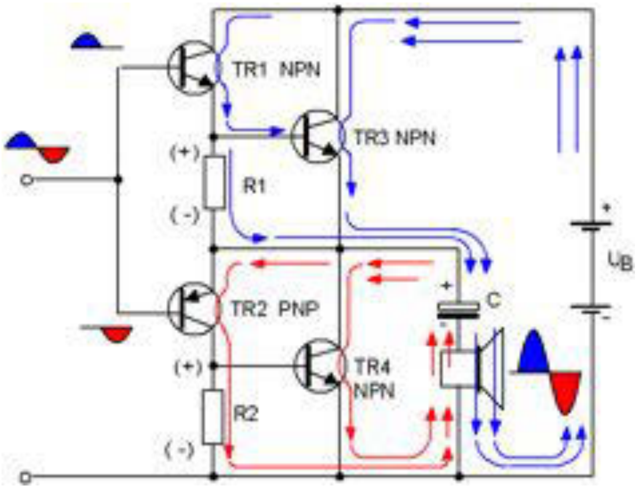


9.6 Jawaban Tes Formatif

1. Sebutkan alasan kelas A jarang yang menggunakan dalam pemakaian penguat akhir
2. Sebutkan kelemahan yang terdapat pada kelas B jika digunakan sebagai penguat akhir
3. Apakah yang harus dilakukan untuk memperbaiki perilaku (cacat silang) yang ada pada kelas B?
4. Jelaskan cara kerja penguat pada rangkaian dibawah ini



5. Jelaskan cara kerja penguat komplement quasi pada rangkaian dibawah ini



9.7 Lembar Kerja

PENGUAT DAYA

Percobaan 1 Penguat Klas B Tunggal

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan cara kerja dan spesifikasi penguat tunggal kelas B dengan catu tunggal dengan transistor NPN
- ✓ Menjelaskan cara kerja dan spesifikasi penguat tunggal kelas B dengan catu tunggal dengan transistor PNP
- ✓ Menjelaskan hubungan antara tegangan input dan outputnya
- ✓ Menjelaskan cara penemapatan titik kerja rangkaian transistor pada kelas B.

Waktu **12 X 45 Menit**

Alat Bantu / Persiapan

Alat Alat:

⇒	Catu day DC ,skala 0 - 12 Volt	2 buah
⇒	Multimeter	2 buah
⇒	Papan Percobaan	1 buah
⇒	Kabel penghubung	secukupnya

Bahan:

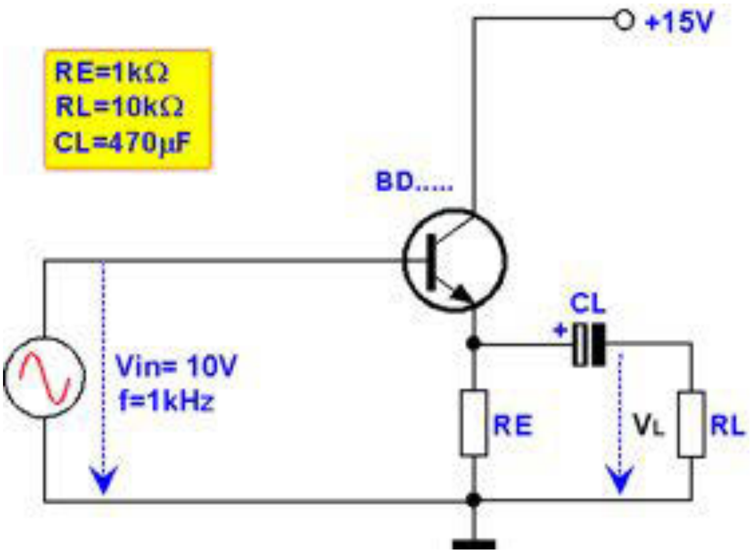
- ⇒ Trasistor - TIP 31
- ⇒ Trasistor - TIP 32
- ⇒ Tahanan : 1k Ω , 10 kΩ, 8,2 KΩ
- ⇒ Potensiometer : 1 KΩ, 47 KΩ, 100 KΩ

Keselamatan Kerja

- ⇒ Hati-hati tegangan catu tidak boleh melebihi ketentuan.
- ⇒ Perhatikan polaritas alat ukur jangan sampai terbalik.

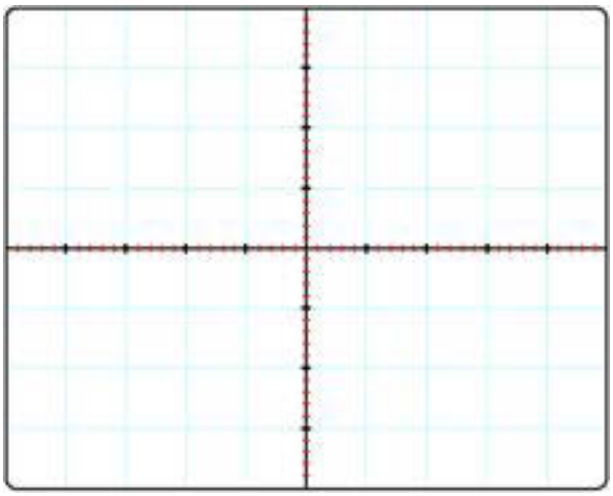
Langkah Kerja 1 (dengan Transistor NPN)

1. Buatlah rangkaian seperti dibawah ini
2. Berikan catu pada kolektor sebesar 15V dan input dari Function Generator sebesar 10 Vpp
3. Hubungkan probe CRO CH1 pada input dan CH2 pada Output
4. Jadikan satu garis antara referensi CH1 dan CH2 dan gambarkan pada tempat yang disediakan pada temepat yang sama.
5. Lepaskan Probe Oscilloscope dan lakukan pengukuran dengan multimeter



Gambar Rangkaian pengukuran

Bentuk Tegangan masukan dan Keluaran



Posisi penempatan :

Volt/Div =

Time/Div =

Uin =

Uout=

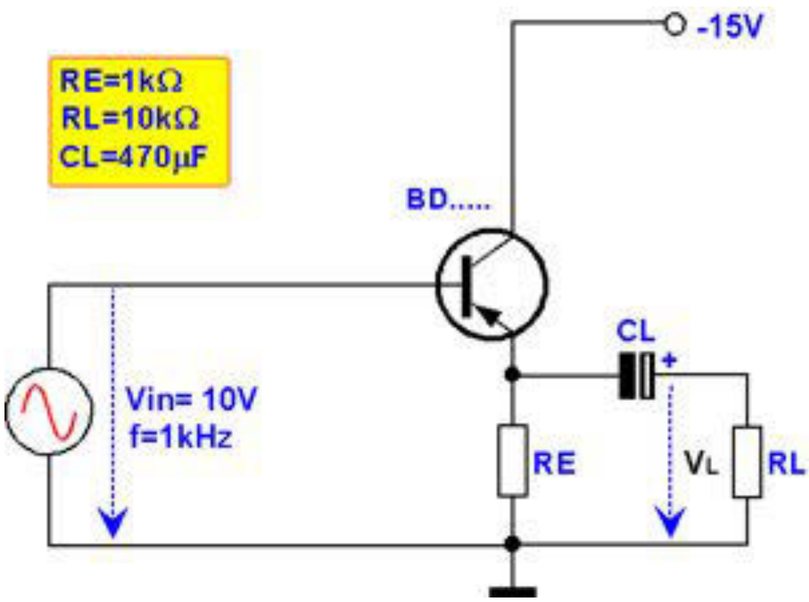
Penguatan =

Pengukuran Tegangan dan Arus DC sebelum diberikan sinyal input:

V_{RE}	V_{BE}	V_{CE}	I_C

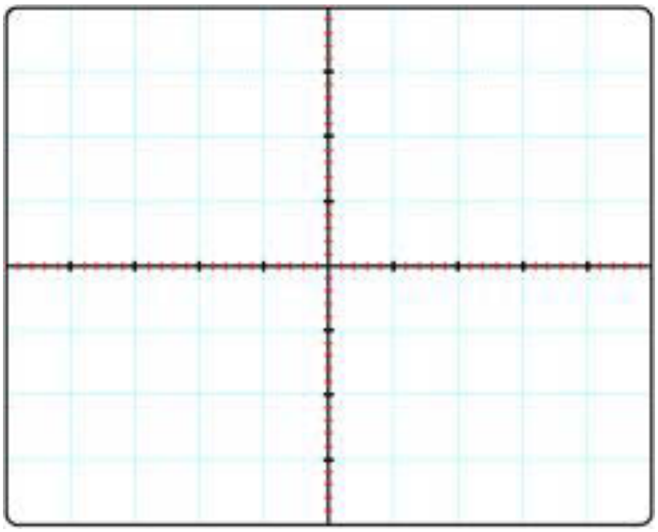
Langkah Kerja 2 (dengan Transistor PNP)

1. Buatlah rangkaian seperti dibawah ini
2. Berikan catu pada kolektor sebesar 15V dan input dari Function Generator sebesar 10 Vpp
3. Hubungkan probe CRO CH1 pada input dan CH2 pada Output
4. Jadikan satu garis antara referensi CH1 dan CH2 dan gambarkan pada tempat yang disediakan pada temepat yang sama.
5. Lepaskan Probe Oscilloscope dan lakukan pengukuran dengan multimeter



Gambar Rangkaian pengukuran

Bentuk Tegangan masukan dan Keluaran



Posisi penempatan :

Volt/Div =

Time/Div =

Uin =

Uout=

Penguatan =

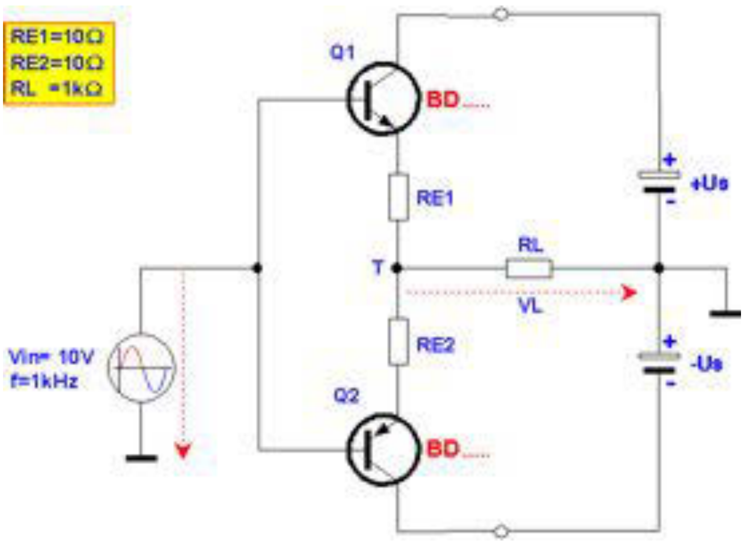
Pengukuran Tegangan dan Arus DC sebelum diberikan sinyal input:

V_{RE}	V_{BE}	V_{CE}	I_C

Langkah Kerja 3 (dengan Transistor NPN dan PNP kelas B)

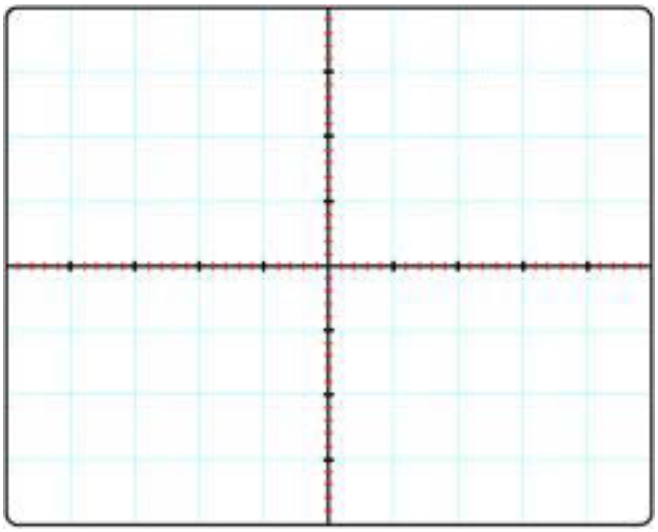
1. Buatlah rangkaian seperti dibawah ini
2. Berikan catu pada kolektor NPN sebesar 15V dan catu pada kolektor PNP sebesar -15V (Catu ganda) serta berikan input dari Function Generator sebesar 10 Vpp
3. Hubungkan probe CRO CH1 pada input dan CH2 pada Output
4. Jadikan satu garis antara referensi CH1 dan CH2 dan gambarkan pada tempat yang disediakan pada temepat yang sama.

5. Lepaskan Probe Oscilloscope dan lakukan pengukuran dengan multimeter



Gambar Rangkaian pengukuran

Bentuk Tegangan masukan dan Keluaran



Posisi penempatan :

Volt/Div =

Time/Div =

Uin =

Uout=

Penguatan =

Pengukuran Tegangan dan Arus DC sebelum diberikan sinyal input:

Untuk Q1 TIP31 (NPN)

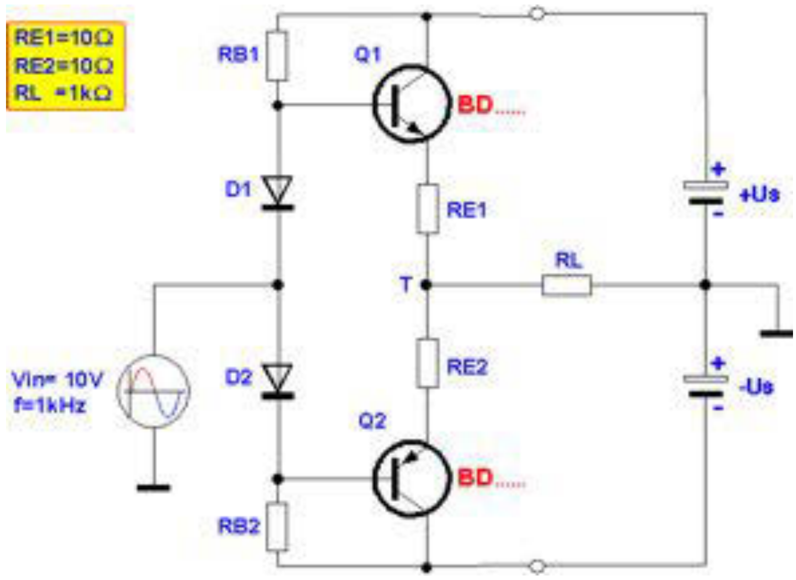
V_{RE}	V_{BE}	V_{CE}	I_C

Untuk Q2 TIP32 (PNP)

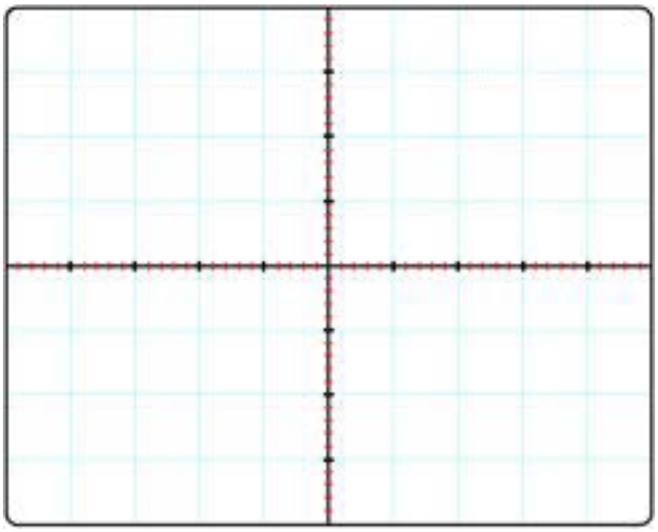
V_{RE}	V_{BE}	V_{CE}	I_C

Langkah Kerja 4 (dengan Transistor NPN dan PNP kelas AB)

1. Buatlah rangkaian seperti dibawah ini
2. Berikan catu pada kolektor NPN sebesar 15V dan catu pada kolektor PNP sebesar -15V (Catu ganda) serta berikan input dari Function Generator sebesar 10 Vpp
3. Hubungkan probe CRO CH1 pada input dan CH2 pada Output
4. Jadikan satu garis antara referensi CH1 dan CH2 dan gambarkan pada tempat yang disediakan pada temepat yang sama.
5. Lepaskan Probe Oscilloscope dan lakukan pengukuran dengan multimeter



Bentuk Tegangan masukan dan Keluaran



Posisi penempatan :

Volt/Div =

Time/Div =

Uin =

Uout=

Penguatan =

Pengukuran Tegangan dan Arus DC sebelum diberikan sinyal input:

Untuk Q1 TIP31 (NPN)

V_{RE}	V_{BE}	V_{CE}	I_C

Jelaskan fungsi dioda D1 dan D2

....

....

....

....

....

....

....

....

....

....

KEGIATAN BELAJAR 10 : SISTEM KONVERSI BILANGAN

10.1 Tujuan Pembelajaran

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan basis sistem bilangan.
- ✓ Menjelaskan cara menghitung dan mengkonversi bilangan desimal ke biner dan sebaliknya
- ✓ Menjelaskan cara menghitung dan mengkonversi bilangan biner ke oktal dan sebaliknya
- ✓ Menjelaskan cara menghitung dan mengkonversi bilangan hexa desimal ke biner dan sebaliknya
- ✓ Menjelaskan cara menghitung dan mengkonversi bilangan hexa desimal ke oktal dan sebaliknya
- ✓ Menjelaskan sistem pengkodean pada biner

10.2 Uraian Materi

10. KONVERSI BILANGAN

Sistem Bilangan

Semua sistem bilangan dibatasi oleh apa yang dinamakan Radik atau Basis, yaitu notasi yang menunjukkan banyaknya angka atau digit suatu bilangan tersebut. Misalnya sistem bilangan desimal adalah bilangan yang mempunyai radik = 10.

Bilangan Desimal

Ada beberapa sistem bilangan yang kita kenal, antara lain yang sudah kita kenal dan digunakan setiap hari adalah sistem bilangan desimal. Urutan penulisan sistem bilangan ini adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, dan 9. Sehingga bilangan desimal disebut dengan bilangan yang mempunyai bobot radik 10. Nilai suatu sistem bilangan desimal memiliki karakteristik dimana besarnya nilai bilangan tersebut ditentukan oleh posisi atau tempat bilangan tersebut berada. Sebagai contoh bilangan desimal 369, bilangan ini memiliki bobot nilai yang berbeda. Bilangan 9 menunjukkan satuan (10^0), angka 6 memiliki bobot nilai (10^1) dan

angka 3 menunjukkan bobot nilai ratusan (10^2). Cara penulisan bilangan desimal yang memiliki radik atau basis 10 dapat dinyatakan seperti berikut:

$$(369)_{10} = (300 + 60 + 9)$$

$$(369)_{10} = (3 \times 10^2 + 6 \times 10^1 + 9 \times 10^0)$$

sehingga untuk mengetahui nilai bilangan desimal (bobot bilangan) dari suatu bilangan desimal dengan radik yang lainnya secara umum dapat dinyatakan seperti persamaan (3.1) berikut:

$$(N)_B = X_3\,B^3 + X_2\,B^2 + X_1\,B^1 + X_0\,B^0 \qquad (3.1)$$

$$(N)_B = [(X_3\,B + X_2).B + X_1].B + X_0 \qquad (3.2)$$

Contoh:

Penulisan dengan menggunakan persamaan (3.1)

$$(N)_B = X_3\,B^3 + X_2\,B^2 + X_1\,B^1 + X_0\,B^0$$

4567(10) = **4**.10^3 + **5**.10^2+ **6**.10^1 + **7**.10^0

atau dapat dinyatakan juga dengan menggunakan persamaan (3.2)

$$(N)_B = [(X_3\,B + X_2).B + X_1].B + X_0$$

$$(N)_B = [(\mathbf{4}\ .10 + \mathbf{5}\ ).10 + \mathbf{6}\ ].10\ + \mathbf{7}$$

Bilangan Biner

Berbeda dengan bilangan desimal, bilangan biner hanya menggunakan dua simbol, yaitu 0 dan 1. Bilangan biner dinyatakan dalam radik 2 atau disebut juga dengan sistem bilangan basis 2, dimana setiap *biner* atau *biner digit* disebut *bit.*Tabel 3.1 kolom sebelah kanan memperlihatkan pencacahan bilangan biner dan kolom sebelah kiri memnunjukkan nilai sepadan bilangan desimal.

Tabel 3.1. Pencacah Biner dan Desimal

Pencacah Desimal	**Pencacah Biner**			
	2^3	**2^2**	**2^1**	**2^0**
	8	**4**	**2**	**1**
0				0
1				1
2			1	0
3			1	1

4		1	0	0
5		1	0	1
6		1	1	0
7		1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Bilangan biner yang terletak pada kolom sebelah kanan yang dibatasi bilangan 2^0 biasa disebut bit yang kurang signifikan (*LSB, Least Significant Bit*), sedangkan kolom sebelah kiri dengan batas bilangan 2^4 dinamakan bit yang paling significant (MSB, Most Significant Bit).

10.3.1. Konversi Biner ke Desimal

Konversi bilangan biner basis 2 ke bilangan desimal basis 10 dapat dilakukan seperti pada tabel 3.2 berikut.

Tabel 3.2 Konversi Desimal ke Biner

Pangkat	**2^4**	**2^3**	**2^2**	**2^1**	**2^0**
Nilai	16	8	4	2	1
Biner	**1**	0	0	0	**1**
Desimal	**16**		+		**1**
Hasil			**17**		

Oleh karena bilangan biner yang memiliki bobot hanya kolom paling kiri dan kolom paling kanan, sehingga hasil konversi ke desimal adalah sebesar 16 + 1 = 17.

Tabel 3.3 Konversi Biner ke desimal

Pangkat	**2^3**	**2^2**	**2^1**	**2^0**	**$1/2^1$**	**$1/2^2$**	**$1/2^3$**
Nilai	8	4	2	1	0,5	0,25	0,125
Biner	**1**	0	**1**	0	**1**	0	**1**
Desimal	**8**	+	**2**	+	**0,5**	+	**0,125**

Hasil	**10,625**

Tabel 3.3 memperlihatkan contoh konversi dari bilangan biner pecahan ke besaran desimal. Biner yang memiliki bobot adalah pada bilangan desimal 8 + 2 + 0,5 + 0,125 = 10,6125.

10.3.2. Konversi Desimal ke Biner

Berikut cara penyelesaian bagaimana mengkonversi bilangan desimal basis 10 ke bilangan biner basis 2. Pertama (I) bilangan desimal 80 dibagi dengan basis 2 menghasilkan 40 sisa 1. Untuk bilangan biner sisa ini menjadi bit yang kurang signifikan (LSB), sedangkan sisa pembagian pada langkah ketujuh (VII) menjadi bit yang paling signifikan (MSB). Urutan penulisan bilangan biner dimulai dari VII ke I.

Tabel 3.4 Konversi Desimal ke Biner

I	83 : 2	=	41	sisa	1	LSB
II	41 : 2	=	20	sisa	1	
III	20 : 2	=	10	sisa	0	
IV	10 : 2	=	5	sisa	0	
V	5 : 2	=	2	sisa	1	
VI	2 : 2	=	1	sisa	0	
VII	1 : 2	=	0	sisa	1	
					0	MSB

Sehingga didapatkan hasil konversi bilangan desimal 83 ke bilangan biner basis 2 adalah $\Rightarrow 83_{(10)} = 0\ 1\ 0\ 1\ 0\ 0\ 1\ 1_{(2)}$.

Berikut adalah contoh konversi bilangan desimal pecahan ke bilangan biner. Berbeda dengan penyelesaian bilangan desimal bukan pecahan (tanpa koma), Pertama (I) bilangan desimal 0,84375 dikalikan dengan basis 2 menghasilkan 1,6875. Langkah berikutnya bilangan pecahan dibelakang koma 0,6875 dikalikan bilangan basis 2 sampai akhirnya didapatkan nilai bilangan genap 1,0. Semua bilangan yang terletak didepan koma mulai dari urutan (I) sampai (V) merepresentasikan bilangan biner pecahan.

Tabel 3.5. Konversi Desimal ke Biner Pecahan

I	0,84375 x 2	=	1,6875
II	0,6875 x 2	=	1,375
III	0,375 x 2	=	0,75
IV	0,75 x 2	=	1,50
V	0,50 x 2	=	1,00

Sehingga konversi bilangan desimal $0{,}87375_{(10)}$ terhadap bilangan biner adalah = $0{,}1\ 1\ 0\ 1\ 1_{(2)}$.

Berikut adalah contoh konversi bilangan desimal pecahan 5,625 ke bilangan biner basis 2. Berbeda dengan penyelesaian bilangan desimal bukan pecahan (tanpa koma), Pertama (I) bilangan desimal 5 dibagi dengan basis 2 menghasilkan 2 sisa 1, berulang sampai dihasilkan hasil bagi 0. Langkah berikutnya adalah menyelesaikan bilangan desimal pecahan dibelakang koma 0,625 dikalikan dengan basis 2 menghasilkan 1,25, berulang sampai didapatkan nilai bilangan genap 1,0. Penulisan diawali dengan bilangan biner yang terletak didepan koma mulai dari urutan (III) berturut-turut sampai (I), sedangkan untuk bilangan biner pecahan dibelakang koma ditulis mulai dari (I) berturut-turut sampai ke (III).

Tabel 3.6. Konversi Desimal ke Biner Pecahan

I	5 : 2	=	2	sisa	1
II	2 : 2	=	1	sisa	0
III	1 : 2	=	0	sisa	1
Hasil	$5{,}625_{(10)} = 1\ 0\ 1\ ,\ 1\ 0\ 1_{(2)}$				
I	0,625 x 2	=	1,25		
II	0,250 x 2	=	0,50		
III	0,50 x 2	=	1,00		

Sehingga didapatkan hasil konversi bilangan $5{,}625_{(10)} = 1\ 0\ 1\ ,\ 1\ 0\ 1_{(2)}$.

Bilangan Heksadesimal

Sistem bilangan heksadesimal memiliki radik 16 dan disebut juga dengan sistem bilangan basis 16. Penulisan simbol bilangan heksadesimal bertu-

Tabel 3.7. Pencacah Sistem Bilangan Desimal, Biner, Heksadesimal

Desimal	Biner	Heksadesimal	Desimal	Biner	Heksadesimal
0	0000	0	16	00010000	10
1	0001	1	17	00010001	11
2	0010	2	18	00010010	12
3	0011	3	19	00010011	13
4	0100	4	20	00010100	14
5	0101	5	21	00010101	15
6	0110	6	22	00010110	16
7	0111	7	23	00010111	17
8	1000	8	24	00011000	18
9	1001	9	25	00011001	19
10	1010	A	26	00011010	1A
11	1011	B	27	00011011	1B
12	1100	C	28	00011100	1C
13	1101	D	29	00011101	1D
14	1110	E	30	00011110	1E
15	1111	F	31	00011111	1F

rut-turut adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E dan F. Notasi huruf A menyatakan nilai bilangan 10, B untuk nilai bilangan 11, C menyatakan nilai bilangan 12, D menunjukkan nilai bilangan 13, E untuk nilai bilangan 14, dan F adalah nilai bilangan 15. Manfaat dari bilangan heksadesimal adalah kegunaannya dalam pengubahan secara langsung dari bilangan biner 4-bit.

Hitungan heksadesimal pada nilai yang lebih tinggi adalah ……38,39. 3A, 3B, 3C, 3D, 3E, 3F, 40,41…………………………………………………...

.........6F8,6F9,6FA, 6FB,6FC,6FD,6FE,6FF, 700……….

Tabel 3.7 memperlihatkan pencacahan sistem bilangan desimal, biner dan heksadesimal. Terlihat jelas bahwa ekivalen-ekivalen heksadesimal memperlihatkan tempat menentukan nilai. Misal 1 dalam 10_{16} mempunyai makna/bobot nilai 16 satuan, sedangkan angka 0 mempunyai rnilai nol.

10.4.1. Konversi Heksadesimal ke Desimal

Bila kita hendak mengkonversi bilangan heksadesimal ke bilangan desimal, hal penting yang perlu diperhatikan adalah banyaknya bilangan berpangkat

menunjukkan banyaknya digit bilangan heksadesimal tersebut. Misal 3 digit bilangan heksadesimal mempunyai 3 buah bilangan berpangkat yaitu 16^2, 16^1, 16^0.

Kita ambil contoh nilai heksadesimal 2B6 ke bilangan desimal. Tabel 3.8 memperlihatkan proses perhitungan yang telah pelajari sebelumnya. Bilangan 2 terletak pada posisi kolom 256-an sehingga nilai desimalnya adalah 2 x 256 = 512 (lihat tabel 3.8 baris desimal). Bilangan heksadesimal B yang terletak pada kolom 16-an sehingga nilai desimalnya adalah 16 x 11 = 176. Selanjutnya kolom terakhir paling kanan yang mempunyai bobot 1-an menghasilkan nilai desimal sebesar 1 x 6 = 6. Nilai akhir pencacahan dari heksadesimal 2B6 ke desimal adalah 256 + 176 + 6 = $694_{(10)}$.

Tabel 3.8 Konversi bilangan heksadesimal ke desimal

No	**Pangkat**	**16^2**	**16^1**	**16^0**
I	Nilai-Tempat	256-an	16-an	1-an
II	Heksadesimal	2	B	6
III	Desimal	256 x 2 = **512**	16 x 11 = **176**	1 x 6 = **6**
IV		512 + 176 + 6 = **$694_{(10)}$**		

Tabel 3.9 berikut memperlihatkan contoh konversi bilangan pecahan heksadesimal ke desimal. Metode penyelesaiannya adalah sama seperti metode yang digunakan tabel 3.8.

Tabel 3.9 Konversi bilangan pecahan heksadesimal ke desimal

No	**Pangkat**	**16^2**	**16^1**	**16^0**	**.**	**$1/16^1$**
I	Nilai-Tempat	256-an	16-an	1-an		0,625
II	Heksadesimal	A	3	F	.	C
III	Desimal	256 x 10 = **2560**	16 x 3 = **48**	1 x 15 = **15**		0,625 x 12 = **0,75**
IV		2560 + 48 + 15 + 0,75 = **$2623,75_{(10)}$**				

Langkah pertama adalah bilangan heksadesimal A pada kolom 256-an dikalikan dengan 10 sehinggga didapatkan nilai desimal sebesar 2560. Bilangan heksadesimal 3 pada kolom 16-an menghasilkan nilai desimal sebesar 3 x 16 = 48. Selanjutnya bilangan F menyatakan nilai desimal 1 x 15 = 15. Terakhir

bilangan pecahan heksadesimal adalah 0,625 x 12 = 0,75. sehingga hasil akhir bilangan desimal adalah 2560 + 48 + 15 + 0,75 = $2623,75_{(10)}$.

10.4.2. Konversi Desimal ke Heksadesimal

Konversi desimal ke heksadesimal bisa dilakukan dengan dua tahapan. Yang pertama adalah melakukan konversi bilangan desimal ke bilangan biner, kemudian dari bilengan biner ke bilangan heksadesimal.

Contoh :

Konversi bilangan desimal 250 ke bilangan heksadesimal.

Tabel 3.10 Konversi Desimal ke Heksadesimal.

I	250 : 2	=	125	sisa	0	LSB	A
II	125: 2	=	62	sisa	1		
III	62: 2	=	31	sisa	0		
IV	31 : 2	=	15	sisa	1		
V	15 : 2	=	7	sisa	1		F
VI	7: 2	=	3	sisa	1		
VII	3: 2	=	1	sisa	1		
					1	MSB	

Maka langkah pertama adalah merubah bilangan deimal 250 ke dalam bilangan biner: $250_{(10)}$ = 1111.1010 $_{(2)}$. Untuk memudahkan konversi bilangan biner ke heksadesimal maka deretan bilangan biner dikelompokkan dalam masing-masing 4 bit bilangan biner yang disebut dengan 1 byte. Artinya 1 byte = 4 bit.

Byte pertama adalah

1111(2) = F(16)

Byte ke dua adalah

1010(1) = A(16)

Maka bilangan heksadesimal, 1111.1010 $_{(2)}$ = FA $_{(16)}$

Sehingga 250 $_{(10)}$ = FA $_{(16)}$

10.4.3 Konversi Bilangan Heksa Desimal ke Bilangan Biner

Konversi bilangan heks a desimal bisa dilakukan dengan metode *shorthand*. Metode ini sangat mudah dengan cara masing-masing bit dari bilangan heksa desimal dikonversikan langsung ke dalam bilangan biner 4 bit.

Contoh : Bilangan Heksa desimal $9F2_{16}$ dikonversikan ke bilangan biner:



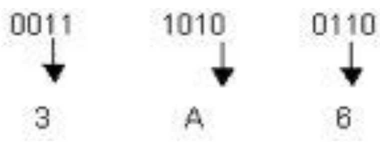
Maka $9F2_{16} = 100111110010_2$

10.4.4 Konversi Bilangan Biner ke Bilangan Heksadesimal

Konversi bilangan biner ke bilangan heksa desimal adalah dengan mengelompokkan bilangan biner masing-masing kelompok terdiri dari empat bit bilangan biner. Bila jumlah bilangan biner belum merupakan kelipatan empat, maka ditambahkan bilangan biner ”0” sehingga lengkap jumlahnya. Kemudian masing-masing kelompok bilangan biner dikonversikan ke dalam bilangan heksadesimal dimulai dari MSB. Maka gabungan bilangan heksadesimal tersebut ekivalen dengan bilangan yang dimaksud.

Cotoh:

Bilangan biner 1110100110_2 dikonversikan ke dalam bilangan heksa desimal, maka harus ditambahkan bilangan bilangan biner 0 di depan (MSB) sehingga menjadi 0011 1010 0110



Maka $1110100110_2 = 3A6_{16}$

10.4.5 Kegunaan Heksadesimal dan Oktal

Heksadesimal dan oktal sering dipergunakan dalam sistem digital, karena sistem ini lebih memudahkan dalam sistem konversi dalam biner. Sistem yang dipakai pada komputer adalah pengolahan data 16 bit, 32 bit atau 64 bit. Deretan bit yang panjang akan menyulitkan dalam sistem konversi. Maka sistem bilangan heksadesimal dan oktal memudahkan pekerjaan konversi tersebut, karena setiap 4 bit (1 byte) biner diwakili oleh 1 bilangan heksa desimal atau oktal. Misalkan bilangan biner 01101110011001112 adalah bisa diwakili dengan 6E6716.

Contoh : Konversikan bilangan desimal 378 ke dalam biner 16 bit.

Jawab :

$$\frac{378}{16} = 23 \text{ sisa } 10_{10} = A_{16} \uparrow$$

$$\frac{23}{16} = 1 \text{ sisa } 7_{10} = 7_{16} \uparrow$$

$$\frac{1}{16} = 0 \text{ sisa } 1_{10} = 1_{16} \uparrow$$

Maka 378_{10} = $17A_{16}$ atau ditulis $017A_{16}$

Sehingga bisa dengan cepat kita uraikan ke dalam biner menjadi :

378_{10} = 0000 0001 0111 1010_2

Bilangan Oktal

Sistem bilangan oktal sering dipergunakan dalam prinsip kerja digital computer. Bilangan oktal memiliki basis delapan, maksudnya memiliki kemungkinan bilangan 1,2,3,4,5,6 dan 7. Posisi digit pada bilangan oktal adalah :

Tabel 3.11

8^4	8^3	8^2	8^1	8^0	8^{-1}	8^{-3}	8^{-3}	8^{-4}	8^{-5}

Penghitungan dalam bilangan oktal adalah:

0,1,2,3,4,5,6,7,10,11,12,13,14,15,16,17,20……………65,66,67,70,71…………..275,276,277,300…….dst.

10.5.1 Konversi Oktal ke Desimal

Bilangan oktal bisa dikonversikan dengan mengalikan bilangan oktal dengan angka delapan dipangkatkan dengan posisi pangkat.

Contoh :

226_8 = 2 x 8^2+ 2 x 8^1+ 6 x 8^0

= 2x64 + 2 x 8 + 6x1

= 128 + 16 + 6 =150_{10}

10.5.2 Konversi Bilangan Desimal ke Bilangan Oktal

Bilangan desimal bisa dikonversikan ke dalam bilangan oktal dengan cara yang sama dengan sistem pembagian yang dterapkan pada konversi desimal ke biner, tetapi dengan faktor pembagi 8.

Contoh : Bilangan 266_{10} dikonversikan ke bilangan oktal :

Tabel 3.12 Konversi Desimal ke Oktal

I	266: 8	=	33	sisa	2	LSD
II	33: 8	=	4	sisa	1	
					4	MSD

Maka hasilnya ➔ $266_{10} = 412_8$

Sisa pembagian yang pertama disebut dengan Least Significant Digit (LSD) dan sisa pembagian terakhhir disebut Most Significant Digit (MSD).

10.5.3 Konversi Bilangan Oktal ke Biner

Konversi bilangan oktal ke bilangan biner adalah sangat mudah dengan mengkonversikan masing-masing bilangan oktal ke dalam 3 bit biner. Tabel 3.13 menjunjukkan konversi bilangan oktal ke dalam biner.

Tabel 3.13 Konversi bilangan oktal ke dalam biner.

Oktal	0	1	2	3	4	5	6	7
Ekivalen Biner	000	001	010	011	100	101	110	111

Dengan demikiankita bisa mengkonversikan bilangan oktal ke biner adalah dengan mengkonversikan masing-masing bit bilangan oktal ke dalam masing-masing 3 bit biner.

Contoh : bilangan oktal 472_8dikonversikan kebilangan biner :

4	7	2
↓	↓	↓
100	111	010

Maka $472_8 = 100111010_2$

10.5.4 Konversi Bilangan Biner ke Bilangan Oktal

Konversi bilangan biner ke bilangan oktal adalah dengan mengelompokkan bilangan biner ke dalam 3 bit masing-masing dimulai dari LSB. Kemudian masing-masing kelompok dikonversikan ke dalam bilangan oktal.

Contoh : Bilangan biner **100111010_2** dikonversikan ke dalam bilangan oktal :

Kelompok 1 = $100_2 = 4_8$

Kelompok 2 = $111_2 = 7_8$

Kelompok 3 = $010_2 = 2_8$

Maka $100111010_2 = 472_8$

10.6 Sistem Kode

Pada umumnya manusia akan lebih mudah menggunakan bilangan desimal dalam sistem penghitungan langsung (tanpa alat pengkode). Berbeda dengan konsep peralatan elektronik seperti mesin hitung (kalkulator), komputer dan alat komunikasi handphone yang menggunakan bilangan logika biner 1 dan 0. Peralatan-peralatan tersebut termasuk kelompok perangkat digital yang hanya mengolah data berupa bilangan biner.

Untuk menghubungkan perhitungan logika perangkat digital dan perhitungan langsung yang dimengerti manusia, diperlukan sistem pengkodean dari bilangan biner ke desimal. Sistem pengkodean dari bilangan logika biner menjadi bilangan desimal lebih dikenal dengan sebutan BCD (*Binary Coded Desimal*).

10.6.1 Kode BCD

Sifat dari logika biner adalah sukar untuk dipahami secara langsung. Suatu kesulitan, berapakah nilai konversi jika kita hendak merubah bilangan biner $10010110_{(2)}$ menjadi bilangan desimal?.

Tabel 3.14 Kode BCD 8421

Desimal	BCD			
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Untuk menyelesaikan masalah tersebut, sudah barang tentu diperlukan waktu dan energi yang tidak sedikit. Untuk mempermudah dalam meyelesaikan masalah tersebut, diperlukan sistem pengkode BCD atau dikenal juga dengan

sebutan BCD 8421. Tabel 3.14 memperlihatkan kode BCD 4bit untuk digit desimal 0 sampai 9. Maksud sistem desimal terkode biner atau kode BCD *(Binary Coded Desimal)* bertujuan untuk membantu agar supaya konversi biner ke desimal menjadi lebih mudah. Kode BCD ini setiap biner memiliki bobot nilai yang berbeda tergantung posisi bitnya. Untuk bit paling kiri disebut MSB-*Most Significant Bit* mempunyai nilai desimal 8 dan bit paling rendah berada pada posisi bit paling kiri dengan nilai desimal 1 disebut LSB-*Least Significant Bit*. Oleh karena itu sistem pengkode ini dinamakan juga dengan sebutan kode BCD 8421. Bilangan 8421 menunjukkan besarnya pembobotan dari masing-masing bilangan biner 4bit.

Contoh 1 memperlihatkan pengubahan bilangan desimal 352 basis 10 ke bentuk kode BCD 8421.

Desimal	3	5	2
BCD	0011	0101	0010

Contoh 2 menyatakan pengubahan BCD 0110 1001 ke bentuk bilangan desimal basis 10.

BCD	0110	1001	.
Desimal	6	9	.

Contoh 3 memperlihatkan pengubahan bilangan desimal pecahan 53.52 basis 10 ke bentuk BCD 8421.

Desimal	5	3	.	5	2
BCD	0101	0011	.	0101	0010

Contoh 4 menyatakan pengubahan pecahan BCD 8421 ke bentuk bilangan desimal basis 10.

BCD	0111	0001	.	0000	1000
Desimal	7	1	.	0	8

Contoh 5 menyatakan pengubahan pecahan BCD 8421 ke bentuk bilangan desimal basis 10 dan ke konversi biner basis 2.

BCD	0101	0101	.	0101
Desimal	5	4	.	5

Desimal ke biner

I	54 : 2	=	27	sisa	0	**Hasil**
II	27 : 2	=	13	sisa	1	**110110 . 1**$_{(2)}$
III	13 : 2	=	6	sisa	1	
IV	6 : 2	=	3	sisa	0	
V	3 : 2	=	1	sisa	1	
VI	1 : 2	=	0	sisa	1	
	I	0,5 × 2		=	1,0	
	II	0,00 × 2		=	0,0	

Biner	1	0	0	0	1	0	1	0	.	1	0	1
Desimal	128		+		8	+	2		.	0,5	+	0,125
Hasil							138.625					
BCD	1		3				8		.	6	2	5
	0001		0011				1000		.	0110	0010	0101

10.3 Rangkuman

- ✓ Semua sistem bilangan dibatasi oleh apa yang dinamakan Radik atau Basis, yaitu notasi yang menunjukkan banyaknya angka atau digit suatu bilangan tersebut
- ✓ Bilangan desimal disebut dengan bilangan yang mempunyai bobot radik 10 Urutan penulisan sistem bilangan ini adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, dan 9
- ✓ Nilai suatu sistem bilangan desimal memiliki karakteristik dimana besarnya nilai bilangan tersebut ditentukan oleh posisi atau tempat bilangan tersebut berada
- ✓ bilangan biner hanya menggunakan dua simbol, yaitu 0 dan 1. Bilangan biner dinyatakan dalam radik 2 atau disebut juga dengan sistem bilangan basis 2
- ✓ Bilangan biner yang terletak pada kolom sebelah kanan yang dibatasi bilangan 2^0 biasa disebut bit yang kurang signifikan (*LSB, Least Significant Bit*), sedangkan kolom sebelah kiri dengan batas bilangan 2^4 dinamakan bit yang paling significant (MSB, Most Significant Bit).
- ✓ Sistem bilangan heksadesimal memiliki radik 16 dan disebut juga dengan sistem bilangan basis 16
- ✓ Manfaat dari bilangan heksadesimal adalah kegunaannya dalam pengubahan secara langsung dari bilangan biner 4-bit.
- ✓ Bila kita hendak mengkonversi bilangan heksadesimal ke bilangan desimal, hal penting yang perlu diperhatikan adalah banyaknya bilangan berpangkat menunjukkan banyaknya digit bilangan heksadesimal tersebut
- ✓ Bilangan oktal memiliki basis delapan, maksudnya memiliki kemungkinan bilangan 1,2,3,4,5,6 dan 7
- ✓ Sistem pengkodean dari bilangan logika biner menjadi bilangan desimal lebih dikenal dengan sebutan BCD

10.4 Tugas

1. Carilah informasi tentang Bilangan bebasis yang dipergunakan disamping biner, oktal dan hexa desimal. Dimana digunakannya
2. Mengapa hanya tiga basis bilangan saja yang digunakan dalam dunia digital dan komputer?.

10.5 Tes Formatif

1. Jelaskan yang dimaksud dengan bilangan desimal?
2. Jelaskan yang dimaksud dengan bilangan hexa desimal?
3. Jelaskan yang dimaksud dengan bilangan oktal ?
4. Bilangan desimal 100 jika dijadikan bilangan berbasis 8(oktal) adalah?
5. Bilangan desimal 200 jika dijadikan bilangan berbasis 2(biner) adalah?
6. Bilangan desimal 1000 jika dijadikan bilangan berbasis 16(hexa desimal) adalah?
7. Bilangan biner sebagai berikut 1001 1011 0110 jika dinyatakan dalam oktal besarnya adalah?
8. Bilangan biner sebagai berikut 1001 1011 0110 jika dinyatakan dalam desimal besarnya adalah?
9. Bilangan biner sebagai berikut 1001 1011 0110 jika dinyatakan dalam hexa desimal besarnya adalah?
10. Nyatakan pengubahan BCD 0110 1001 ke bentuk bilangan desimal basis 10?
11. Ubahlah bilangan desimal 352 basis 10 ke bentuk kode BCD 8421?

10.6 Jawaban Tes Formatif

1. Jelaskan yang dimaksud dengan bilangan desimal?
2. Jelaskan yang dimaksud dengan bilangan hexa desimal?
3. Jelaskan yang dimaksud dengan bilangan oktal ?
4. Bilangan desimal 100 jika dijadikan bilangan berbasis 8(oktal) adalah?
5. Bilangan desimal 200 jika dijadikan bilangan berbasis 2(biner) adalah?
6. Bilangan desimal 1000 jika dijadikan bilangan berbasis 16(hexa desimal) adalah?
7. Bilangan biner sebagai berikut 1001 1011 0110 jika dinyatakan dalam oktal besarnya adalah?
8. Bilangan biner sebagai berikut 1001 1011 0110 jika dinyatakan dalam desimal besarnya adalah?
9. Bilangan biner sebagai berikut 1001 1011 0110 jika dinyatakan dalam hexa desimal besarnya adalah?
10. Nyatakan pengubahan BCD 0110 1001 ke bentuk bilangan desimal basis 10?
11. Ubahlah bilangan desimal 352 basis 10 ke bentuk kode BCD 8421?

10.7 Lembar Kerja

Bagian 1 Pengalih Desimal ke Biner

Tujuan Instruksional Khusus

Setelah selesai praktek Peserta didik diharapkan dapat:

⇒ Membangun rangkaian pengalih bilangan Desimal ke bilangan Biner

⇒ Menyusun tabel kebenaran rangkaian pengalih

⇒ Memeriksa tabel kebenaran dengan valensi Biner

⇒ Menerapkan aturan pengalih bilangan Desimal ke Bilangan Biner.

Waktu 5 x 45 menit

Alat dan Bahan

Alat Alat:

⇒ Catu daya 5V	1	buah
⇒ Trainer digital	1	buah
⇒ Kabel penghubung		Secukupnya

Bahan:

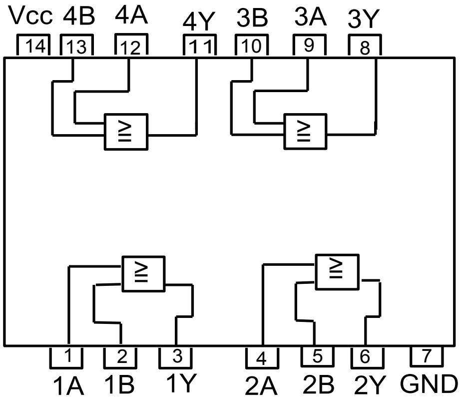
⇒ IC 74LS32	2	buah

Langkah Kerja

1. Persiapan alat dan bahan
2. Buatlah rangkaian seperti gambar 2
3. Lakukan percobaan sesuai tabel kebenaran
4. Buatlah rangkaian seperti gambar 3
5. Lakukan percobaan sesuai tabel kebenaran
6. Buatlah rangkaian seperti gambar 4
7. Lakukan percobaan sesuai tabel kebenaran
8. Buatlah rangkaian seperti gambar 5
9. Lakukan percobaan sesuai tabel kebenaran
10. Periksa apakah data percobaan pada tabel kebenaran sesuai dengan valensi Biner
11. Definisikan aturan pengalihan dari bilangan Desimal ke bilangan Biner
12. Gambarkan data-data dan tabel; kebenaran ke gambar bentuk pulsa

Cara Kerja / Petunjuk

1. Konstruksi IC



Gambar 1. 74LS32

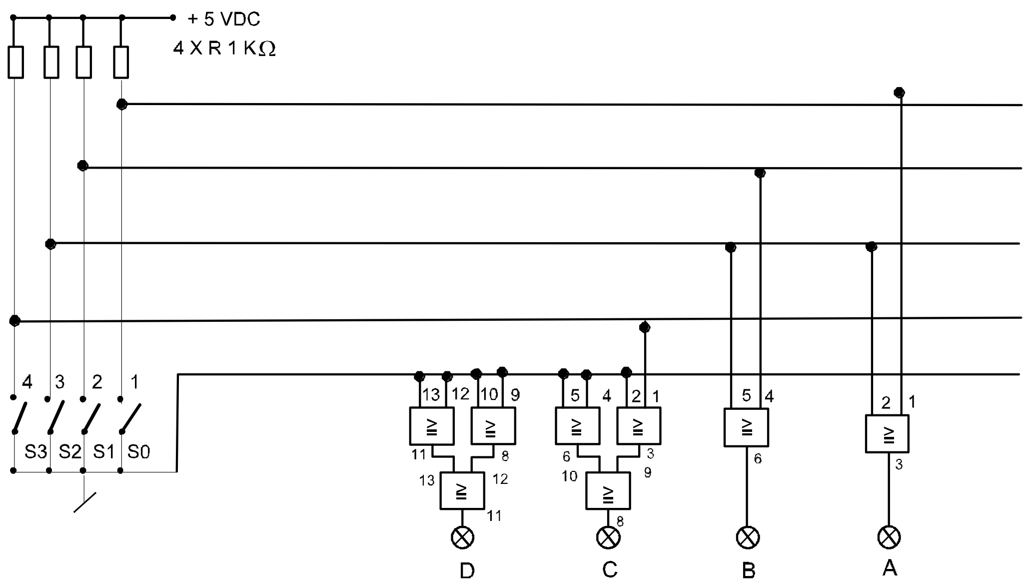
2. Periksakan rangkaian yang anda buat pada instruktur sebelum rangkaian dihubungkan ke sumber tegangan

Tugas

Untuk langkah 2

Rangkaian pengalih bilangan Desimal 1-4 ke bilangan Biner

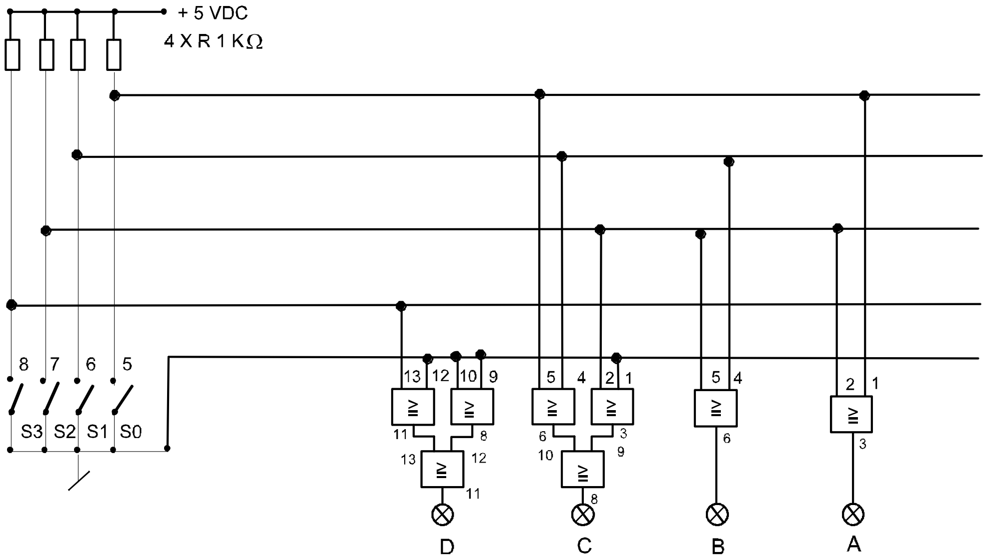
Gambar 2.



Untuk langkah 4

Rangkaian pengalih bilangan Desimal (5-8) ke bilangan Biner

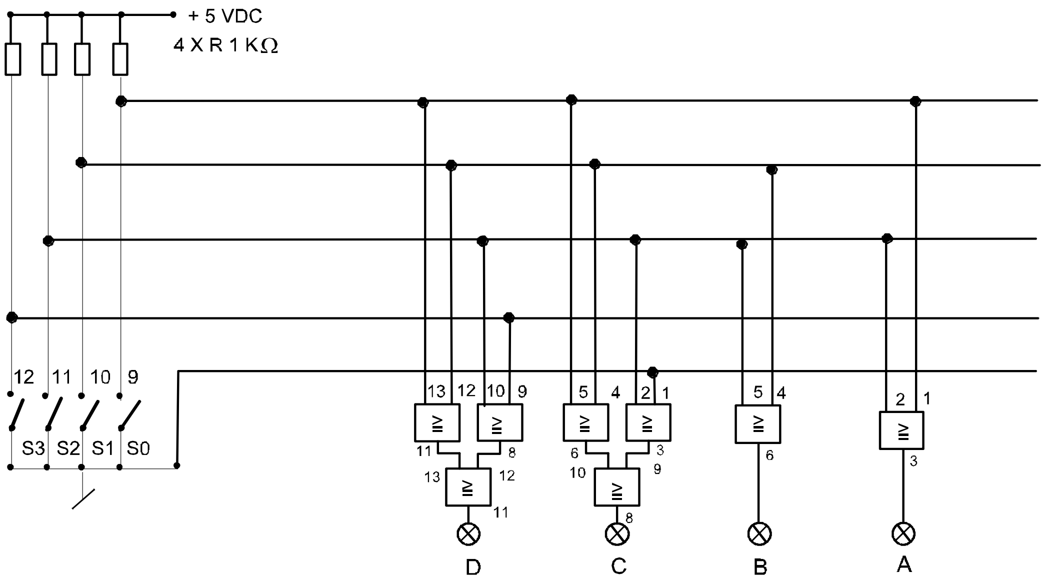
Gambar 3.



Untuk langkah 6

Rangkaian pengalih bilangan Desimal (9-12) ke bilangan Biner

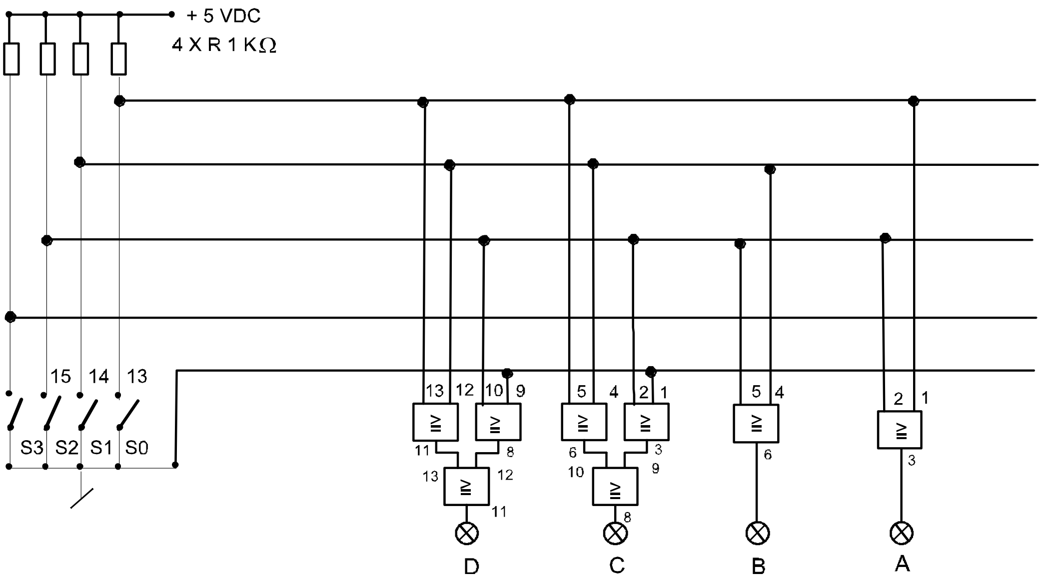
Gambar 4.



Untuk langkah 8

Rangkaian pengalih bilangan Desimal (13-15) ke bilangan Biner

Gambar 5.



Tabel kebenaran

Untuk langkah 3

Desimal	INPUT				OUTPUT				Biner
	S3	S2	S1	S0	D	C	B	A	
1	0	0	0	1					
2	0	0	1	0					
3	0	1	0	0					
4	1	0	0	0					

Untuk langkah 5

5	0	0	0	1					
6	0	0	1	0					
7	0	1	0	0					
8	1	0	0	0					

Untuk langkah 7

9	0	0	0	1					
10	0	0	1	0					
11	0	1	0	0					
12	1	0	0	0					

Untuk langkah 9

13	0	0	0	1					
14	0	0	1	0					
15	0	1	0	0					

Untuk langkah 10

1. Nilai valensi dari digit Code Biner

Digit Code Biner pada	D	C	B	A
Nilai Valensi				

2. Bagaimana cara memeriksa kembali data pengalihan bilangan desimal ke bilangan Biner ?

Bilangan Desimal = ...+.........+..........+............

3. Periksalah kembali data-data dibawah ini, dengan menentukan nilai valensinya

Desimal	Nilai valensi	Biner
3		
5		
10		
15		

Untuk langkah 11

1. Sebuah rangkaian pengalih bilangan desimal ke bilangan Biner dapat bdibuat dengan mempergunakan :..
2. Aturan yang berlaku untuk pengalihan bilangan desimal ke bilangan Biner adalah

   Untuk A : Amempunyai nilai ....

   bila A = 1 berlaku untuk semua bilangan desimal ....oleh sebab itu A adalah terjadi secara ....

   Untuk B : B mempunyai nilai ....

   Bila B = 1 berlaku untuk bilangan desimal, yang mengandung sebuah ....oleh sebab itu B berubah dalam irama ....

   Untuk C : C mempunyai nilai ....

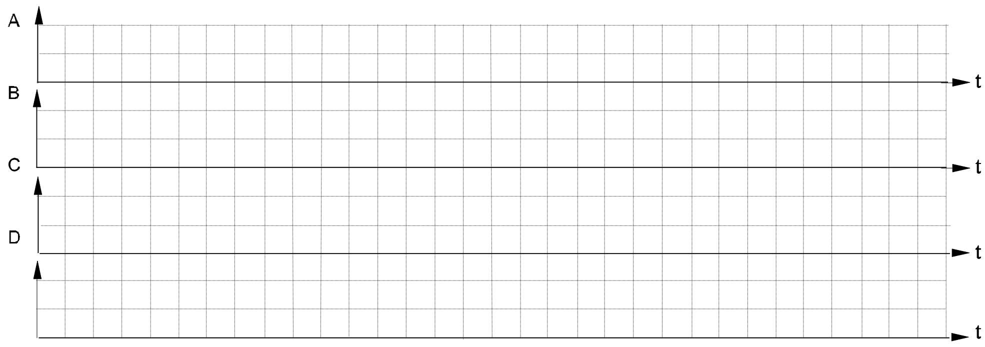
   Bila C = 1 berlaku untuk bilangan desimal yang mengandung sebuah ....oleh karena itu Cberubah dalam irama ....

   Untuk D : D mempunyai nilai..

   Bila D = 1 berlaku untuk bilangan desimal yang mengandung sebuah ....oleh sebab itu D berubah dalam irama ....

Untuk langkah 12

Grafik yang menggambarkan perubahan bilangan desimal ke bilangan Biner



Bagian 2 Pengalih Biner Ke Desimal

Tujuan Instruksional khusus

Setelah kegiatan praktek diharapkan peserta dapat:

⇒ Membangun rangkaian pengalih bilangan biner ke bilangan desimal.

⇒ Menyusun tabel kebenaran rangkaian pengalih.

⇒ Memeriksa tabel kebenaran dengan valensi biner.

⇒ Menerapkan hukum pengalih bilangan biner ke bilangan desimal.

Waktu 4 x 45 Menit

Alat dan Bahan

⇒ Trainer Digital / Papan Percobaan

⇒ Catu daya 5 V DC

⇒ IC 7404

⇒ IC 7421

⇒ Modul LED

⇒ Modul Resistor

⇒ Kabel Penghubung

⇒ Toll sheet

Keselamatan Kerja

⇒ Gunakan pakaian kerja dengan benar

⇒ Hati - hati memasang dan melepas IC

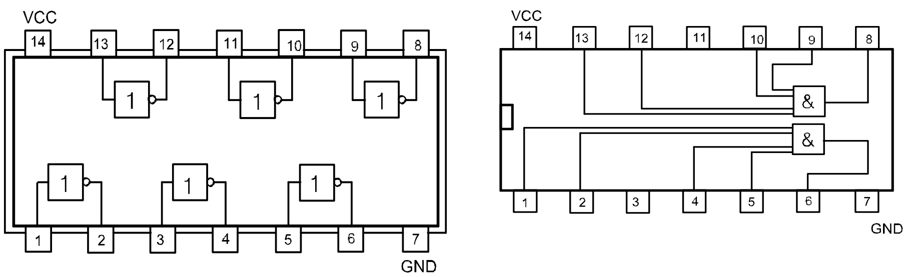
⇒ Hindari hubung singkat

Langkah Kerja

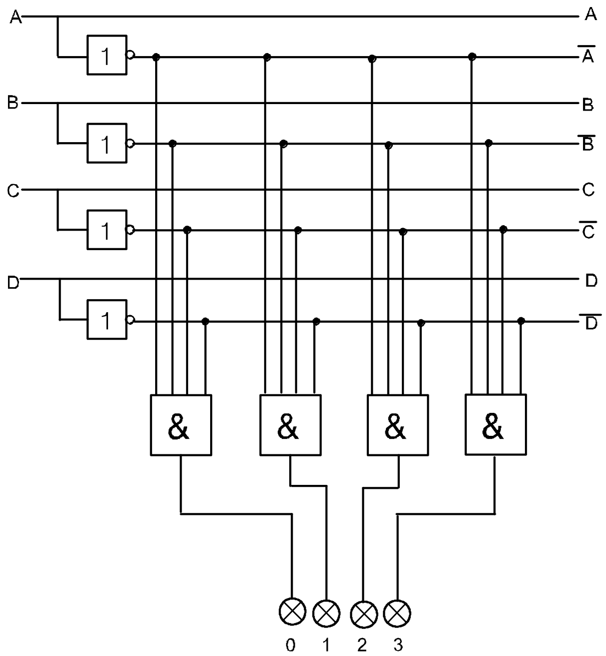
1. Buat rangkaian seperti gambar 1 sampai dengan 4.
2. Gunakan saklar, letakkan pada input bilangan biner.
3. Catat hasil tingkat keluaran dalam tabel kebenaran.
4. Periksa apakah sesuai dengan valensi biner.
5. Definisikan dari pengalih bilangan biner ke bilangan desimal.

Cara Kerja / Petunjuk

Konstruksi IC 74 04 dan IC 74 21

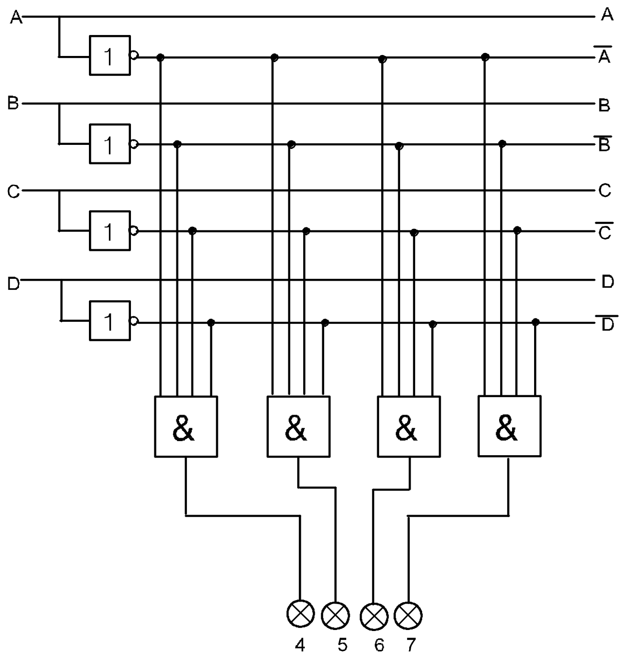


Rangkaian Pengalih bilangan biner ke bilangan desimal (0-3)



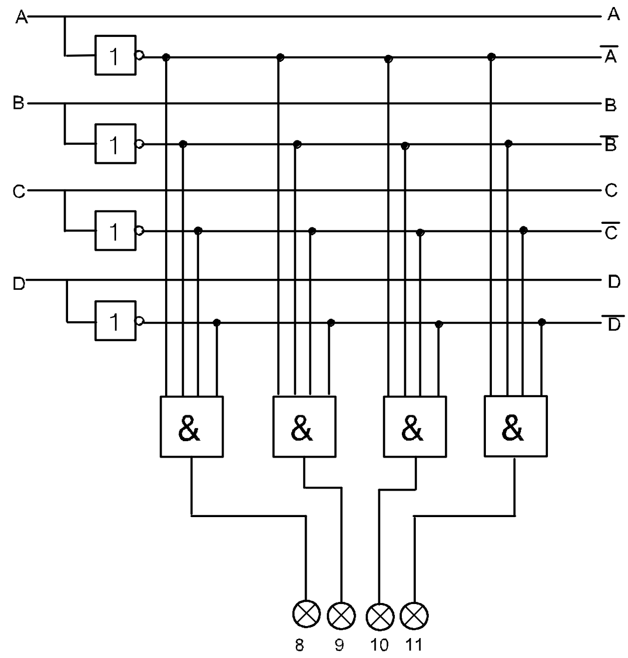
Gambar 1.

Rangkaian Pengalih bilangan biner ke bilangan desimal (4-7)



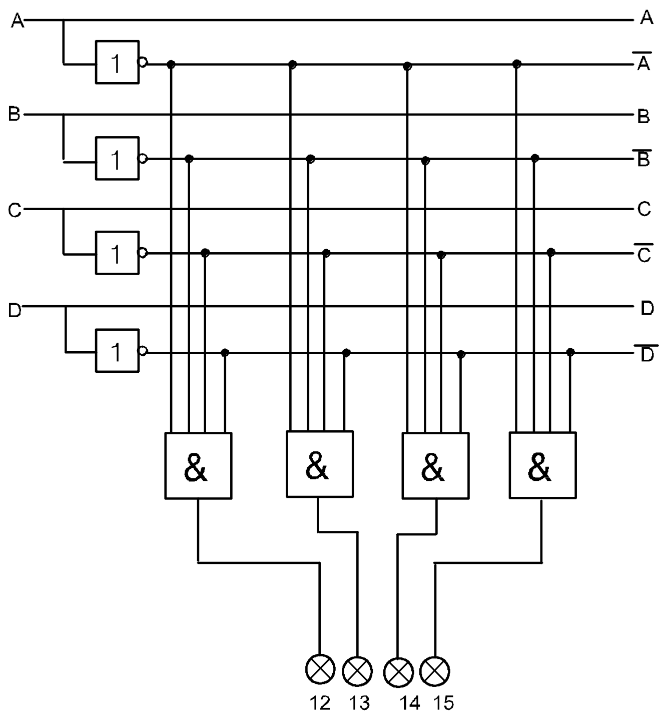
Gambar 2.

Rangkaian Pengalaih bilangan biner ke bilangan desimal (8-11)



Gambar 3.

Rangkaian Pengalih bilangan biner ke bilangan desimal (12-15)



Gambar 4.

Untuk Langkah 3

Tabel Kebenaran

BINER				RANGKAIAN	DESIMAL
D	C	B	A		
0	0	0	1	1	
0	0	0	0		
0	0	1	1		
0	0	1	0		
0	1	0	0	2	
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0	3	
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0	4	
1	1	0	1		
1	1	1	0		
1	1	1	1		

Untuk Langkah 4

1. Berapa hasil, yang harus diperhitungkan

2. Alihkan bilangan biner ini ke bilangan desimal.

   a. 0001 = ...

   b. 0101 = ...

c. 1001 = ...

d. 1010 = ...

e. 1111 = ...

Untuk Langkah 5

Pengalih bilangan biner ke bilangan desimal dapat dibangun dengan gerbang

....

Hukum dari pengalihan.

a. Untuk A...

....

b. Untuk B

....

c. Untuk C

....

d. Untuk D

....

Bagian 3 Dekoder dan 7 segment

Tujuan Instruksional Khusus

Setelah selesai praktek diharapkan peserta dapat:

⇒ Menentukan dekoder yang tepat untuk seven (7) segment

⇒ Menghitung tahanan depan untuk setiap segment dengan benar

⇒ Merencanakan rangkaian dekoder dengan benar

⇒ Membuat rangkaian aplikasi sederhana dari dekoder seven segment yang dikehendaki oleh penghitungan dengan benar.

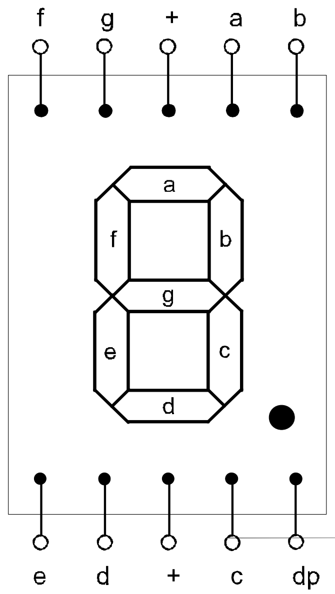
Waktu 16 x 45 menit

Alat Bantu / Persiapan

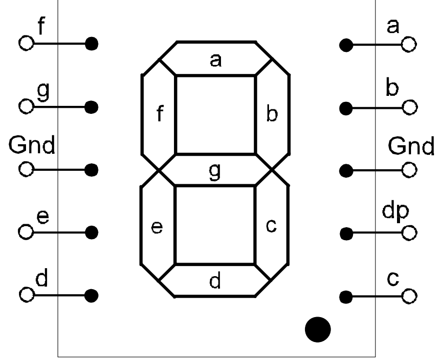
⇒	Trainer digital / bread board	1 buah
⇒	Catu daya 5 V	1 buah
⇒	TTL generator	1 buah
⇒	Kabel penghubung	secukupnya
⇒	IC 7447	1 buah
⇒	IC 7448	1 buah
⇒	IC 7490	1 buah
⇒	IC 7404	1 buah
⇒	IC 7408	1 buah
⇒	Seven segment R 306	1 buah
⇒	Seven segment R5 587	1 buah
⇒	Resistor (harga ditentukan sendiri)	

Petunjuk

1. Data Book IC dan Seven Segment



Anoda Bersama
TFK-605 D100 PAG



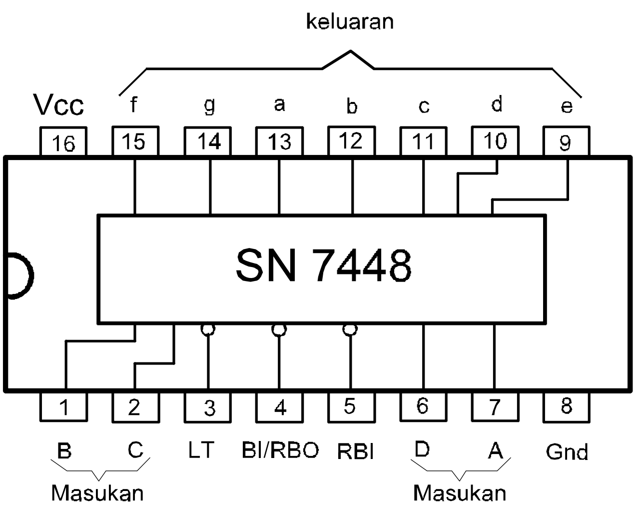
Katoda Bersama
RS - 587

DESIMAL OR FUNCTION	INPUTS						BI/RBO	OUTPUTS						
	LT	RB1	D	C	B	A		a	b	c	d	e	f	g
0	H	H	L	L	L	L	H	H	H	H	H	H	H	L
1	H	X	L	L	L	H	H	L	H	H	L	L	L	L
2	H	X	L	L	H	L	H	H	H	L	H	H	L	H
3	H	X	L	L	H	H	H	H	H	H	H	L	L	H
4	H	X	L	H	L	L	H	L	H	H	L	L	H	H
5	H	X	L	H	L	H	H	H	L	H	H	L	H	H

6	H	X	L	H	H	L	H	L	L	H	H	H	H	H
7	H	X	L	H	H	H	H	H	H	H	L	L	L	L
8	H	X	H	L	L	L	H	H	H	H	H	H	H	H
9	H	X	H	L	L	H	H	H	H	H	L	L	H	H
10	H	X	H	L	H	L	H	L	L	L	H	H	H	H
11	H	X	H	L	H	H	H	L	L	H	H	L	L	H
12	H	X	H	H	L	L	H	L	H	L	L	L	H	H
13	H	X	H	H	L	H	H	H	L	L	H	L	H	H
14	H	X	H	H	H	L	H	L	L	L	H	L	H	H
15	H	X	H	H	H	H	H	L	L	L	L	L	L	L
BI	X	X	X	X	X	X	L	L	L	L	L	L	L	L
RBI	H	L	L	L	L	L	L	L	L	L	L	L	L	L
LT	L	X	X	X	X	X	H	H	H	H	H	H	H	H

Konfigurasi IC 7448 dan Tabel Kebenaran

- Konfigurasi



- Tabel Kebenaran

DESIMAL OR FUNCTION	INPUTS						BI/RBO	OUTPUTS							Ket
	LT	RB1	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	ON	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	OFF	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	ON	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	ON	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	OFF	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	OFF	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	

H = high level , L = Low level, X = irrelevant

Keterangan :

X = sinyal " H " atau " L "

1. Pada tampilan nol, masukan RBI pada kondisi sinyal ‘ H “ dan mauskan A, B, C, d pada kondisi sinyal “ L “
2. Jika masukan B1/RBQ pada kondisi sinyal “ L “ dan variabel masukan yang lain tidak berpengaruh.
3. Semua segment (a .... δ) berlogika “ L “ jika RBI, A, B, C, dan D serta B1/RBQ pada kondisi “ L “
4. Jika berlogika “ L “ dan B1/RBQ berlogika “ H “ maka semua segment (a - g) akan berlogika “ H “ dan masukan A, B, C, D dan RB1 tidak berpengaruh.

Langkah Kerja

1. Buatlah rangkaian perencanaan yang dapat mengoperasikan 7-segment sebagai penampil bilangan biner (BCD) ke seven segment. Sebelum merencanakan pelajari data-data IC dekoder dan data-data kedua segment tersebut.
2. Hitunglah tahanan depan dari setiap segment untuk kedua 7-segment itu sesuai dengan data yang diinginkan, lalu catat hitungan itu pada lembar yang tersedia.

   Data yang diinginkan supaya setiap segment dapat menyala adalah :

   - Untuk 7-segment “ Common Anoda”

     UF = 1,6 V

     IF = 3,5 mA
   - Untuk 7-segment “ Common Katoda”

     UF = 1,7 V

     IF = 12 mA
   - Tegangan sumber 5 Vdc
3. Sesudah menghitung konsultasikan hasil hitungan anda dengan instruktur
4. Cobalah hasil rencana rangkaian anda dan hasil hitungan anda tersebut pada trainer digital.
5. Berilah masukan rangkaian itu melalui saklar yang ada pada trainer digital dengan ketentuan urutan DCBA sesuai input dari IC dekoder yang anda gunakan.
6. Buatlah tabel 7-Segment (000-1111) pada tabel yang tersedia.

Catatan : periksakan rangkaian pada Instruktur sebelum dicoba.

Langkah 1

a. Gambar rangkaian :(Seven Segment “Katoda Bersama”) dengan dekodernya.

b. Gambar rangkaian :(Seven Segment “Anoda Bersama”) dengan dekodernya.

Langkah 2

Menghitung tahanan depan seven segment ("Katoda Bersama")

UF = 1,7 V; IF = 12 mA

Rd = ...

menghitung tahanan depan seven segment ("Anoda Bersama")

UF = 1,6 V; IF = 3,5 mA

Rd = ...

Langkah 6

Saklar masukan				**Keluaran (segment)**							**Penampilan**
D	C	B	A	a	b	c	d	e	f	g	Seven Segment
0	0	0	0								0
0	0	0	1								1
0	0	1	0								2
0	0	1	1								3
0	1	0	0								4
0	1	0	1								5
0	1	1	1								6
1	0	0	0								7
1	0	0	1								8
1	0	1	0								9

Tugas

1. Buatlah rangkaian perhitungan 0-99 dengan IC yang sudah disediakan serta seven segment hasil rancangan anda dan cobalah.

2. Buatlah rangkaian penghitungan -0-60 seperti diatas dan cobalah.

3. Buatlah rangkaian penghitungan 0-12 seperti halaman sebelumnya lalu cobalah

4. Buatlah secara kelompok satu buah rangkaian jam digital / yang menghitung 12 jam 60 menit detik kembali 00 00 00 (00 jam 00 menit 00 detik) dengan dikendalikan oleh TTL generator sebagai “Clok-nya.

Pertanyaan

1. Mengapa dekoder 7447 atau 7448 dengan seven segment tidak dapat menampilkan bilangan diatas desimal 9 (1001) ?

....

....

....

....

....

2. Jika mau membuat penampil sampai dengan desimal 15 (1111) bolehkah menggunakan seven segment tersebut ? beri alasannya !

....

....

....

....

....

3. Buatlah kesimpulan tentang seven segement yang “Common Anoda” dan Common Katoda”.

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

....

KEGIATAN BELAJAR 11 : ALJABAR BOOLE

11.1 Tujuan Pembelajaran

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan Konsep dasar aljabar Boolean pada gerbang logika digital.
- ✓ Menjelaskan Tabulasi dua elemen biner pada sistem penjumlahan aljabar Boolean.
- ✓ Menjelaskan Tabulasi dua elemen biner pada sistem perkalian aljabar Boolean.
- ✓ Menjelaskan Tabulasi dua elemen biner pada sistem inversi aljabar Boolean.
- ✓ Menjelaskan Penyederhanaan rangkaian gerbang logika digital dengan aljabar Boolean.

11.2 Uraian Materi

ALJABAR BOOLE

INFORMASI

A. Pertentangan LOGIKA (LOGICAL INVERSION)

Logika (Logic) memberi pembatasan yang pasti dari suatu keadaan sehingga suatu keadaan tidak dapat berada dalam dua ketentuan sekaligus, oleh karena itu dalam logika dikenal aturan-aturan sebagai berikut :

- Suatu keadaan tidak dapat dalam keduanya benar dan salah sekaligus
- Masing-masing adalah hanya benar atau salah
- Suatu keadaan disebut benar bila tidak salah

Dua keadaan yang saling bertentangan itu dalam Aljabar Boole ditunjukkan dengan dua konstanta, yaitu Logika “1” dan logika “0”.

Misalnya :

Logika “1”	⇔	Logika “0”
Benar	⇔	Salah
Basah	⇔	Kering
Siang	⇔	Malam
ON	⇔	OFF
Positip	⇔	NEGATIP

B. POSTULATE PADA ALJABAR BOOLE

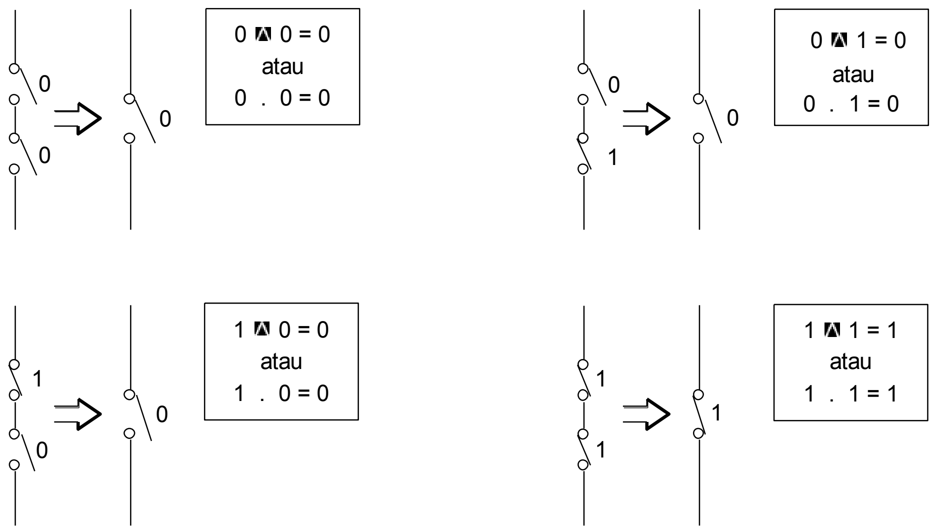
Pada Aljabar Boole aturan dasarnya dapat disebut dengan postulate. Dimana aturan tersebut merupakan penjalin dari konstanta gerbang dasar AND, OR dan NOT.

Aljabar Boole sangat dekat hubungannya dengan Aljabar himpunan maka untuk penulisan beberapa fungsinya dapat menggunakan tanda titik (.) untuk *fungsi AND* dan tanda plus (+) untuk *fungsi OR* seperti contoh :

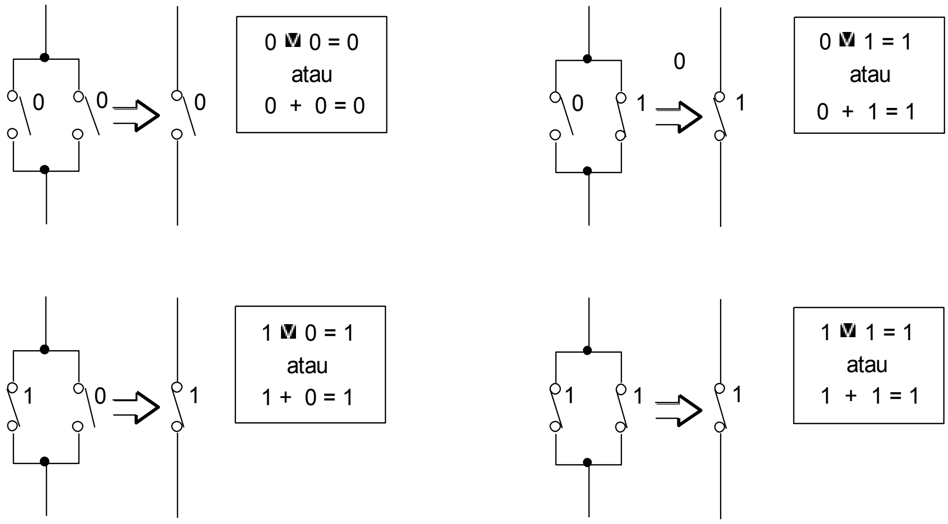
A ∧ B dapat ditulis A . B atau AB

A ∨ B dapat ditulis A + B

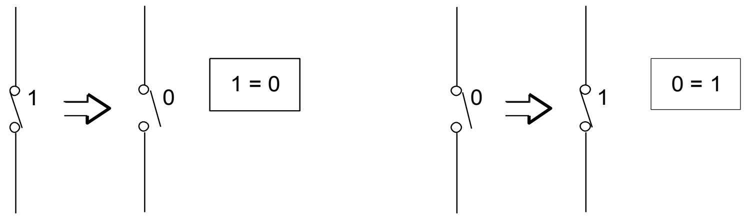
1. Postulate Gerbang AND



2. Postulate Gerbang OR



3. Postulate Gerbang NOT



C. HUKUM - HUKUM DALAM ALJABAR BOOLE

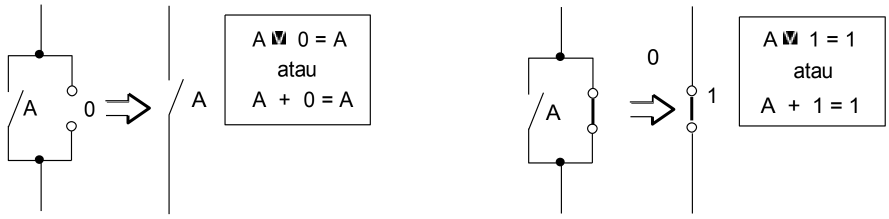
Aturan dan hukum dalam Aljabar Boole yang telah ditetapkan sebagian sama dengan Aritmatika atau Aljabar biasa, dimana untuk Aljabar Boole berlaku hukum - hukum seperti dibawah ini :

1. Hukum Penjalinan dengan suatu Konstanta

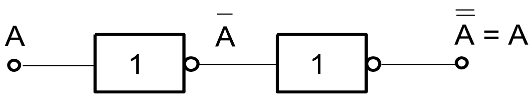
a. Konjungsi



b. Disjungsi

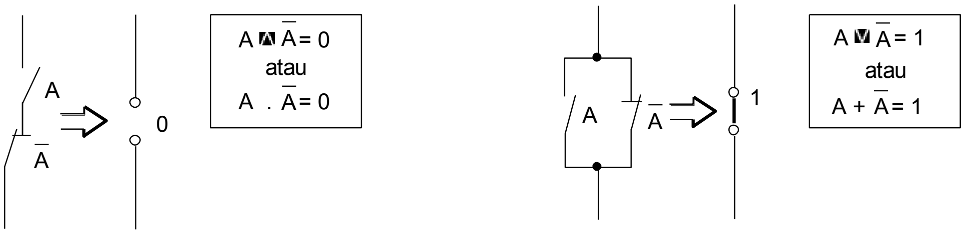


2. Hukum Pembalikan Dua Kali



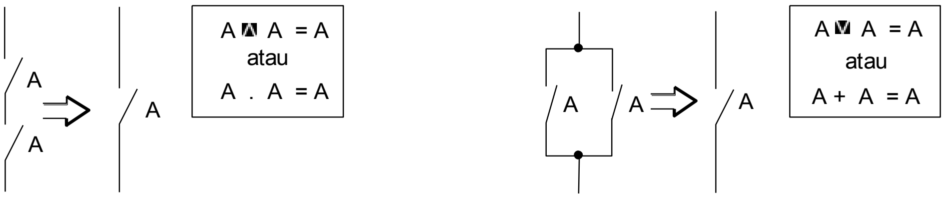
A	$\overline{A}$	$\overline{\overline{A}}$
0	1	0
1	0	1

3. Hukum Komlementasi



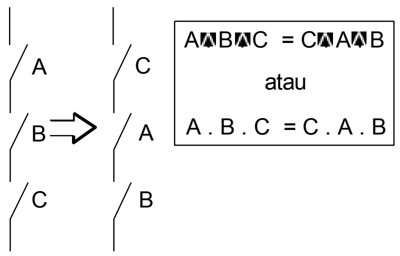
4. Hukum Perluasan (Idempotent)

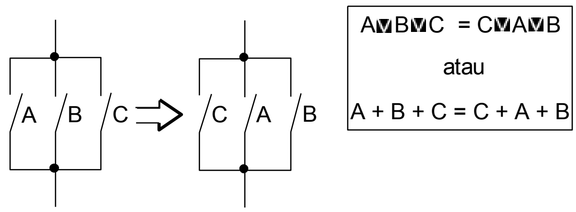
Suatu variabel masukan dapat dijalin berulang-ulang dengan diri sendiri baik secara fungsi AND maupun OR tanpa merubah hasil akhir.



5. Hukum Komutatip

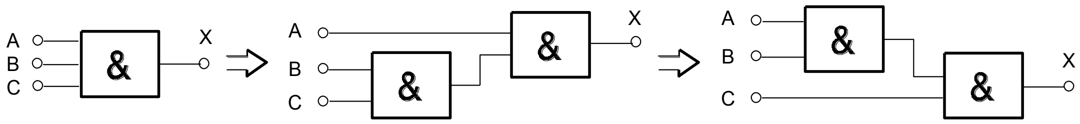
Variabel masukan yang dikaitkan dengan hanya satu jenis jalinan dapat saling dipertukarkan pada operasinya.



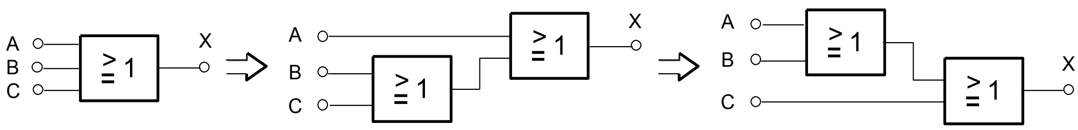


6. Hukum Assosiatip

Pada penjalinan yang sejenis, tanda kurang dapat dihilangkan atau dibentuk tanda kurung baru atau elemen-elemen di dalam kurung dapat dipertukarkan.



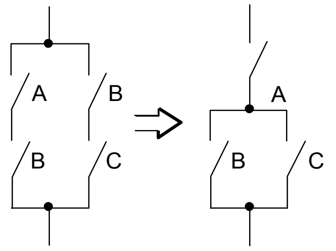
X = A . B . C = A . (B . C) = (A . B) . C



X = A + B + C = A + (B + C) = (A + B) + C

Hukum Distributip

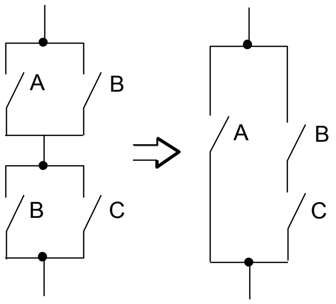
Pada suatu operasi perhitungan terdapat penjalinan antara Konjungsi (AND) dan Disjungsi (OR), maka berlaku aturan berikut :



$$(A \wedge B) \vee (A \wedge C) = A \wedge (B \vee C)$$

atau

$$(A \cdot B) + (A \cdot C) = A \cdot (B + C)$$



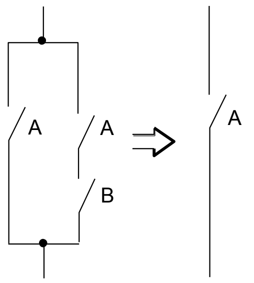
$$(A \vee B) \wedge (A \vee C) = A \vee (B \wedge C)$$

atau

$$(A + B) \cdot (A + C) = A + (B \cdot C)$$

Hukum Absorbsi (Penyerapan)

Suatu operasi hitungan dengan tiga suku (dua variabel) dan dua tanda jalinan yang berbeda , dapat diserap menjadi satu suku.



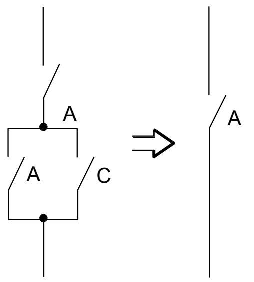
$$A + (A \cdot B) = A$$

<u>Bukti</u> : $A + (A \cdot B) = (A + A) \cdot (A + B)$

$= A \cdot (1 + B)$

$= A \cdot 1$

$= A$



$$A \cdot (A \cdot B) = A$$

<u>Bukti</u> : $A \cdot (A \cdot B) = (A \cdot A) \cdot (A \cdot B)$

$= A + (A \cdot B)$

$= A \cdot (1 + B)$

$= A \cdot 1$

$= A$

7. Hukum - Hukum Demogram

a) Hukum Demogram I

Pengalian suatu fungsi AND yang terdiri dari elemen-elemen Variabel yang dibalikkan, dapat menjadi fungsi OR yang dibalikkan

$\bar{A} . \bar{B} = \overline{A + B}$ atau $\bar{A} \wedge \bar{B} = \overline{A \vee B}$

b) Hukum Demogram II

Pengalihan suatu fungsi OR dari elemen-elemen Variabel yang dibalikkan dapat menjadi fungsi AND yang dibalikkan

$\bar{A} + \bar{B} = \overline{A . B}$ atau $\bar{A} \vee \bar{B} = \overline{A \wedge B}$

Latihan

1. Apa yang dimaksud dengan pertentangan logika ? Jelaskan!
2. Pada Aljabar Boole aturan dasar (Operasi Dasarnya) disebut dengan postulate. Dimana aturan tersebut merupakan penjalinan dari konstanta gerbang dasar AND, OR dan NOT. Gambarkan dan jelakan postulat dari ketiga macam gerbang dasar tersebut.
3. Buktikan :

   a. $A + \bar{A}B = A + B$

   b. $(A + B)(A + C) = A + BC$

   c. $A\bar{B}C\bar{D} + A\bar{B}CD + ABC\bar{D} + ABCD = AC$

Jawaban

1. Pertentangan Logika adalah : pembatasan yang pasti yang diberikan logika, sehingga suatu keadaan tidak dapat dalam dua keadaan sekaligus. Dua keadaan ini harus selalu bertentangan seperti :

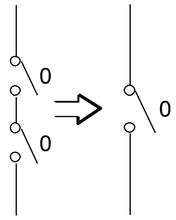
   "1" ⇔ "0"

   "ON" ⇔ "OFF"

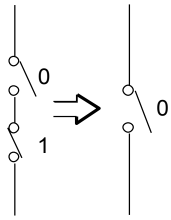
Benar ⇔ “Salah” dan seterusnya

2. Postulate AND, OR dan NOT

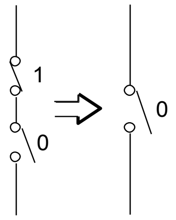
a. Postulate Gerbang AND



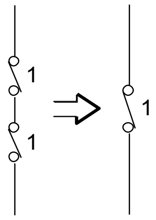
$0 \wedge 0 = 0$
atau
$0 \,.\, 0 = 0$



$0 \wedge 1 = 0$
atau
$0 \,.\, 1 = 0$

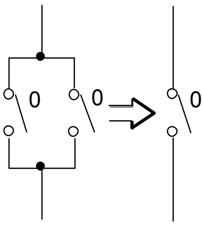


$1 \wedge 0 = 0$
atau
$1 \,.\, 0 = 0$

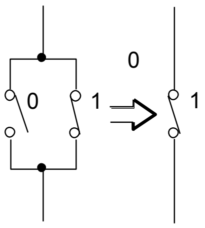


$1 \wedge 1 = 1$
atau
$1 \,.\, 1 = 1$

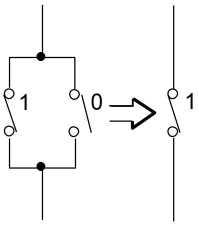
b. Postulate Gerbang OR



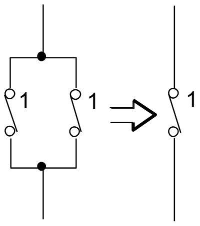
$0 \vee 0 = 0$
atau
$0 + 0 = 0$



$0 \vee 1 = 1$
atau
$0 + 1 = 1$

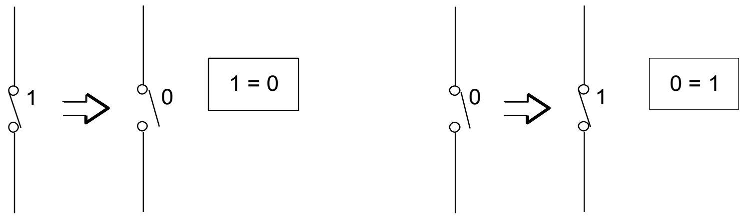


$1 \vee 0 = 1$
atau
$1 + 0 = 1$



$1 \vee 1 = 1$
atau
$1 + 1 = 1$

c. Postulate Gerbang NOT



3 a. $A + \overline{A}B = A + B$

Bukti :

$A + \overline{A}B = (A . 1) + AB$

$= A . (1 + B) + \overline{A}B$

$= A . 1 + AB + \overline{A}B$

$= A + AB + \overline{A}B$

$= A + B (A + \overline{A})$

$= A + B . 1$

$= A + B$

3 b. $(A + B) (A + C) = A + BC$

Bukti :

$(A + B) (A + C) = AA + AC + AB + BC$

$= A + AC + AB + BC$

$= (1 + C) + AB + BC$

$= A . 1 + AB + BC$

$= A + AB + BC$

$= A. 1 + BC$

$= A + BC$

3 c. $A\overline{B}C\overline{D} + A\overline{B}CD + ABC\overline{D} + ABCD = AC$

Bukti :

$= A\overline{B}C\,(\overline{D} + D) + ABC\,(\overline{D} + D)$

$= A\overline{B}C\,(1) + ABC\,(1)$

$= A\overline{B}C + ABC$

$= AC\,(\overline{B} + B)$

$= AC\,(1)$

$= AC$

Diagram Karnaugh

1. INFORMASI

Diagram karnaugh disebut juga dengan peta karnaugh, yaitu suatu cara untuk menyelesaikan persoalan logika. Pada peta karnaugh terdapat beberapa kotak segi empat, dimana satu kotak dapat dikatakan divisi. Setiap divisi dapat di isi dengan nilai logika keluaran dari hasil variasi beberapa buah variabel masukan yang merupakan pindahan dari suatu tabel kebenaran.

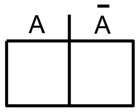
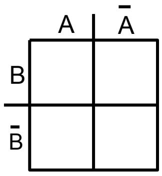
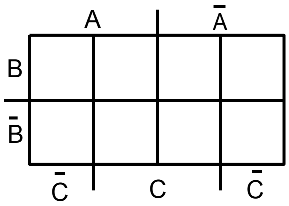
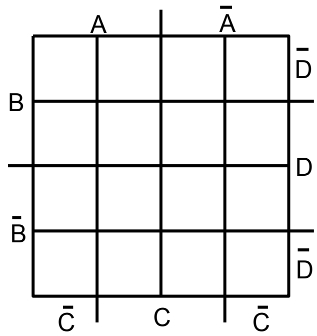
Jumlah kotak pada diagram karnaugh sama banyaknya dengan jumlah kombinasi yang mungkin di bentuk oleh variabel masukan. Jumlahnya dapat di hitung dengan

Rumus 2n kemungkinan kombinasi

n = jumlah variabel.

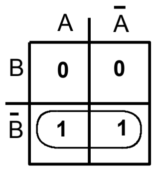
2. Bentuk Blok Diagram Karnaugh

	A	$\overline{A}$
B	$A \wedge B$	$\overline{A} \wedge B$
$\overline{B}$	$A \wedge \overline{B}$	$\overline{A} \wedge \overline{B}$

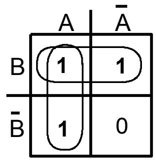
1 Variabel	2 Variabel	3 Variabel	4 Variabel
			

3. Cara penggunaan Diagram Karnaugh

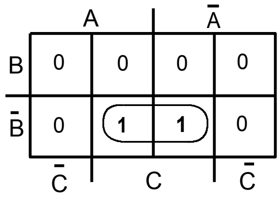
a). 2 DIVISI (KOTAK)



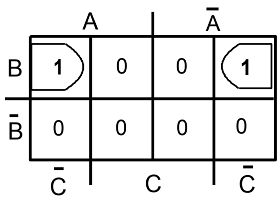
$X = \bar{B}$



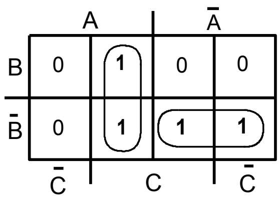
$X = A + B$



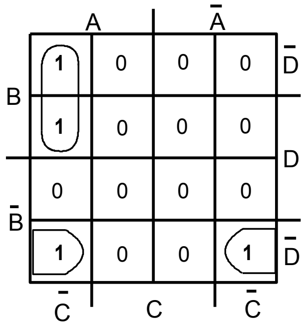
$X = \bar{B} \cdot C$



$X = B \cdot \bar{C}$



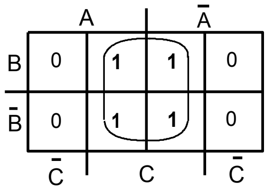
$X = (A \cdot C) + (\bar{A} \cdot \bar{B})$



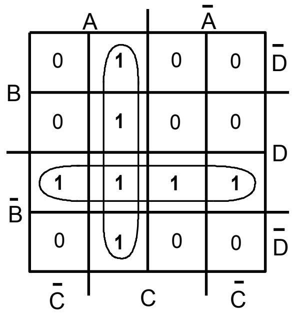
$X = (A \cdot B \cdot \bar{C}) + (\bar{B} \cdot \bar{C} \cdot \bar{D})$



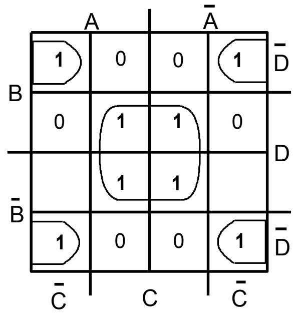
b) 4 DIVISI (KOTAK)



X = C

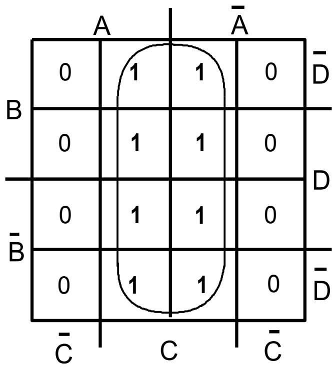


$X = (A \wedge C) \vee (\bar{B} \wedge D)$

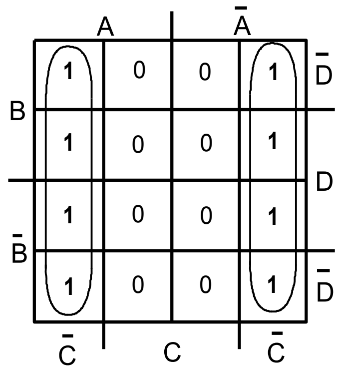


$X = (C \wedge D) \vee (\bar{C} \wedge \bar{D})$

c). 8 DIVISI (KOTAK).

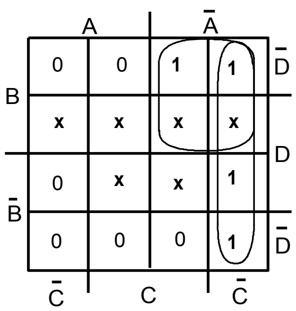


X = C

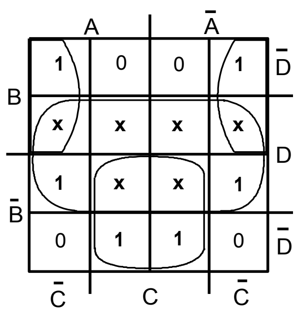


$X = \bar{C}$

d). CAMPURAN



$F = (\bar{A} \wedge B) \vee (\bar{A} \wedge \bar{C})$



$F = (B \wedge \bar{C}) \vee (\bar{B} \wedge C) \vee D$

Contoh Permasalahan

Penggunaan seperti ini dapat digunakan untuk membentuk rangkaian - rangkaian logika dari permasalahan yang didapat dengan urutan sebagai berikut :

Problem (permasalahan) → Tabel Kebenaran → Diagram Karnaugh → Fungsi Logika → Rangkaian Logika

Contoh :

Problem

Seb[illegible]umah otomatis, akan terbuka jika hanya ada tuan rumah atau pada siang hari dan ada tuan rumah, atau tuan rumah menerima tamu pada malam hari dengan ditemani penjaga, atau tidak ada ornag sama sekali di rumah.

Tabel Kebenaran

Ket :

A = Penjaga

B = Tuan rumah

C = Siang hari

D = Tamu

F = Pintu

1 = Ya/ada/buka

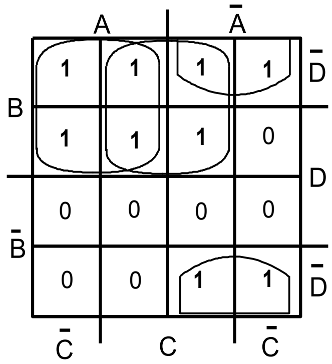
0= Tidak ada/tutup

A	B	C	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	1	0

1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Penyelesaian :

Diagram Karnaugh

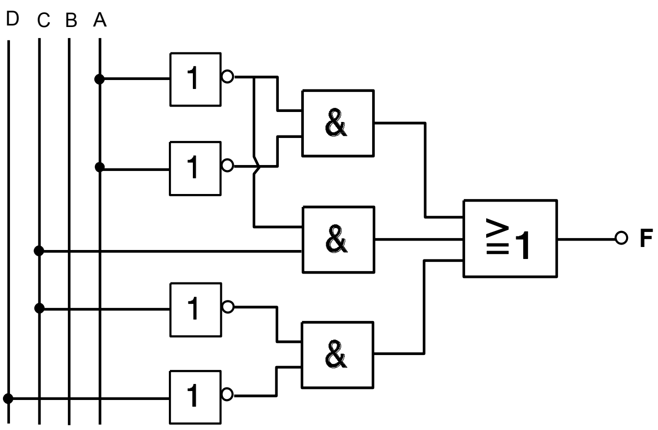


Fungsi logika

$$F = (B \wedge \bar{C}) \vee (\bar{B} \wedge C) \vee D$$

⇓

Rangkaian logika



Latihan

1. Apakah yang dimaksud dengan diagram karnaugh ?
2. Berapakah jumlah kotak pada diagram karnaugh apabila dipetakan, jika jumlah kombinasi yang dibentuk oleh variabel masukan =

a. 3 variabel c. 2 variabel

b. 4 variabel d. 5 variabel

3. Diketahui : Suatu permasalahan yang dapat di tabel kebenaran sebagai berikut : Buatlah penyelesaian

   aljabar Boole dengan menggunakan diagram karnaugh.

a.

B	A	X
0	0	0
0	1	1
1	0	0
1	1	1

b.

C	B	A	X
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

c.

D	C	B	A	X
0	0	0	0	1
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

4. Dari tabel kebenaran dibawah ini : Buatlah fungsi logika (aljabar boole) dengan menggunakan diagram karnaugh. serta gambarkan rangkaian logikanya

a.

D	C	B	A	X
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

b.

D	C	B	A	Q
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Jawaban

1. Digram Karnaugh adalah suatu cara untuk menyelesaikan suatu persoalan logika

2. a. 3 variabel

$= 2^3 = 8$ kotak

b. 4 variabel

$= 2^4 = 16$ kotak

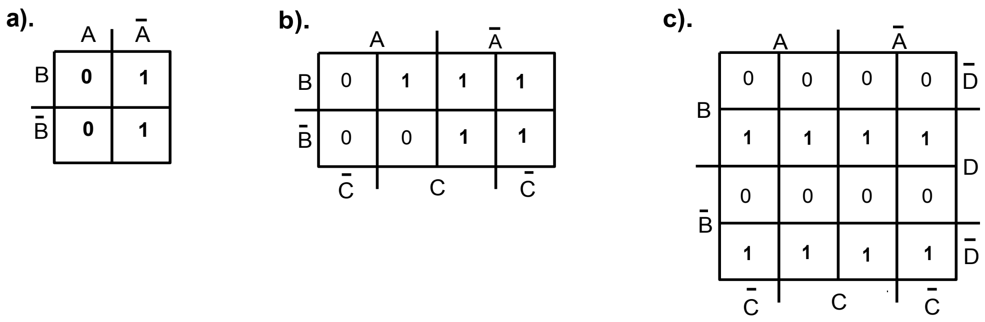
c. 2 variabel

$= 2^2 = 4$ kotak

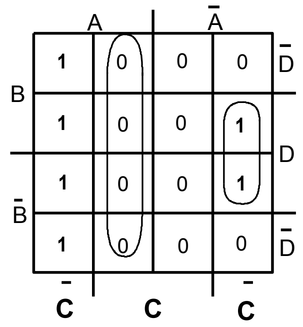
d. 5 variabel

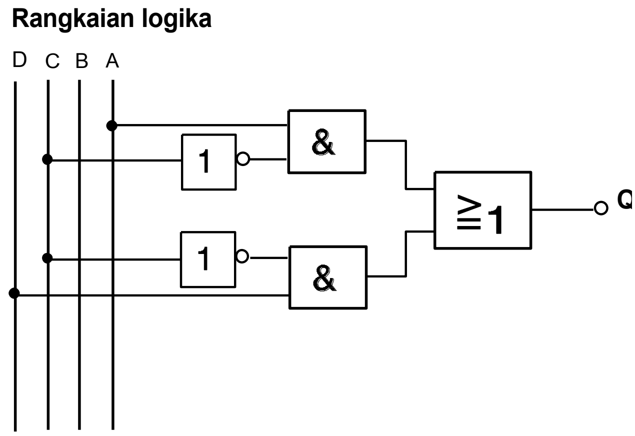
$= 2^5 = 32$ kotak

3. Diagram Karnaugh



4a.

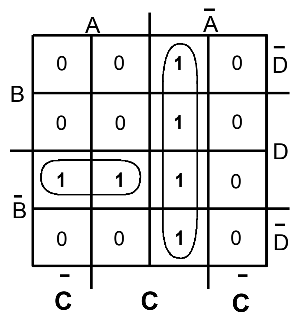


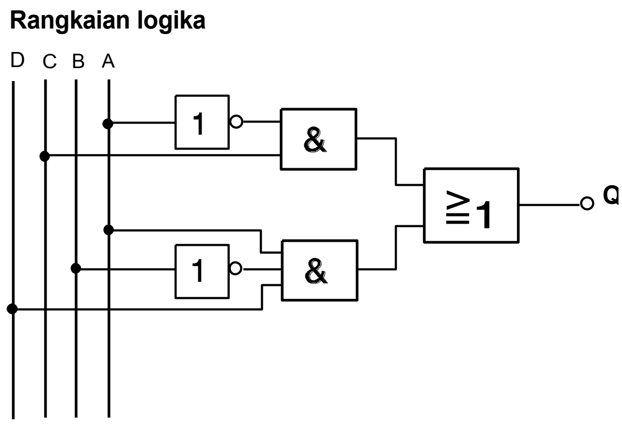


Fugsi Logika :

$Q = (A\,\bar{C}) + (\bar{C}\,D)$

4b.





Fugsi Logika :

$Q = (\bar{A}\,C) + (A\,\bar{B}\,D)$

11.3 Rangkuman

11.4 Tugas

11.5 Tes Formatif

11.6 Jawaban Tes Formatif

11.7 Lembar Kerja

KEGIATAN BELAJAR 12 : GERBANG LOGIKA DASAR

12.1 Tujuan pembelajaran:

Setelah pelajaran selesai diharapkan dapat:

⇒ Menentukan kaki-kaki masukan, dan keluaran gerbang ATAU sesuai gambar petunjuk kaki IC dengan benar.

⇒ Menerangkan prinsip kerja gerbang ATAU sesuai dengan tabel kebenaran.

⇒ Menggambar rangkaian persamaan gerbang ATAU sesuai dengan standar IEC.

⇒ Menuliskan persamaan gerbang ATAU sesuai dengan tabel kebenaran, Menggambar pulsa keluaran gerbang ATAU sesuai dengan tabel kebenaran.

⇒ Menerangkan prinsip kerja gerbang DAN sesuai dengan tabel kebenaran

⇒ Menggambarkan rangkaian persamaan gerbang DAN sesuai dengan standar IEC

⇒ Menuliskan persamaan Aljabar Boole gerbang DAN sesuai dengan tabel kebenaran

⇒ Menggambar pulsa keluaran gerbang DAN sesuai dengan tabel kebenaran

⇒ Menentukan kaki-kaki masukan, dan keluaran pada IC berdasarkan gambar bukaannya dengan benar

⇒ Menerangkan prinsip kerja gerbang NOT,NAND dan NOR. berdasarkaan hasil percobaan dalam tabel kebenaran dengan benar.

⇒ Menggambarkan rangkaian persamaan listrik dari gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menuliskan persamaan fungsi "Aljabar Boole" dari gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menggambar kan pulsa .keluaran gerbang-gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menentukan kaki - kaki masukan IC

⇒ Menentukan keluaran gerbang EX - OR

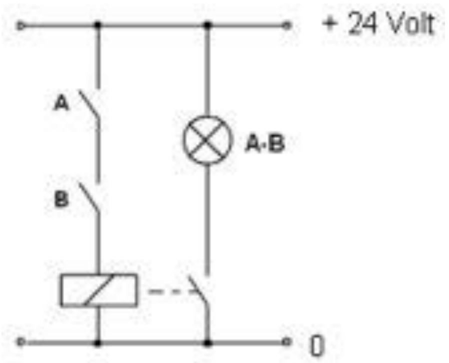
⇒ Menentukan keluaran gerbang EX - NOR
⇒ Menggambarkan rangkaian persamaan gerbang EX - OR
⇒ Menggambarkan rangkaian persamaan gerbang EX - NOR
⇒ Menuliskan persamaan Aljabar Boole Gerbang EX - OR
⇒ Menuliskan persamaan Aljabar Boole Gerbang EX - NOR
⇒ Menggambarkan diagram pulsa gerbang EX - OR
⇒ Menggambarkan diagram pulsa gerbang EX - NOR

12.2 Uraian Materi

12. Gerbang Dasar

12.1 Gerbang AND

Gerbang dasar AND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri seperti terlihat pada gambar3.2 di bawah.

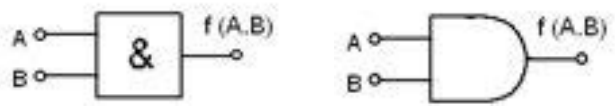


Gambar 3.2 Rangkaian listrik ekivalen AND

Rangkaian yang terdiri dari dua buah saklar A dan B, sebuah relay dan sebuah lampu. Lampu hanya akan menyala bila saklar A dan B dihubungkan (on). Sebaliknya lampu akan mati bila salah satu saklar atau semua saklar diputus (off). Sehingga bisa dirumuskan hanya akan terjadi keluaran “1” bila A=”1” dan B=”1”.

Rangkaian listrik :

Simbol standar IEC standar USA



Gambar 3.3 Simbol gerbang AND

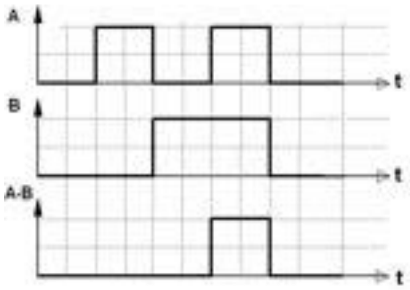
Fungsi persamaan dari gerbang AND

$$f(A,B) = A \bullet B \quad (3.5)$$

Tabel 3.15 Tabel kebenaran AND

B	A	Q=f(A,B)
0	0	0
0	1	0
1	0	0
1	1	1

Diagram masukan-keluaran dari gerbang AND erlihat bahwa pada keluaran akan memiliki logik high “1” bila semua masukan A dan B berlogik “1”

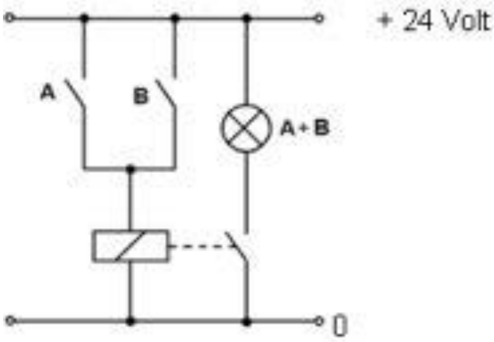


Gambar 3.4 Diagram masukan-keluaran gerbang AND

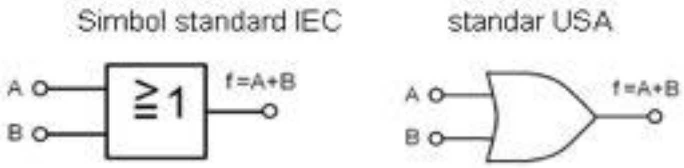
12.2 Gerbang OR

Gerbang dasar OR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar seperti terlihat pada gambar 3.5 di bawah. Rangkaian terdiri dari dua buah saklar yang terpasang secara parallel, sebuah relay dan lampu. Lampu akan menyala bila salah satu atau ke dua saklar A dan B

dihubungkan (on). Sebaliknya lampu hanya akan padam bila semua saklar A dan B diputus (off). Maka bisa dirumuskan bahwa akan terjadi keluaran “1” bila salah satu saklar A=”1” atau B=”1”, dan akan terjadi keluaran “0” hanya bila saklar Rangkaian listrik : A=”1” dan B=”1”.



Gambar 3.5 Rangkaian listrik ekivalen gerbang OR



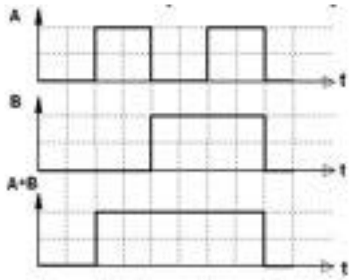
Gambar 3.6 simbol gerbang OR

Fungsi dari gerbang OR adalah :

$$f(A,B) = A + B \qquad (3.6)$$

Tabel 3.16 Tabel kebenaran OR

B	A	Q=f(A,B)
0	0	0
0	1	1
1	0	1
1	1	1

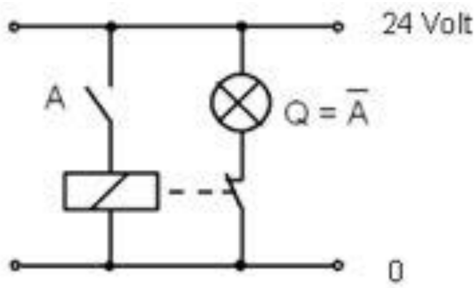


Gambar 3.7 Diagram masukan-keluaran gerbang OR

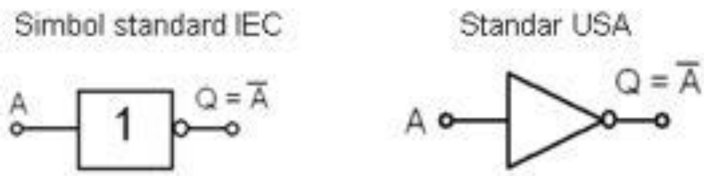
Diagram masukan-keluaran diperlihatkan seperti gambar di bawah. Pada keluaran A+B hanya akan memiliki logik low "0" bila semua masukan - masukannya A dan B memiliki logik "0"

12.3 Gerbang NOT

Gerbang dasar NOT adalah rangkaian pembalik / inverter. Rangkaian ekivalennya adalah sebuah rangkaian listrik seperti gambar 3.8 di bawah. Bila saklar A dihubungkan (on), maka lampu akan mati. Sebaliknya bila saklar A diputus (off), maka lampu akan menyala. Sehingga bisa disimpulkan bahwa akan terjadi keluaran Q="1" hanya bila masukan A="0". Rangkaian listrik :



Gambar 3.8 Rangkaian listrik ekivalen gerbang NOT



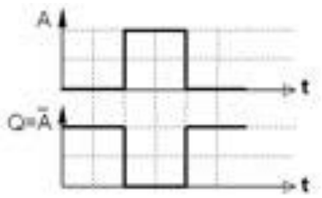
Gambar 3.9 Gambar symbol gerbang NOT

Fungsi persamaan dari gerbang NOT adalah:

$$f(A)=\overline{A} \quad (3.7)$$

Tabel 3.17 Tabel kebenaran NOT

A	$Q=\overline{A}$
0	1
1	0



Gambar 3.10 Diagram masukan-keluaran gerbang NOT

Diagram masukan-keluaran dari gerbang NOT seperti ditunjukkan pada gambar 3.10 di bawah. Keluaran akan selalu memiliki kondisi logik yang berlawanan terhadap masukannya.

12.4 *Product of Sum* (POS)

Disain sebuah rangkaian digital yang disesuaikan dengan kebutuhan, perlu adanya analisis rangkaian terlebih dahul. Untuk menentukan persamaan dan skema rangkaian sebuah gerbang atau gabungan dari beberapa gerbang dasar dari sebuah tabel kebenaran bisa dilakukan dengan metoda Prosuct of Sume (POS). Persamaan ditulis bila keluaran persamaan adalah “1” berupa produk dari penjumlahan A,B.

Contoh dari tabel kebenaran di bawah (Tabel 3.18), tentukan persamaan dan rangkaian ganbungan dari gerbang-gerbang dasar:

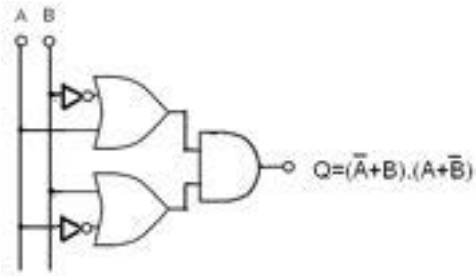
Tabel 3.18 Tabel kebenaram POS

A	B	F
0	0	1

0	1	0
1	0	0
1	1	1

Persamaan: $f(A,B)=(\bar{A}+B)(A+\bar{B})$ (3.8)

Rangkaian logik :



Gambar 3.11 Rangkaian logik $(\bar{A}+B)(A+\bar{B})$

12.5 *Sum of Product* (SOP)

Metode yang lain untuk menentukan persamaan dan skema rangkaian sebuah gerbang atau gabungan dari beberapa gerbang dasar dari sebuah tabel kebenaran adalah *Sum of Product* (SOP). Persamaan ditulis bila keluaran adalah “0” berupa penjumlahan dari produk A,B.

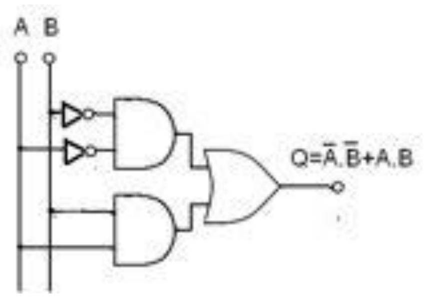
Contoh dari tabel kebenaran di bawah, tentukan persamaan dan rangkaian gabungan dari gerbang-gerbang dasar , bila A dan B adalah masukan sedangan F adalah keluaran:

Tabel 3.19 Tabel kebenaran SOP

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

Persamaan :

$f(A,B)=(\bar{A}\bar{B})+(AB)$ (3.9)



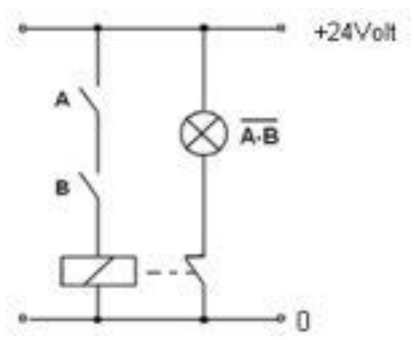
Gambar 3.12. Rangkaian logic $\overline{A}\overline{B})+(AB)$

12.6 Gerbang Kombinasional

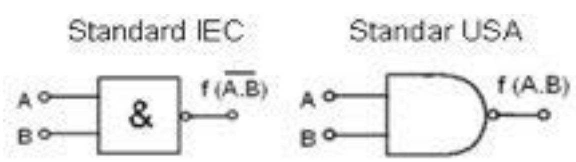
Gerbang kombinasional adalah gerbang yang dibentuk oleh lebih dari satu gerbang dasar.

12.7 Gerbang NAND

Gerbang dasar NAND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri. Akan terjadi keluaran Q="1" hanya bila A="0" dan B="0". Gerbang NAND sama dengan gerbang AND dipasang seri dengan gerbang NOT. Rangkaian listrik :



Gambar 3.13 Rangkaian listrik ekivalen gerbang NAND



Gambar 3.14 Gambar symbol gerbang NAND

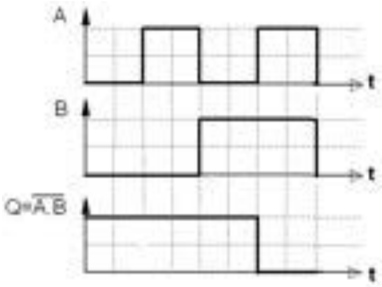
Fungsi persamaan gerbang NAND

$$f(A,B)=\overline{A \bullet B} \quad (3.10)$$

Tabel 3.20 Tabel kebenaran NAND

B	A	Q=f(A,B)
0	0	1
0	1	1
1	0	1
1	1	0

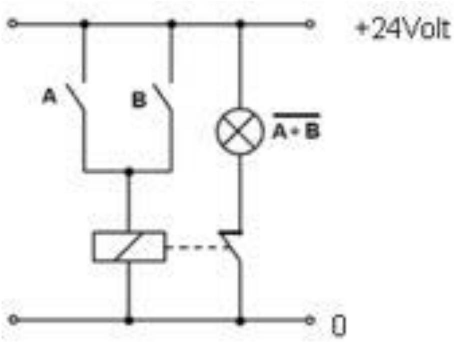
Diagram masukan-keluaran dari gerbang NAND, keluaran memiliki logik “0” hanya bila ke dua masukannya berlogik “1”



Gambar 3.15 Diagram masukan-keluaran gerbang NAND

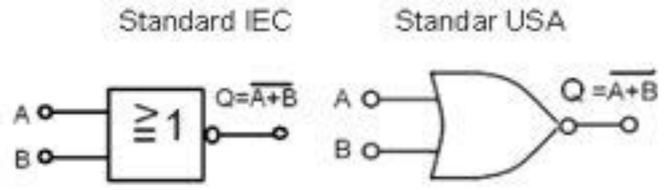
12.8 Gerbang NOR

Gerbang dasar NOR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar.



Gambar 3.16 Rangkaian listrik ekivalen gerbang NOR

Akan terjadi keluaran “1” bila semua saklar A=”0” atau B=”0”. Gerbang NOR sama dengan gerbang OR dipasang seri dengan gerbang NOT.



Gambar 3.17 Gerbang NOR

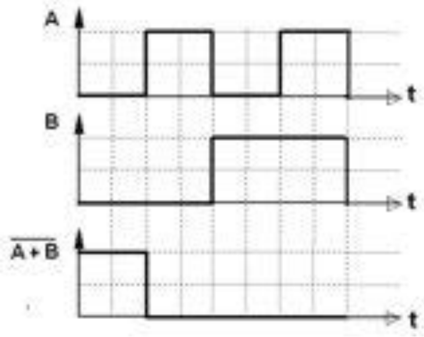
Fungsi persamaan gerbang NOR

$$f(A,B)=\overline{A+B} \quad (3.11)$$

Tabel 3.21 Tabel kebenaran NOR

B	A	Q=f(A.B)
0	0	1
0	1	0
1	0	0
1	1	0

Diagram masukan keluaran seperti terlihat pada gambar di bawah. Keluaran hanya akan memiliki logik '1', bila semua masukannya berlogik "0"

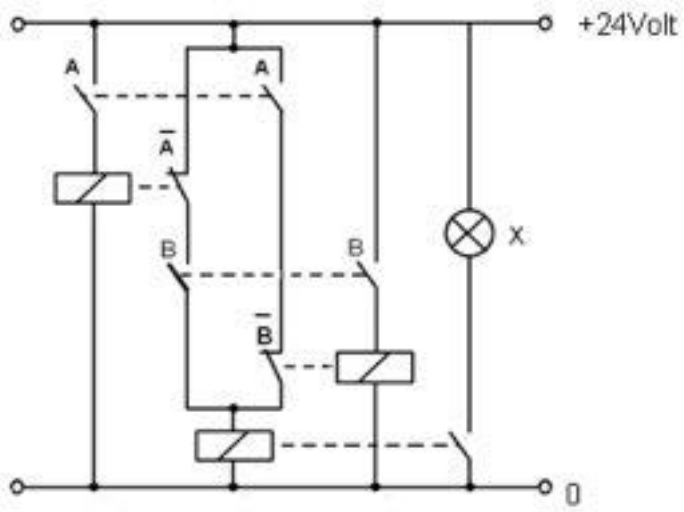


Gambar 3.18 Diagram masukan-keluaran gerbang NOR

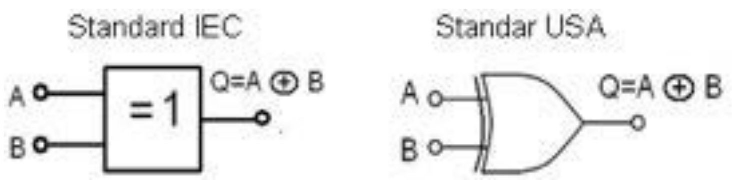
12.9 Exclusive OR (EX-OR)

Gerbang EX-OR sering ditulis dengan X-OR adalah gerbang yang paling sering dipergunakan dalam teknik komputer. Gerbang EX-OR hanya akan memiliki keluaran Q="1" bila masukan-masukan A dan B memiliki kondisi berbeda. Pada gambar 3.19 yang merupakan gambar rangkaian listrik ekivalen EX-OR diperlihatkan bahwa bila saklar A dan B masing-masing diputus (off), maka

lampu akan mati. Bila saklar A dan B masing-masing dihubungkan (on), maka lampu juga mati. Bila saklar A dihubungkan (on) sedangkan saklar B diputus (off), maka lampu akan menyala. Demikian pula sebaliknya bila saklar A diputus (off) dan saklar B dihubungkan (on) maka lampu akan menyala. Sehingga bisa disimpulkan bahwa lampu akan menyala hanya bila kondisi saklar A dan B berlawanan. Tanda dalam pelunilsa EX-OR adalah dengan tanda $\oplus$.



Gambar 3.19 Rangkaian listrik ekivalen gerbang EX-OR



Gambar 3.20 Simbol gerbang EX-OR

Fungsi persamaan gerbang EX-OR

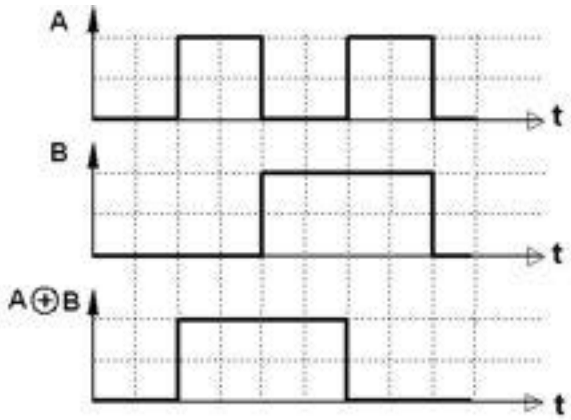
$$f(A, B) = \bar{A}B + A\bar{B} = A \oplus B \quad (3.12)$$

Tabel 3.22 Tabel kebenaran EX-OR

B	A	Q=f(A,B)
0	0	0
0	1	1
1	0	1
1	1	0

Diagram masukan keluaran dari gerbang EX-OR seperti terlihat pada gambar di bawah.

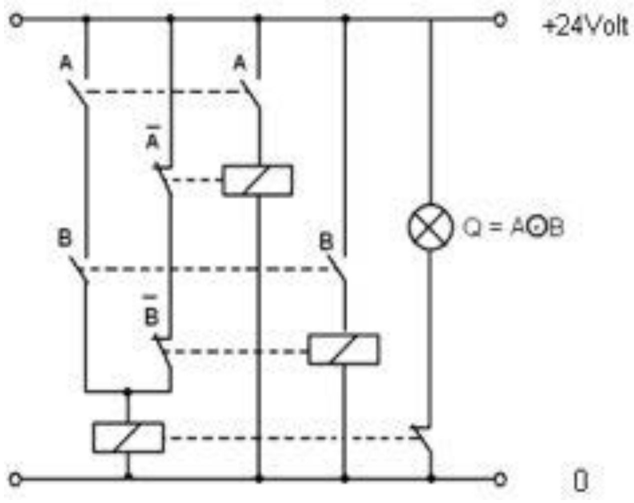
Keluaran hanya akan memiliki logik “1” bila masukan-masukannya memiliki kondisi logik berlawanan.



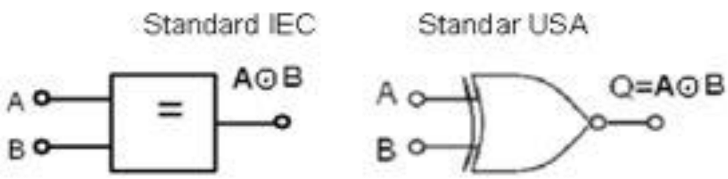
Gambar 3.21 Diagram masukan-keluaran gerbang EX-OR

12.10 Gerbang EX-NOR (Exlusive-NOR)

Pada gambar 3.22 adalah rangkaian listrik ekivalen dengan gerbang EX-NOR. Bila saklar A dan B masing-masing dihubungkan (on) atau diputus (off) maka lampu akan menyala. Namun bila saklar A dan B dalam kondisi yang berlawanan, maka lampu akan mati.Sehingga bisa disimpulkan bahwa gerbang EX-NOR hanya akan memiliki keluaran Q=”1” bila masukan-masukan A dan B memiliki kondisi yang sama. Rangkaian listrik :



Gambar 3.22 Rangkaian listrik ekivalen gerbang EX-NOR



Gambar 3.23 Simbol gerbang EX-NOR

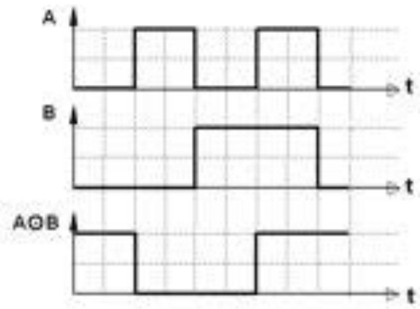
Fungsi persamaan gerbang EX-NOR

$f(A,B) = AB + \overline{AB} = A \odot B$ (3.13)

Tabel 3.23 Tabel kebenaran gerbang EX=NOR

B	A	Q=f(A,B)
0	0	1
0	1	0
1	0	0
1	1	1

Diagram masukan keluaran dari gerbang EX-NOR seperti terlihat pada gambar di bawah. Keluaran hanya akan memiliki logik “1” bila masukan-masukannya memiliki kondisi logik sama, logik “0” maupun logik “1”.



Gambar 3.24 Diagram masukan-keluaran gerbang EX-NOR

12.3 Rangkuman

- ✓ Gerbang AND identik seperti saklar A dan B dihubungkan seri, akan ON jika kedua sakelar tersebut pada posisi ON, Sebaliknya akan mati bila salah satu saklar atau semua saklar diputus (off). Sehingga bisa dirumuskan hanya akan terjadi keluaran “1” bila A=”1” dan B=”1”.
- ✓ Fungsi persamaan dari gerbang AND → f(A,B) = $A \bullet B$
- ✓ Gerbang dasar OR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar
- ✓ Gerbang OR akan terjadi keluaran “1” bila salah satu saklar A=”1” atau B=”1”, dan akan terjadi keluaran “0” hanya bila saklar Rangkaian listrik : A=”1” dan B=”1”.
- ✓ Gerbang dasar NOT adalah rangkaian pembalik / inverter
- ✓ Fungsi persamaan dari gerbang NOT adalah: f(A)= $\overline{A}$
- ✓ Gerbang kombinasional adalah gerbang yang dibentuk oleh lebih dari satu gerbang dasar.
- ✓ Gerbang dasar NAND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri
- ✓ Fungsi persamaan gerbang NAND f(A,B)= $\overline{A \bullet B}$
- ✓ Gerbang dasar NOR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar.
- ✓ Fungsi persamaan gerbang NOR f(A,B)= $\overline{A + B}$
- ✓ Gerbang EX-OR sering ditulis dengan X-OR adalah gerbang yang paling sering dipergunakan dalam teknik komputer
- ✓ Fungsi persamaan gerbang EX-OR $f(A,B) = \overline{A}B + A\overline{B} = A \oplus B$
- ✓ Gerbang EX-NOR hanya akan memiliki keluaran Q=”1” bila masukan-masukan A dan B memiliki kondisi yang sama

12.4 Tugas

1. Carilah informasi tentang gerbang AND dalam bentuk kemasan TTL atau CMOS dan tuliskan data teknis yang memuat Type IC , jumlah gerbang, kaki input dan Outputnya.
2. Carilah informasi tentang gerbang OR dalam bentuk kemasan TTL atau CMOS dan tuliskan data teknis yang memuat Type IC , jumlah gerbang, kaki input dan Outputnya.
3. Carilah informasi tentang gerbang NOT dalam bentuk kemasan TTL atau CMOS dan tuliskan data teknis yang memuat Type IC , jumlah gerbang, kaki input dan Outputnya.
4. Carilah informasi tentang gerbang NOR dalam bentuk kemasan TTL atau CMOS dan tuliskan data teknis yang memuat Type IC , jumlah gerbang, kaki input dan Outputnya.88
5. Carilah informasi tentang gerbang NAN dalam bentuk kemasan TTL atau CMOS dan tuliskan data teknis yang memuat Type IC , jumlah gerbang, kaki input dan Outputnya.
6. Carilah informasi tentang gerbang EX-OR dalam bentuk kemasan TTL atau CMOS dan tuliskan data teknis yang memuat Type IC , jumlah gerbang, kaki input dan Outputnya.

12.5 Tes Formatif

1. Tuliskan rumus gerbang AND dan gambarkan ekivalennya jika digantikan oleh sakelar**.**

2. Tuliskan rumus gerbang NAND dan gambarkan ekivalennya jika digantikan oleh sakelar**.**

3. Tuliskan rumus gerbang OR dan gambarkan ekivalennya jika digantikan oleh sakelar**.**

4. Tuliskan rumus gerbang NOR dan gambarkan ekivalennya jika digantikan oleh sakelar**.**

5. Tuliskan rumus gerbang NOT dan gambarkan ekivalennya jika digantikan oleh sakelar**.**

6. Tuliskan rumus gerbang EX-OR dan gambarkan ekivalennya jika digantikan oleh sakelar**.**

12.6 Jawaban Tes Formatif

1. Tuliskan rumus gerbang AND dan gambarkan ekivalennya jika digantikan oleh sakelar.
2. Tuliskan rumus gerbang NAND dan gambarkan ekivalennya jika digantikan oleh sakelar.
3. Tuliskan rumus gerbang OR dan gambarkan ekivalennya jika digantikan oleh sakelar.
4. Tuliskan rumus gerbang NOR dan gambarkan ekivalennya jika digantikan oleh sakelar.
5. Tuliskan rumus gerbang NOT dan gambarkan ekivalennya jika digantikan oleh sakelar.
6. Tuliskan rumus gerbang EX-OR dan gambarkan ekivalennya jika digantikan oleh sakelar.

12.7 Lembar Kerja

Bagian 1 Gerbang DAN (AND Gate)

Tujuan Instruksional Khusus

Setelah melaksanakan praktek diharapkan Peserta dapat:

⇒ Menerangkan prinsip kerja gerbang DAN sesuai dengan tabel kebenaran

⇒ Menggambarkan rangkaian persamaan gerbang DAN sesuai dengan standar IEC

⇒ Menuliskan persamaan Aljabar Boole gerbang DAN sesuai dengan tabel kebenaran

⇒ Menggambar pulsa keluaran gerbang DAN sesuai dengan tabel kebenaran.

Benda Kerja

⇒ lihat halaman 2-1, 2-2 dan 2-3

Waktu	4 x 45	menit

Alat dan Bahan

Alat Alat:

⇒ Multimeter	1	buah
⇒ Catu daya	1	buah
⇒ Papan Percobaan	1	buah
⇒ Kabel penghubung		secukupnya

Bahan:

⇒ IC 7408	1	buah
⇒ IC 7421	1	buah

Keselamatan Kerja

⇒ Hati-hatilah dengan arus dan tegangan 220 Volt

⇒ Hati-hati memasukkan sumber tegangan jangan sampai lebih dari 5 Volt DC.

Langkah Kerja

1. Persiapan alat dan bahan
2. Buat rangkaian seperti gambar 1.2
3. Lapor pada Instruktur sebelum rangkaian dihubungkan ke sumber tegangan.
4. Hubungkan ke sumber tegangan 5 V DC
5. Lakukan percobaan sesuai tabel kebenaran dan perhatikan perubahan pada keluaran, kemudian catat pada tabel kebenaran
6. Gambarkan rangkaian persamaan logikanya dari gerbang AND
7. Serta tuliskan persamaan Aljabar Boolenya dari gerbang AND
8. Gambarkan Diagram Pulsa pada kurva diagram

Percobaan I (B) (Gerbang AND 3 masukan)

9. Ulangi langkah percobaan 2 - 8 untuk percobaan A dan percobaan B dengan menggunakan gambar 1.3

Percobaan I (C) (Gerbang AND 4 masukan)

10. Ulangi langkah percobaan 2 - 8 untuk percobaan A dan percobaan C dengan menggunakan gambar 1.4

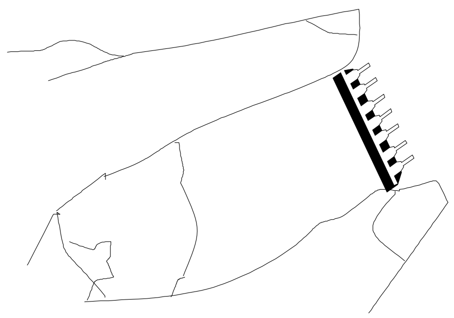
Percobaan II

(Gerbang AND dengan menggunakan IC 7421 (IC AND 4 masukan)

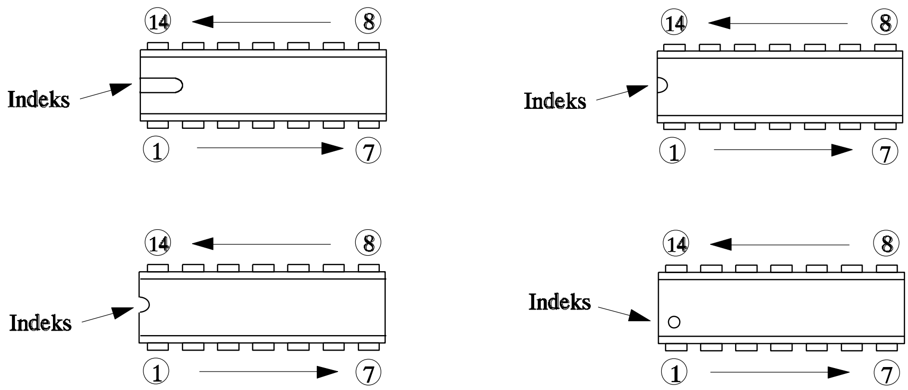
11. Ulangi langkah percobaan 2 - 8 untuk percobaan IA dan percobaan II, dengan menggunakan gambar 2-1 (IC 7421)

Cara Kerja / Petunjuk

1. Cara memegang IC yang benar diperlihatkan oleh gambar di bawah :



2. Perhatikan tanda pada gambar di bawah untuk menetapkan kaki IC secara tepat.



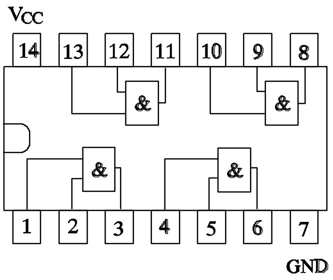
3. Jangan memasang/melepas IC secara paksa
4. Pasang IC dengan tepat, jangan terbalik
5. Simbol untuk gerbang AND ($\wedge$).

Tugas

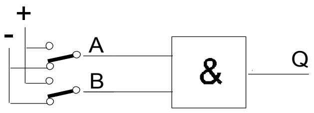
Gerbang DAN (IC-7408)

Gerbang DAN dengan 2 masukan (Percobaan IA)

Untuk langkah 1



gambar 1.1



Gambar 1.2

Keterangan :

A dan B = masukan

Q = keluaran

A.B dan Q = variabel

1 = + 5 Vdc

0 = -

Untuk langkah 5

Tabel kebenaran

MASUKAN		KELUARAN
B	A	Q
0	0	
0	1	
1	0	
1	1	

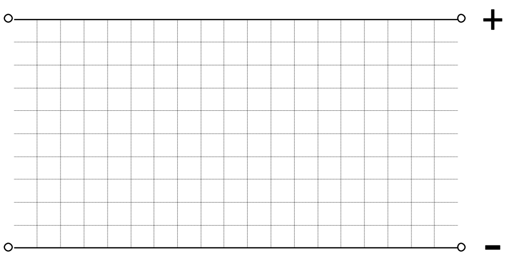
Untuk langkah 7

Persamaan aljabar Boole

Q =

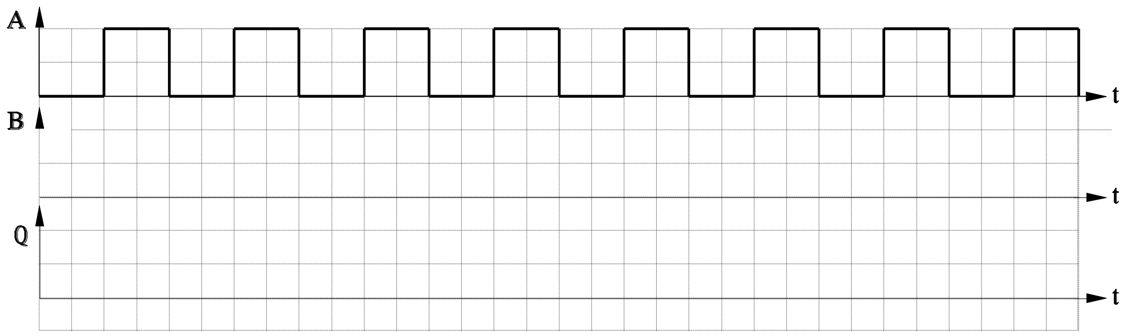
Untuk langkah 6

Rangkaian persamaan

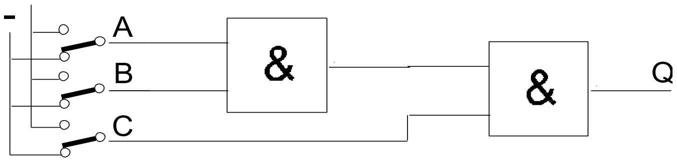


Untuk langkah 8

Diagram Pulsa :



Gerbang DAN dengan 3 masukan. (Percobaan 1B)



gambar 1.3

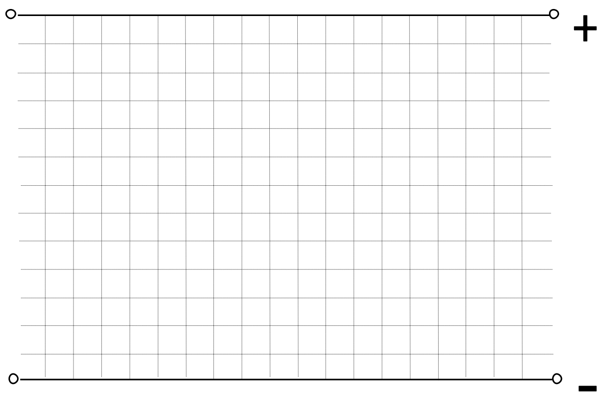
Untuk langkah 5

Tabel kebenaran :

MASUKAN			KELUARAN
C	B	A	Q
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Untuk langkah 6

Rangkaian Persamaan :

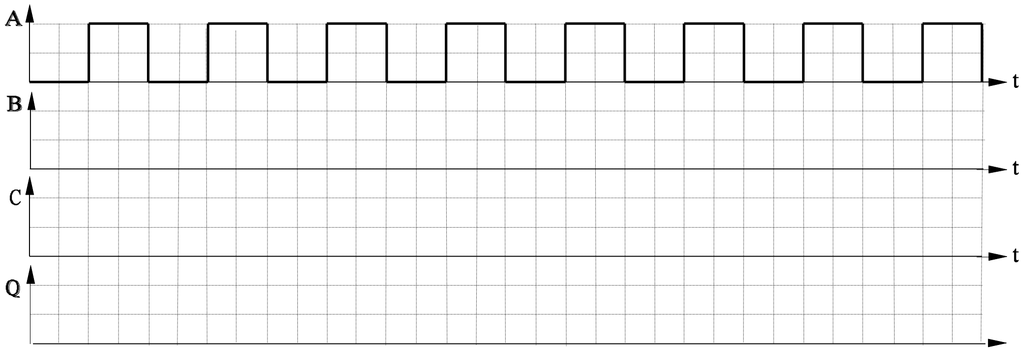


Untuk langkah 7

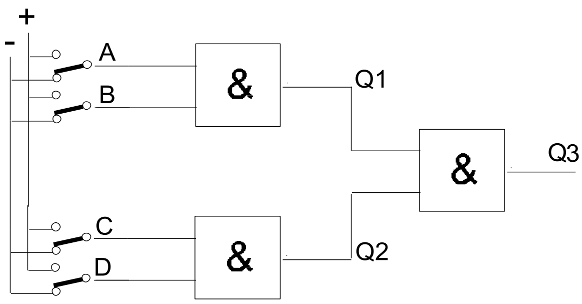
Q =

Untuk langkah 8

Diagram Pulsa



Gerbang DAN dengan 4 masukan (IC 7408) (Percobaan 1C)



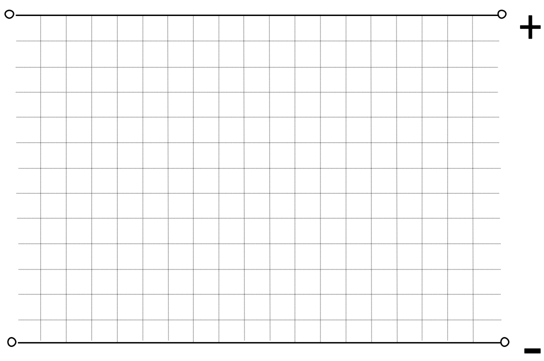
Gambar 1.4

Untuk langkah 6

Tabel Kebenaran

Untuk langkah 7

Rangkaian Persamaan :



MASUKAN				KELUARAN		
D	C	B	A	Q1	Q2	Q3
0	0	0	0			

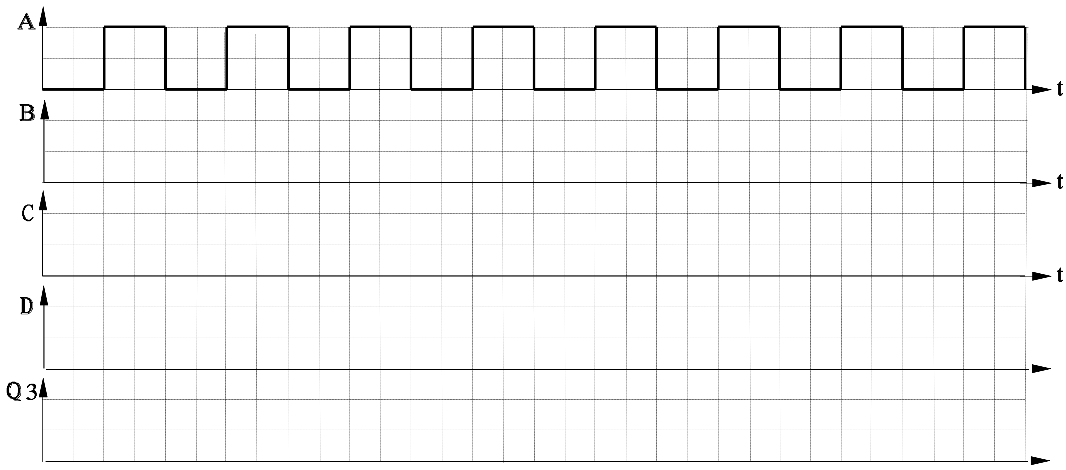
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

Untuk langkah 7

Q3 =

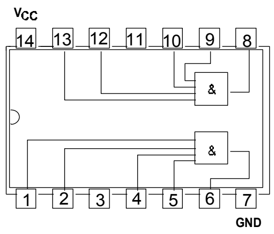
Untuk langkah 8

Diagram Pulsa

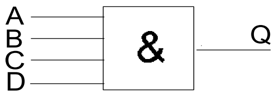


Gerbang DAN dengan 4 masukan (IC - 7421) (Percobaan II)

Untuk langkah 1



gambar 2.1



gambar 2.2

Keterangan :

A,B,C dan D = masukan

Q = keluaran

A,B,C,D dan Q = variabel

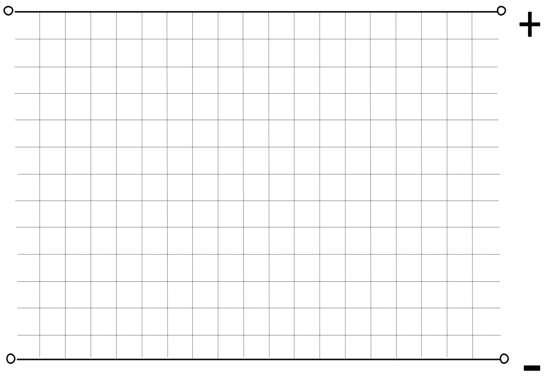
Untuk langkah 5

Tabel Kebenaran :

MASUKAN				KELUARAN
D	C	B	A	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Untuk langkah 6

Rangkaian persamaan

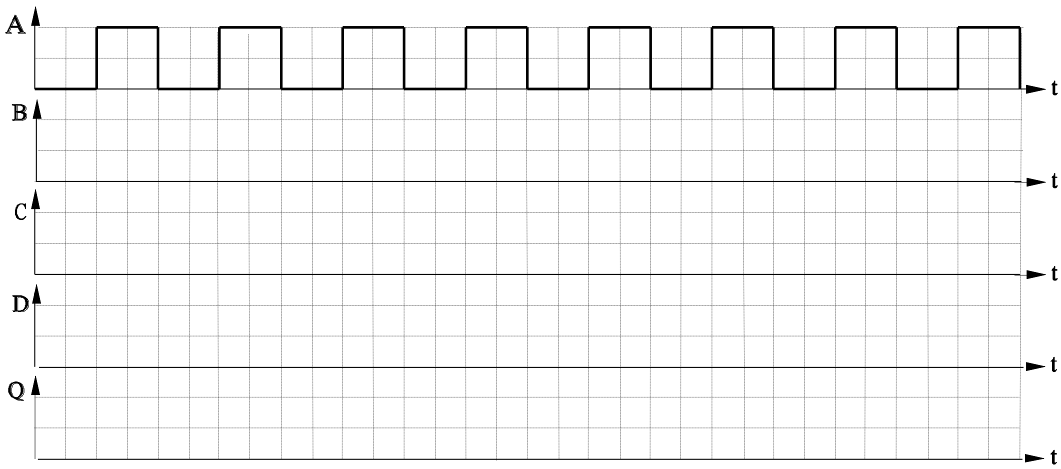


Untuk langkah 7

Q =

Untuk langkah 8

Diagram Pulsa :



Bagian 2 Gerbang NOT, NAN dan NOR

Tujuan Instruksional Khusus

Setelah melaksanakan praktek diharapkan Peserta dapat:

⇒ Menerangkan prinsip kerja gerbang NOT sesuai dengan tabel kebenaran

⇒ Menentukan kaki-kaki masukan, dan keluaran pada IC berdasarkan gambar bukaannya dengan benar

⇒ Menerangkan prinsip kerja gerbang NOT,NAND dan NOR. berdasarkaan hasil percobaan dalam tabel kebenaran dengan benar.

⇒ Menggambarkan rangkaian persamaan listrik dari gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menuliskan persamaan fungsi "Aljabar Boole" dari gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menggambar kan pulsa .keluaran gerbang-gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒

Waktu 8 x 45 menit

Alat dan Bahan

Alat Alat:

⇒ Catu daya 5 VDC 1 buah

⇒ Papan percobaan 1 buah

⇒ Kabel penghubung secukupnya.

Bahan:

⇒ IC 7400 1 buah

⇒ IC 7402 1 buah

⇒ IC 4002 1 buah

⇒ IC 7404 1 buah

⇒ IC 7408 1 buah

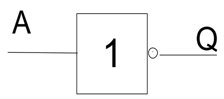
⇒ IC 7420 1 buah

⇒ IC 7432 1 buah

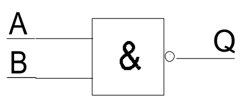
Keselamatan Kerja

⇒ Hati-hati dalam memasang IC pada papan percobaan

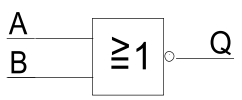
⇒ Hati-hati dengan tegangan 220 Volt



⇒ Gerbang Tidak (NOT) akan mempunyai keluaran yang selalu berbeda dengan masukannya.



⇒ gerbang Tidak Dan (NAND) akan mmepunyai keluaran berlogika 1 apabila semua masukan tidak berlogika 1



⇒ Gerbang Tidak Atau (NOR) akan mempunyai keluaran berlogika 1. Apabila semua masukan berlogika 0

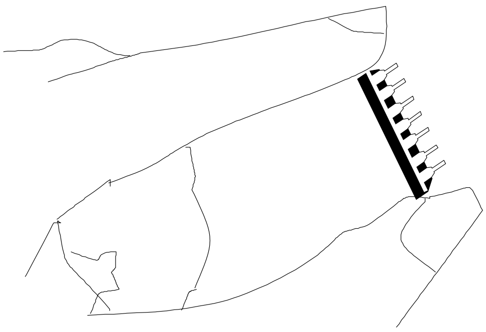
Langkah Kerja

1. Lengkapi gambar bukaan IC dari gerbang NOT, NAND, NOR, dengan tanda masukan dan keluaran (lihat keterangan)

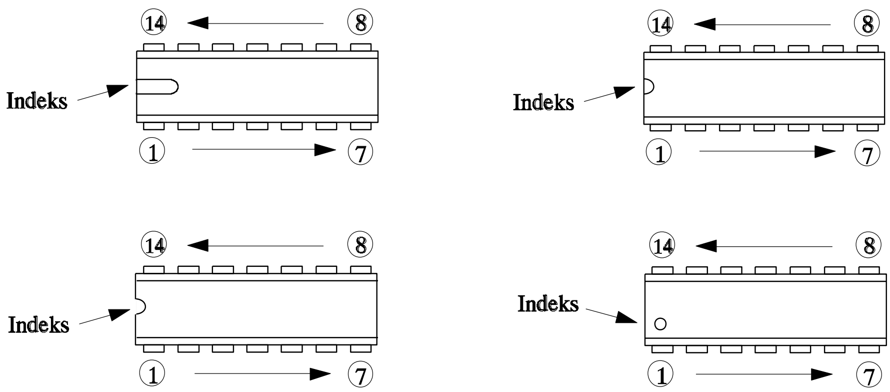
2. Buat rangkaian seperti gambar 1.2 pada papan percobaan
3. Lapor instruktur sebelum rangkaian dihubungkan ke sumber tegangan.
4. Hubungkan rangkaian ke sumber tegangan 5 VDC
5. Lakukan percobaan dan Perhatikan perubahan pada keluaran dan catat hasilnya pada tabel kebenaran.
6. Buatlah rangkaian persamaan kelistrikannya.
7. Tuliskan fungsi "Aljabar Boole" nya ke dalam kolom
8. Ulangi langkah 1 s/d 7 untuk percobaan berikutnya
9. Buat kesimpulan untuk tiap-tiap percobaan.

Cara Kerja / Petunjuk

1. Cara memegang IC yang benar diperlihatkan oleh gambar di bawah.



2. Perhatikan penunjuk (indeks) di bawah untuk menetapkan nomor kaki IC secara tepat.

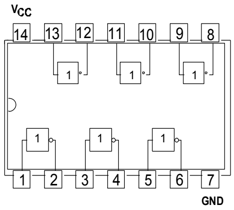


3. Simbol untuk TIDAK (-)

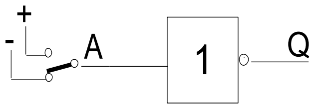
Tugas

Gerbang NOT (IC - 7404)

Untuk Langkah 1



Gambar 1.1



Gambar 1.2

Keterangan

A = masukan

Q = keluaran

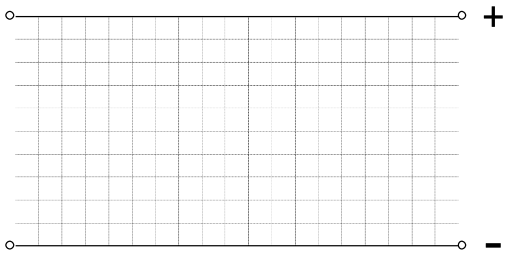
Untuk langkah 5

Tabel kebenaran :

Masukan	Keluaran
A	Q
0	
1	

Untuk langkah 6

Rangkaian persamaan



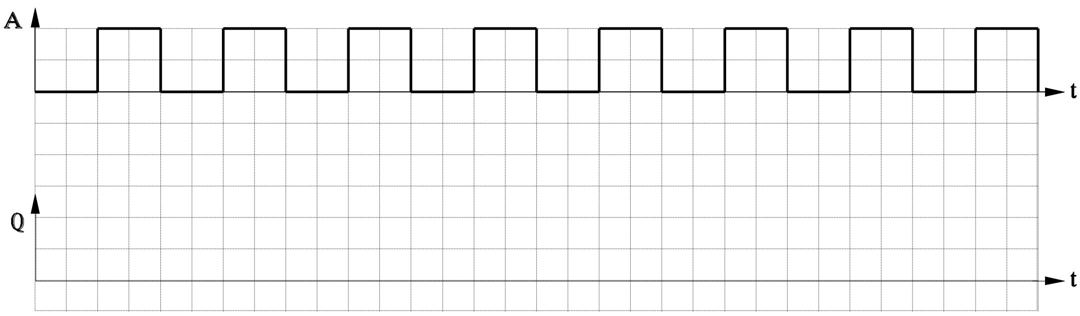
Untuk langkah 7

Persamaan aljabar boole

Q =

Untuk langkah 8

Diagram pulsa :



KEGIATAN BELAJAR 13 : RANGKAIAN FLIP FLOP

13.1 Tujuan Pembelajaran

Setelah mempelajari modul ini diharapkan peserta didik dapat:

- ✓ Menjelaskan prinsip dasar rangkaian Clocked RS Flip Flop
- ✓ Menjelaskan prinsip dasar rangkaian Clocked D Flip Flop
- ✓ Menjelaskan prinsip dasar rangkaian JK Flip Flop
- ✓ Menjelaskan prinsip dasar Rangkaian Toggling Mode S-R dan D Flip-Flop
- ✓ Menjelaskan prinsip dasar Prinsip dasar rangkaian *Triggering* Flip-Flop
- ✓ Menjelaskan prinsip dasar Rangkaian Flip-Flop berdasarkan tabel eksitasi
- ✓ Menjelaskan prinsip dasar Prinsip dasar metode pencarian kesalahan pada gerbang dasar rangkaian elektronika digital

13.2 Uraian Materi

MULTIVIBRATOR MONOSTABIL

1.1 Pengertian

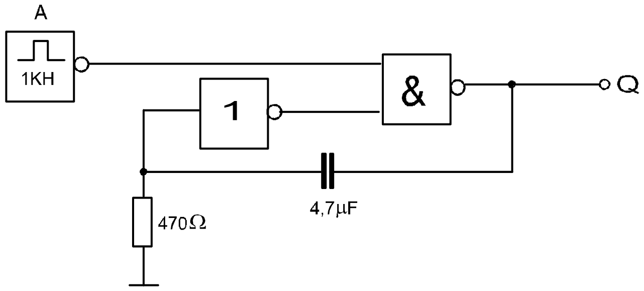
Adalah sebuah multivibrator (flip-flop) yang mempunyai satu kondisi astabil. Jika flip-flop ini dalam kondisi stabil , kemudian pada jalan masuknya kita berikan denyut sulut (tigger pulsa) maka ia berguling ke kondisi yang lain, namun setelah lewati jangka waktu tertentu, flip-flop kembali ke kondisi stabilnya lagi.

Multivibrator jenis ini digunakan pada sistem digital untuk memperbaiki bentuk pulsa yang cacat, mengubah lebar pulsa sesuai dengan kebutuhan.

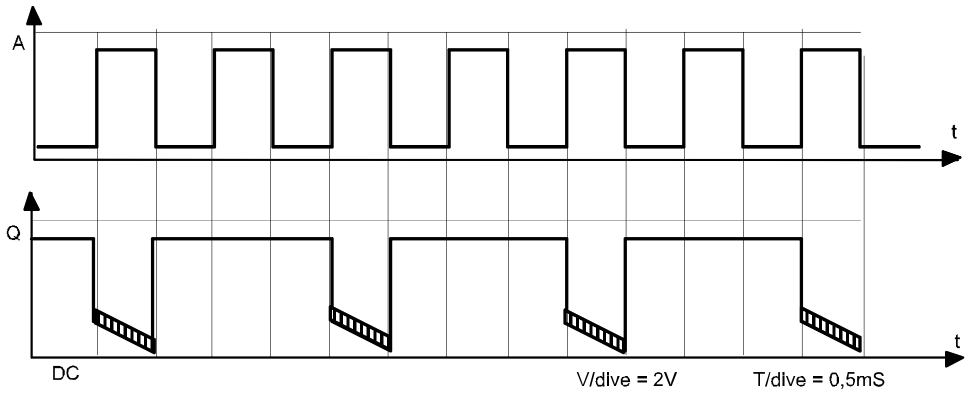
Lebar denyut yang dikeluarkan oleh multivibrator ini dapat ditentukan (tergantung) pada nilai harga R dan C sehingga dapat ditentukan dengan rumus :

Lebar denyut t = 0,7. RC/(0,69.RC)

1.2. Rangkaian sederhana multivibrator monostabil

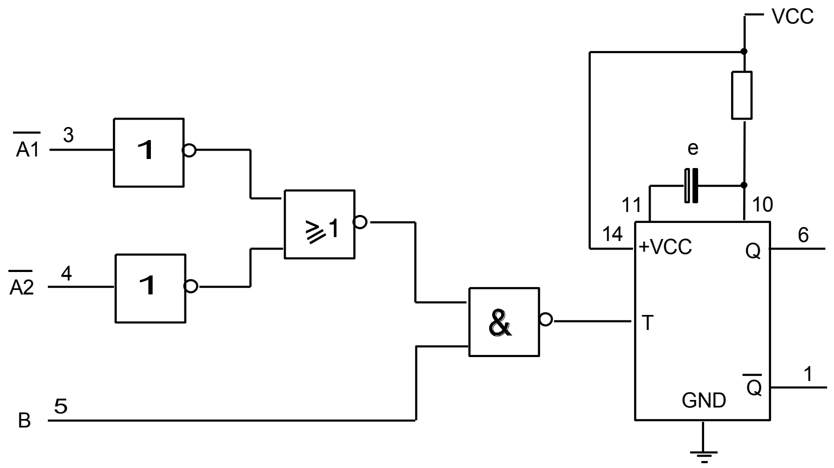


1.3. Diagram pulsa



1.4. Prinsip kerja rangkaian

Rangkaian gambar 1, mempunyai kondisi stabil dan menetap disana hingga saat di trigger, jika di trigger akan menjungkir ke keadaan tidak stabil bertahan disana sejenak yang lamanya ditentukan oleh konstanta waktu RC. Setelah itu pulsanya akan kembali lagi ke keadaan stabil, semula menunggu saat di triger lagi. Namun dalam penggunaannya multivibrator monostabil di pasaran menggunakan blok IC lihat data IC 74121, 74123.



Tabel Kebenaran

A1	A2	B	Result
L	X	↑	Triger
X	L	↑	Triger

↓	H	H	Triger
H	↓	H	Triger

Keterangan :

L = Low

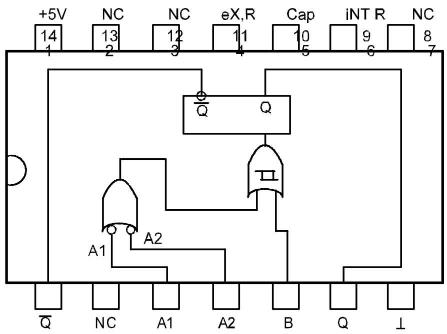
H = High

X = Tidak menentu

↓ = Kondisi 1 ke 0

↑ = Kondisi 0 ke 1

Simbol IC SN74121N



2. **MULTIVIBRATOR ASTABIL**

2.1 Pengertian

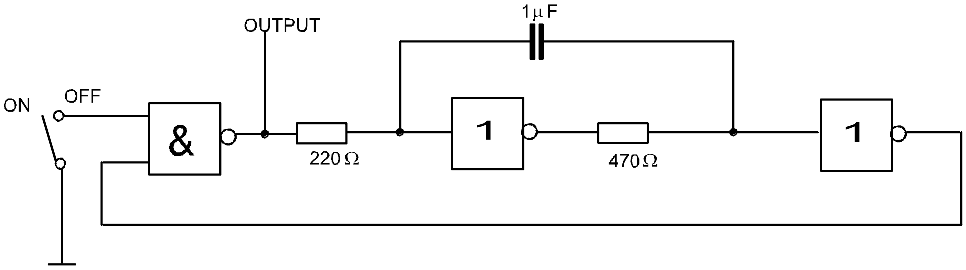
Multivibrator astabil adalah suatu rangkaian logika sekuensial yang akan menghasilkan sIgnal berbentuk segiempat (square mave form).Rangkaian ini berfungsi untuk digunakan sebagai clock generator.

Pulsa ini berfungsi untuk counting mengatur waktu kerja suatu sistem digital atau sebagai lonceng.

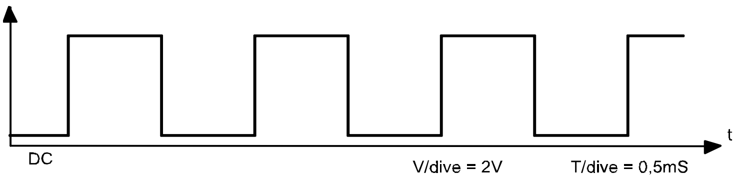
2.2. Prinsip kerja

Multivibrator astabil mempunyai dua keadaaan namun tidak stabil pada salah satu diantaranya, dengan kata lain multivibrator akan berada pada salah satu keadaannya selama sesaat dan kemudian berpindah yang lain, disini multivibrator menetap untuk sesaat, sebelum berpindah kembali ke keadaan semula. Perpindahan pulang pergi yang berkesinambungan ini menghasilkan suatu gelombang segi empat.

2.3. Membentuk multivibrator astabil



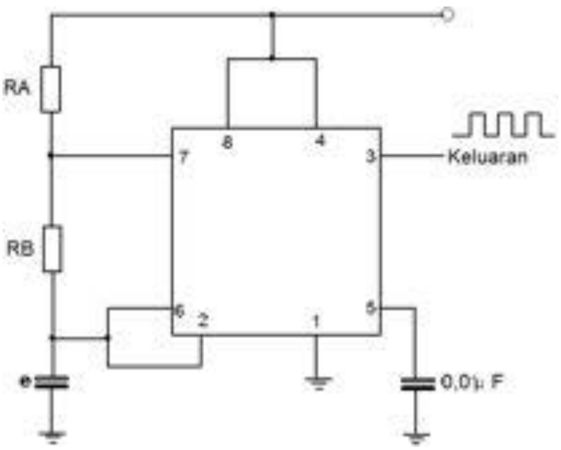
2.4. Diagram pulsa



Keterangan rangkaian

Rangkaian multivibrator astabil sangat baik digunakan sebagai penimbul pulsa yang frekuensinya dapat kita tentukan dengan hanya merubah nilai kapasitas condensator

Contoh : Aplikasi pengatur waktu rangkaian terpadu IC 555 sebagai operasi astabil



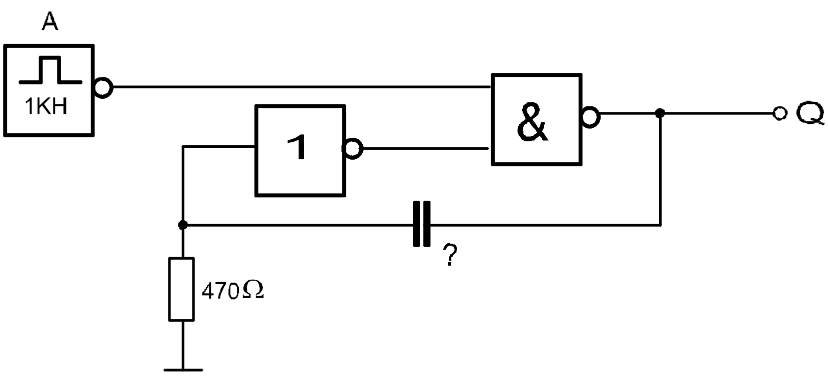
Latihan

1. Sebutkan 2 macam kegunaan multivibrator astabil !

2. jelaskan dengan singkat apa yang dimaksud dengan

   a. Astabil
   b. Monostabil
   c. Bistabil

3. Diketahui suatu rangkaian multivibrator monostabil lihat rangkaian di bawah ini



Berapakah harga condensator yang harus dipasang ? jika diketahui besarnya time konstanta (lebar denyut) = t = 1,52 mS

4. Bagaimanakah, perubahan frekuensi pada rangkaian multivibrator astabil. Apabila kapasitas (C) yang terpasang bervariasi ?

Jawaban

1. Sebutkan 2 macam kegunaan multivibrator astabil !

   Jawab :

   a. Sebagai counting (penghitung)

   b. Sebagai clock generator (pengtur waktu)

2. Jelaskan dengan singkat apa yang dimaksud dengan

   a. Astabil

   b. Monostabil

   c. Bistabil

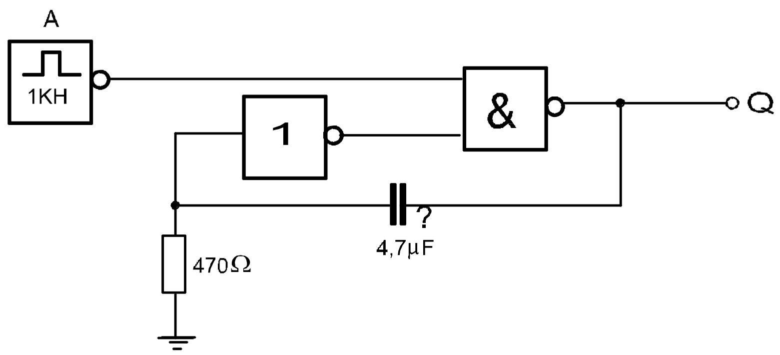
   Jawab :

   a. Astabil adalah : suatu rangkaian yang berpindah pulang pergi antara kedua keadaan tak stabil (tanpa keadaan stabil)

   b. Monostabil adalah : satu keadaan stabil yaitu apabila multivibrator mendapat picu (tiger) maka
   keluarannya berpindah ke keadaan tak stabil selama sesaat namun kemudian kembali ke keadaan stabil

   c. Bistabil adalah suatu multivibrator yang memiliki dua keadaan stabil.

3. Diketahui suatu rangkaian multivibrator monostabil lihat rangkaian di bawah ini



Ditanya : berapa harga condensator yang harus dipasang ? jika diketahui besarnya time konstanta (lebar denyut) = t = 1,52 mS

Jawab :

t = 1,52 mS

R = 470 Ω

t = 0,69 . R.C

$$C = \frac{t}{0{,}69 . R.C}$$

$$= \frac{1{,}52\,mS}{0{,}69 . 470\Omega} = \frac{1{,}52\,mS}{324{,}3\Omega} = 4{,}69\,\mu\frac{S}{\Omega}\,(F)$$

$$E12 = 4{,}7\,\mu F$$

4. Bagaimanakah perubahan frekuensi pada ranngkaian multivibrator astabil apabila kapasitor (C) yang terpasang bervariasi ?

Jawab :

Frekuensi akan naik apabila C (kapasitor) yang terpasang berkapasitas kecil.

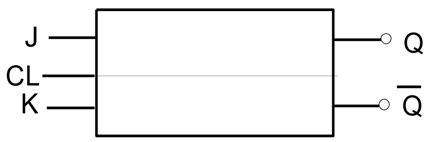
Frekuensi akan turun apabila C (kapasitor yang terpasang berkapasitas besar dengan catatan : R konstan.

3. JK FLIP FLOP

3.1. Penjelasan

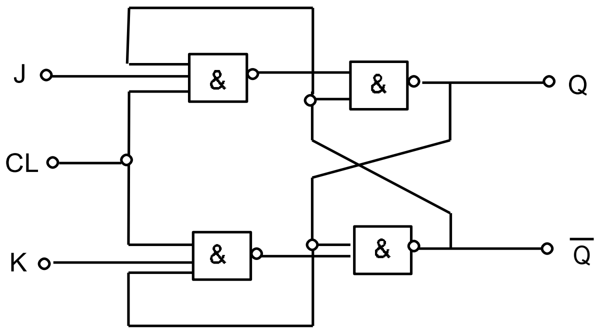
Kerugian dari sebuah rangkaian RS Flip Flip yaitu dalam hal kondisi yang tidak dapat ditentukan , illegal yang dapat terjadi bila kedua masukannya = 1, hal ini tidak akan terjadi pada rangkaian JK FlipFlop.

Umpan balik dari masing-masing keluaran untuk melawan masukan, hal ini untuk mencegah S dan R menjadi 1 pada saat yang bersamaan.



Simbol JK Flip Flop

Bila J = K = 1, hanya ada 1 gerbang NAND yang dapat berpotensial rendah sehingga hanya 1 keluaran yang dapat berpotensial tinggi atau 1



JK Flip Flop adalah salah satu macam Flip Flop yang paling banyak diguankan dalam praktik.

Pada Flip Flop ini terdapat 3 buah input yaitu J, K dan CL, J dan K berfungsi sebagai pengendali , jika J = 0 dan K = 0 maka output Q akan tetap seperti keadaan semula walaupun input CL berubah-uabah . jika J = 1 dan K = 0 , maka output Q akan di set (1) pada saat pulsa CL input bergerak dari 1 ke 0. Jika J = 0 dan K = 1 maka output Q akan reset (0) pada saat pulsa CL input bergerak dari 1 ke 0.

Tetapi jika J = 1 dan K = 1 maka JK FlipFlop akan berfungsi sebagai T Flip Flop yaitu output akan berubah .

Jika CL bergerak dari 1 ke 0 . Hal ini bisa dikatakan **Toggle.**

Tabel kebenaran.

CL	J	K	Q	Q	Keterangan
0	0	0	X	X	X : Kondisi sebelumnya
0	0	1	X	X	
0	1	0	X	X	
0	1	1	X	X	
1	0	0	X	X	
1	0	1	0	1	
1	1	0	1	0	
1	1	1	X	X	Toggle

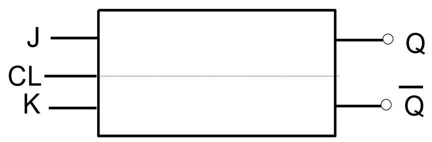
TUGAS:

1. Buatlah gambar simbol JK Flip Flop !
2. Gambarkan rangkaian JK Flip Flop dengan 4 buah gerbang NAND serta jelaskan prinsip kerjanya !
3. Lengkapi tabel kebenaran berikut ini

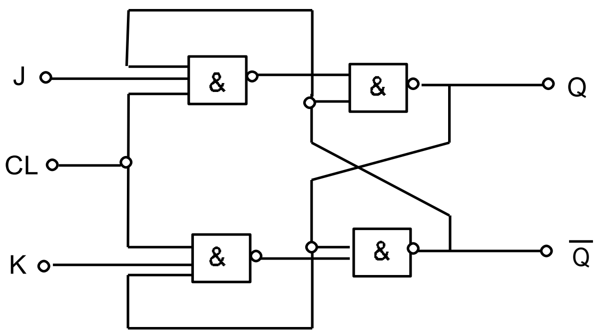
CL	J	K	Q	$\overline{Q}$	Keterangan
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

Jawaban

1. Simbol JK Flip Flop



2. JK Flip Flop menggunakan 4 buah gerbang NAND



Prinsip kerja :

JK Flip Flop mempunyai 3 buah input yaitu J, CL dan K . Jika input J dan K = 0 maka output Q tidak akan berubah-ubah walaupun input CL (clock) berubah-ubah.

Jika J = 1 dan K = 0 maka output Q = 1 pada saat ada pulsa Q = 0 dan Q = 1 pada saat ada pulsa clock.

Jika J = 1 dan K = 1 maka output Q dan $\overline{Q}$ akan selalu berubah setiap ada pulsa clock.

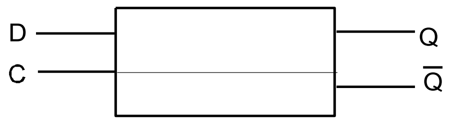
3. Tabel kebenaran.

CL	J	K	Q	$\overline{Q}$	Keterangan
0	0	0	X	X	X : Kondisi sebelumnya
0	0	1	X	X	
0	1	0	X	X	
0	1	1	X	X	
1	0	0	X	X	
1	0	1	0	1	
1	1	0	1	0	
1	1	1	X	$\overline{X}$	Toggle

D FLIP FLOP

3.1. INFORMASI

Clocked D Flip-Flop hanya mempunyai satu masukan untuk informasi, dengan D. Informasi D ini akan masuk dalam Flip-Flop bila masukan pulsa clock logika "1". Jadi selama masukan clock berlogika "1" (keluaran Q dari Flip-Flop D akan mengikuti masukan data .



Gambar 1. Simbol logika untuk clocked D Flip-Flop

Namun bila input clock akan menjadi rendah (berlogika "1" , masukan S dan R dari bagian Flip-Flop RS akan berubah keadaannya, dan ahanya menyimpan data yang ada sebelumnya (sebelum perubahan masukan clock). Dari sini dapat dilihat hasil tabel kebenarannya.

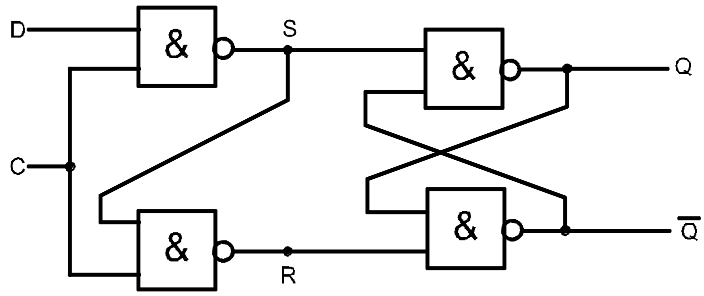
tn			tn + 1		
D	Q	$\overline{Q}$	D	$\overline{Q}$	Q
0	x	x	0	0	1
1	x	x	1	1	0

x = 0 atau 1

$\overline{x}$ = 1 atau 0

tn = saat sebelum pulsa clock

tn + 1 = saat setelah pulsa clock



Gambar 2. Rangkaian clocked D Flip-Flop dari gerbang NAND

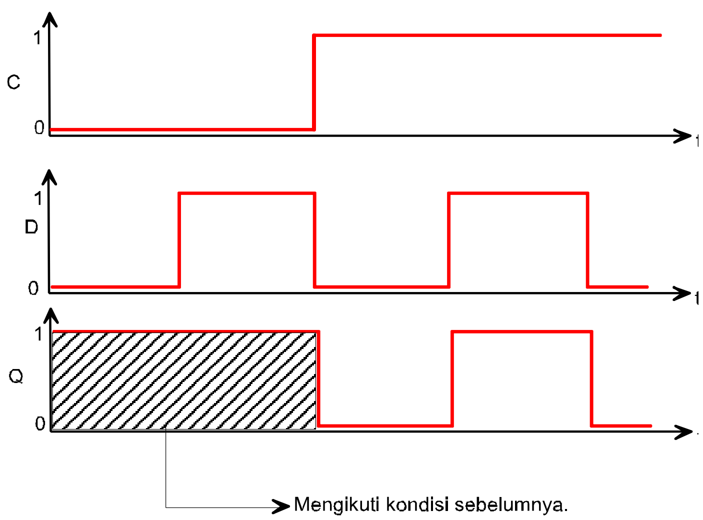
Pada RS Flip-Flop mempunyai 2 masukan informasi dan tidak membentuk pulsa clock . Pada clocked D Flip-Flop mempunyai 1 masukan informasi dan selalu membutuhkan pulsa clock. Masukan reset pada clocked D Flip-Flop dihubungkan dengan kebalikan masukan D sehingga keadaan terdefinisi atau illegal tidak pernah terjadi.

Tabel kebenaran

Masukan		Keluaran	
C	D	Q	$\overline{Q}$
0	0	X	$\overline{X}$
0	1	X	$\overline{X}$
1	0	0	1
1	1	1	0

Keterangan
x = 0 atau 1
= kondisi sebelumnya

Diagram pulsa



13.3 Rangkuman

- ✓ Clocked D Flip-Flop hanya mempunyai satu masukan untuk informasi, dengan D. Informasi D ini akan masuk dalam Flip-Flop bila masukan pulsa clock logika “1”. Jadi selama masukan clock berlogika “1” (keluaran Q dari Flip-Flop D akan mengikuti masukan data:
- ✓ Namun bila input clock akan menjadi rendah (berlogika “1” , masukan S dan R dari bagian Flip-Flop RS akan berubah keadaannya, dan ahanya menyimpan data yang ada sebelumnya (sebelum perubahan masukan clock). Dari sini dapat dilihat hasil tabel kebenarannya
- ✓ Pada RS Flip-Flop mempunyai 2 masukan informasi dan tidak membentuk pulsa clock . Pada clocked D Flip-Flop mempunyai 1 masukan informasi dan selalu membutuhkan pulsa clock. Masukan reset pada clocked D Flip-Flop dihubungkan dengan kebalikan masukan D sehingga keadaan terdefinisi atau illegal tidak pernah terjadi

13.4 Tugas

1. Cari informasi mengenai IC RS Flipflop untuk jenis TTL dan CMOS dan dilenngkapi dengan informasi penunjang
2. Cari informasi mengenai IC JK Flipflop untuk jenis TTL dan CMOS dan dilenngkapi dengan informasi penunjang
3. Cari informasi mengenai IC D Flipflop untuk jenis TTL dan CMOS dan dilenngkapi dengan informasi penunjang

13.5 Tes Formatif

1. Sebutkan 2 macam kegunaan multivibrator astabil !
2. jelaskan dengan singkat apa yang dimaksud dengan
   a. Astabil
   b. Monostabil
   c. Bistabil
3. Diketahui suatu rangkaian multivibrator monostabil lihat rangkaian di bawah ini

4. Bagaimanakah, perubahan frekuensi pada rangkaian multivibrator astabil. Apabila kapasitas (C) yang terpasang bervariasi ?

5. Buatlah gambar simbol JK Flip Flop !
   Gambarkan rangkaian JK Flip Flop dengan 4 buah gerbang NAND serta jelaskan prinsip kerjanya

13.6 Jawaban Tes Formatif

1. Sebutkan 2 macam kegunaan multivibrator astabil !

2. jelaskan dengan singkat apa yang dimaksud dengan
   a. Astabil
   b. Monostabil
   c. Bistabil

3. Diketahui suatu rangkaian multivibrator monostabil lihat rangkaian di bawah ini

4. Bagaimanakah, perubahan frekuensi pada rangkaian multivibrator astabil. Apabila kapasitas (C) yang terpasang bervariasi ?

5. Buatlah gambar simbol JK Flip Flop !
   Gambarkan rangkaian JK Flip Flop dengan 4 buah gerbang NAND serta jelaskan prinsip kerjanya

13.7 Lembar Kerja

Kegiatan Praktek 1 RS FLIP FLOP

Tujuan Praktek

Setelah melakukan praktek diharapkan Peserta dapat:

⇒ Membangun rangkaian clocked RS Flip-Flop dengan mempergunakan 4 buah gerbang dasar NAND

⇒ Membuat/menyusun tabel kebenarannya

⇒ Menggambarkan kurva diagram clock RS Flip-Flop.

Waktu 3 x 45 menit

Alat dan Bahan

Alat Alat:

⇒ Catu daya 5V 1 buah

⇒ Triner Digital 1 buah

⇒ Kabel penghubung secukupnya

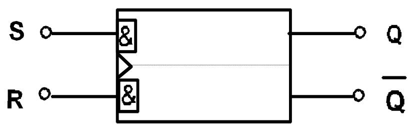
Bahan:

⇒ IC 74LS00 1 buah

Lembar Informasi

1. R.S Flip - Flop (Reset - Set) Flip - Flop

- RS Flip - Flop mempunyai masukan, yaitu R dan S serta 2 keluaran, $\bar{Q}$ dan Q dan untuk selanjutnya yang dimaksud dengan keluaran hanya Q saja.
- Jika keluaran Q berlogik " 0 " maka untuk merubah menjadi logik "1" harus memberikan triger pada masukan S dengan logik "1" setelah itu Q tetap = "1" walaupun masukan S sudah menjadi "0" (nol).
- Untuk merubah Q kembali menjadi "0" maka masukan R ditriger dengan logik "1" Q tetap akan "0" walaupun R sudah menjadi "0".
- Simbol RS Flip-Flop



Rangkaian dasar dengan gerbang NOR

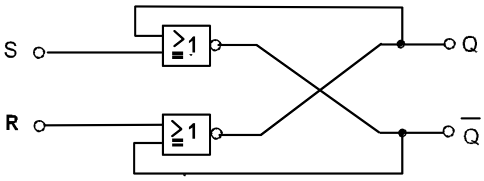
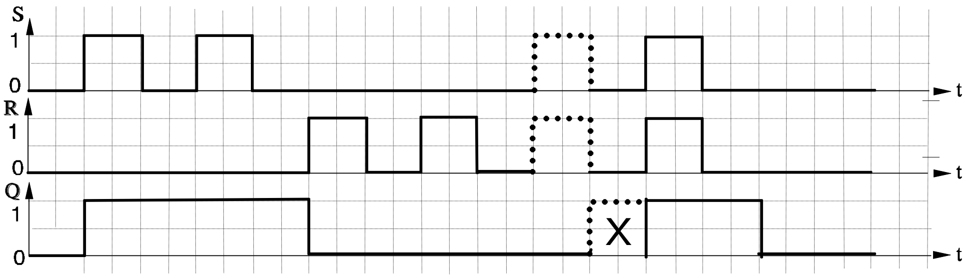


Diagram pulsa RS Flip-Flop



Analisa diagram pulsa dengan tabel kebenaran

S	R	Q	Q̄	Keterangan
1	0	1	0	Keluaran di set “1”
0	0	1	0	Keluaran tetep “1” (memori)
0	1	0	1	Keluaran = “0”
0	0	0	1	Keluaran tetep “0” (memori0
1	1	0	0	Keadaan terlangan
0	0	X	X	Tidak terdefinisikan

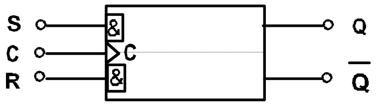
Tabel kebenaran RS Flip - Flop

R	S	Qtn + 1
0	0	Qtn
0	1	1
1	0	0
1	1	X

2. Clock R S Flip-flop

- Clock RS Flip - Flop (C - RS - FF), berfungsi sama saja dengan RS Flip - Flop biasa, hanya saja pada masukkannya di tambah clock sebagai pengendali Set dan Reset akan aktif jika clock di aktifkan.

Simbol Clock RS Flip - Flop



Gambar rangkaian clock RS Flip - Flop

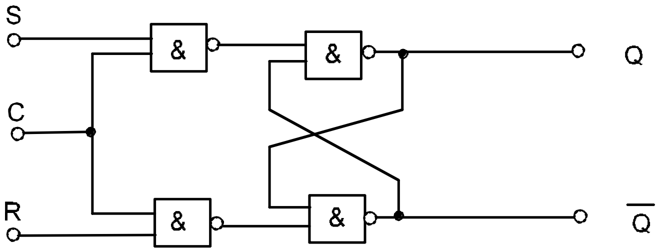
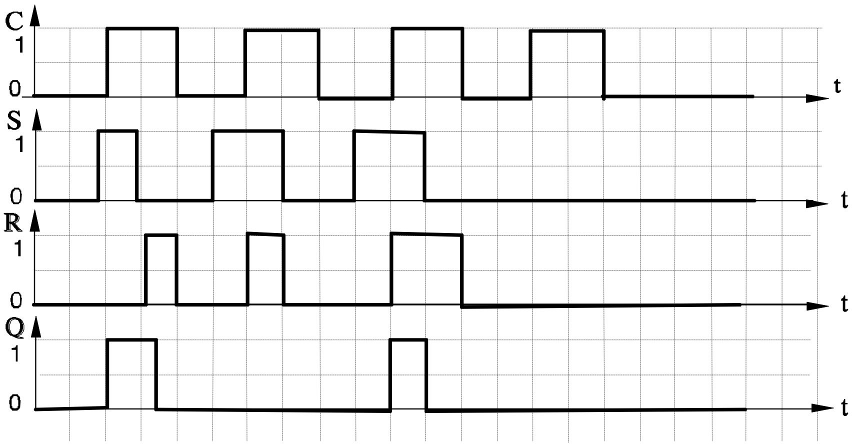


Diagram pulsa clock RS Flip - Flop



- Tabel Kebenaran

C	R	S	Q1
1	0	0	Qn
2	0	1	1
3	1	0	0
4	1	1	0

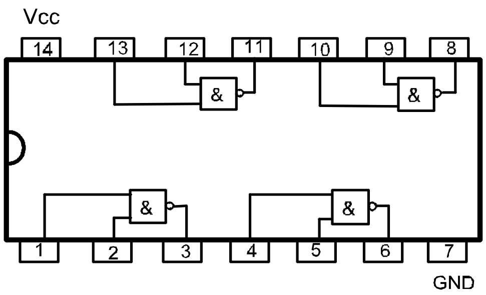
Langkah Kerja

1. Siapkan alat dan bahan
2. Buatlah rangkaian seperti gambar 2, periksakan pada instruktur
3. Gunakan sakelar, untuk variabel masukan C, R dan S

4. Adakan percobaan, dengan variasi pulsa pada bagian masukan, kemudian isikan pada tabel kebenaran I, dan amati setiap perubahan pada bagian keluaran (Q, Q) tuliskan kolom tabel kebenaran tsb.
5. Sederhanakan hasil yang diperoleh dari langkah 4 ke dalam tabel kebenaran 2 (tn dan tn + 1)
6. Lengkapi bentuk gelombang diagram pulsa untuk clock RS Flip - Flop.

Cara Kerja / Petunjuk

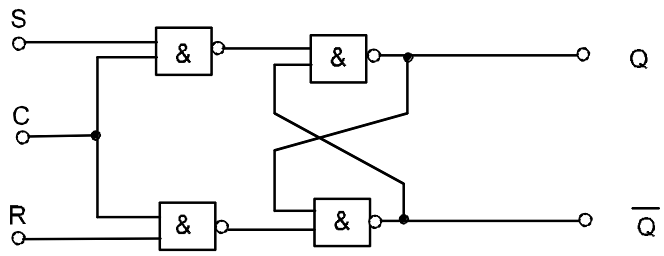
1. Beri tanda “X” pada Q , $\overline{Q}$ untuk pulsa yang tidak berubah
2. Konstruksi dari IC 7400 dapat dilihat pada gambar 1 dibawah.



Gambar 1. 74LS00

Tugas

Untuk langkah 2



Gambar 2.

Untuk langkah 4

Tabel kebenaran 1

C	R	S	Q	$\overline{Q}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Untuk langkah 5

Tabel kebenaran 2

Masukan		tn		tn+1	
R	S	Q	Q̄	Q	Q̄
0	0				
0	1				
1	0				
1	1				

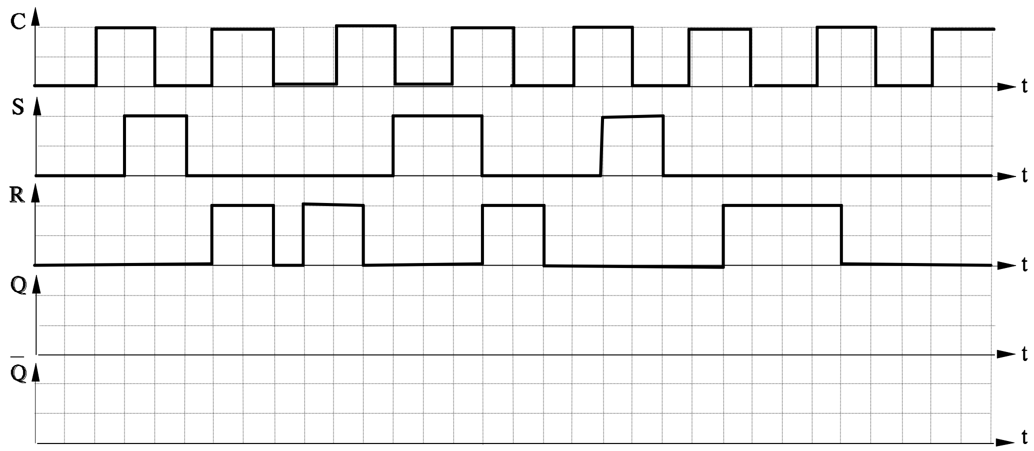
Keterangan

tn : saat sebelum diberi pulsa clock

tn+1 : saat setelah diberi pulsa clock

Untuk langkah 6

Diagram pulsa clocked RS Flip-Flop



Kegiatan Praktek 2 D FLIP FLOP

Tujuan Praktek

Setelah melakukan praktek diharapkan Peserta dapat:

⇒ Membangun rangkaian clocked D Flip-Flop dengan mempergunakan 4 gerbang dasar NAND.

⇒ Menyusun tabel kebenaran clocked D Flip-Flop

⇒ Menggambar pulsa keluaran clocked D Flip-Flop berdasarkan tabel kebenaran

Waktu 4 X 45 menit

Alat dan Bahan

Alat Alat:

⇒ Catu daya 5 V	1	buah
⇒ Trainer Digital	1	buah
⇒ Kabel penghubung		Secukupnya

Bahan:

⇒ IC 74LS00 1 buah

keselamatan Kerja

⇒ Hati-hati memasang IC jangan sampai terbalik

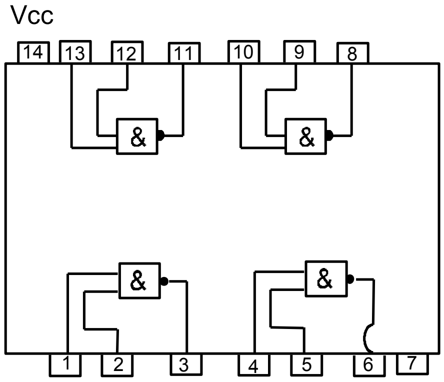
Langkah Kerja

1. Siapkan alat dan bahan
2. Buatlah rangkaian seperti gambar 2
3. Lakukan percobaan sesuai tabel kebenaran 1
4. Sederhanakan hasil percobaan yang diperoleh, sesuai tabel kebenaran yang ke2
5. Dengan menganalisa rangkaian gambar 2,
   a. Tentukan keadaan R bila S = 1
   b. Tentukan keadaan R bila S = 0
6. Amati rangkaian pada gambar 2 mulai dari titik - titik S dan R, kemudian jelaskan

   Perbedaan rangkaian RS Flip-Flop bila berdiri sendiri dan berada didalam rangkaian D Flip-Flop.
7. Gambarkan diagram pulsa sesuai dengan tabel kebenaran

Cara Kerja / Petunjuk

1. Konstruksi IC



Gambar 1. 74LS00

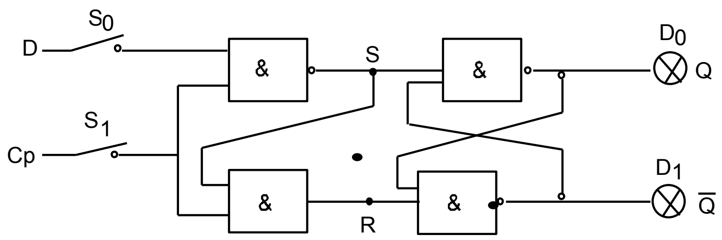
2. Periksakan rangkaian yang anda buat pada instruktur sebelum rangkaian ke sumber tegangan

Tugas

Untuk langkah 2

Rangkaian clocked D Flip-Flop

Gambar 2.



Untuk langkah 3

Tabel kebenaran 1

Cp	D	Q	Q	Keterangan
0	0			x = kondisi sebelumnya
1	0			
1	0			
1	1			

Untuk langkah 4

Tabel kebenaran 2

tn		tn + 1		Keterangan
C	D	Q	Q	$\overline{tn}$: saat sebelum diberi pulsa

1	0			tn + 1 : saat setelah diberi pulsa
1	1			

Untuk langkah 5

a. bila S = 1 R =..................

b. bila S = 0 R =..................

c. ....

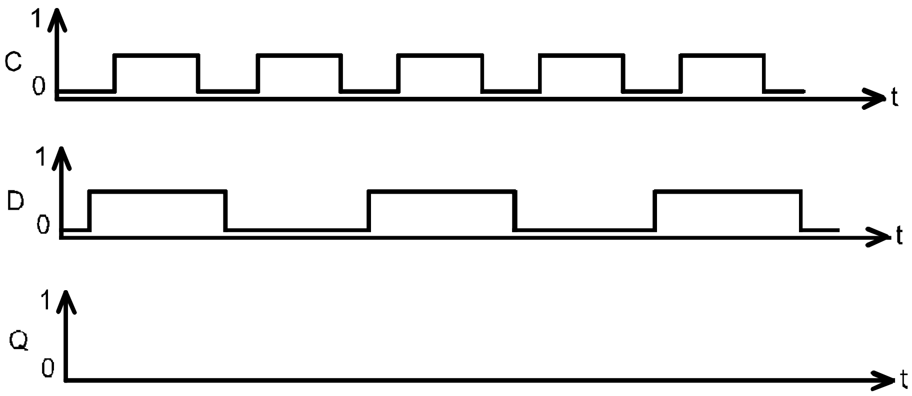
Untuk langkah 6

Pada RS Flip-Flop mempunyai .....masukan informasi dan ....membutuhkan pulsa clock

Pada clocked D Flip-Flop mempunyai ....masukan informasi dan ....membutuhkan pulsa clock

Masukan Reset pada clocked D Flip-Flop dihubungkan dengan kebalikan masukan D sehingga keadaan ....tidak pernah terjadi.

Untuk langkah 7



Kegiatan Praktek 3 JK FLIP FLOP

Tujuan Praktek

Setelah melakukan praktek diharapkan Peserta dapat:

⇒ Membangun rangkaian JK Flip-Flop dengan menggunakan 4 gerbang dasar NAND.

⇒ Menyusun tabel kebenaran JK Flip-Flop

⇒ Merealisasikan bahwa keadaan illegal dari sebuah Flip-Flop tidak akan terjadi bila kedua masukan informasi (bagian 1 dan 2) adalah saling dikunci oleh kopel silang.

Waktu	4 X 45	menit

Alat dan Bahan

Alat Alat:

⇒ Catu daya 5 V	1	buah
⇒ Trainer Digital	1	buah
⇒ Kabel penghubung		Secukupnya

Bahan:

⇒ IC 74LS00	1	buah
⇒ IC 74LS10	1	buah

keselamatan Kerja

⇒ Hati-hati memasang IC jangan sampai terbalik

Materi penunjang

Kerugian dari sebuah rangkaian RS Flip-Flop yaitu dalam hal keadaan / kondisi yang tidak dapat ditentukan, illegal yang dapat terjadi bila kedua masukannya = 1, tidak akan terjadi pada sebuah rangkaian JK Flip-Flop.

Umpan balik dari masing-masing keluaran untuk melawan masukan (bagian 1 dan 2), mencegah S dan R menjadi 1 pada saat yang bersamaan.

Bila J = K = 1, hanya ada 1 gerbang dasar NAND yang dapat berpotensial rendah sehingga hanya 1 keluaran yang dapat berpotensial tinggi atau 1.

Jadi JK Flip-Flop merubah keadaannya pada setiap pulsa clock selama kondisi J = K= 1 Untuk kombinasi J dan K yang lain, kondisi keluaran sama seprti RS Flip-Flop.

Tabel kebenaran.

tn			tn + 1
J	K	Q	Q
0	0	Q	X
0	1	0	1
1	0	1	0
1	1	X	X

Kondisi sebelumnya

Reset

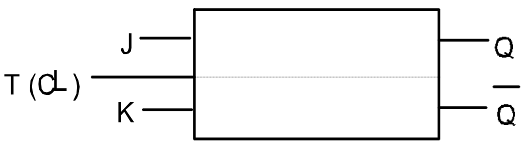
Set

berubah ke kondisi lainnya sesuai pada clock

tn : saat sebelum diberi pulsa clock

tn + 1 : saat setelah diberi pulsa clok

Simbol logika untuk JK Flip-Flop

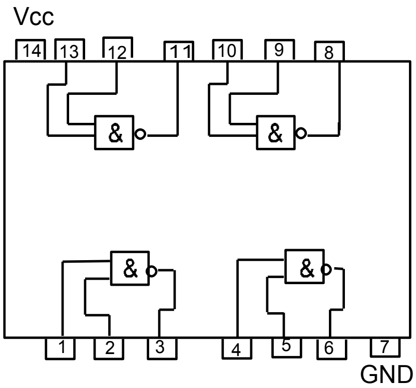


Langkah Kerja

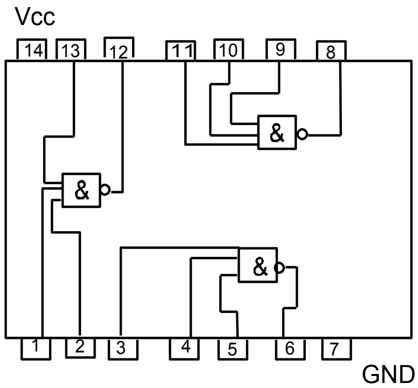
1. Siapkan alat dan bahan
2. Buatlah rangkaian seperti gambar 3
3. Lakukan percobaan sesuai tabel kebenaran 1
4. Sederhanakan hasil percobaan yang diperoleh, sesuai tabel kebenaran 2
5. Lepaskan penghubung yang berlabel 1 dan 2 dari rangkaian Berikan sebuah sinyal 1 pada kedua input dan berikan pulsa clock pada Flip-Flop Perubahan apa yang dapat dilihat pada Flip-Flop?
   Nama apa yang dgunakan untuk rangkaian yang fungsinya seperti ini.?

Cara Kerja / Petunjuk

1. Kontruksi IC



Gambar 1. 74LS 00



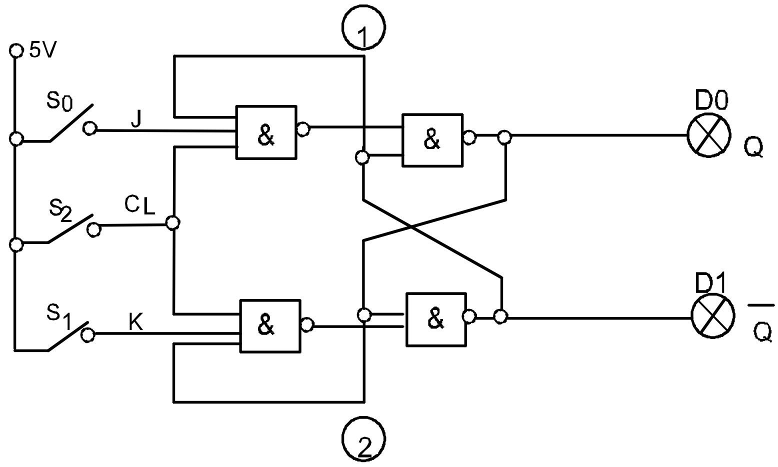
Gambar 2. 74LS10

2. Periksakan rangkaian yang anda buat pada instruktur sebelum rangkaian dihubungkan ke sumber tegangan

Tugas

Untuk langkah 2

Rangkaian JK Flip-Flop



Gambar 3

Untuk langkah 3

Tabel kebenaran 1

C_L	J	K	Q	$\overline{Q}$	Keterangan
0	0	0	....	....	X : Kondisi sebelumnya
0	0	1	....	....	
0	1	0	....	....	
0	1	1	....	....	
1	0	0	....	....	
1	0	1	....	....	
1	1	0	....	....	
1	1	1	....	....	Berubah kekondisi lainnya sesuai pulsa clock

Untuk langkah 4

Tabel kebenaran 2

tn		tn + 1		Keterangan
J	K	Q	Q	tn : saat sebelum diberi pulsa clock
0	0	....	....	tn + 1 : saat setelah diberi pulsa clock

0	1	....	....	
1	0	....	....	
1	1	....	....	

Untuk langkah 5

1. Kapan sebuah flip-flop berfungsi sebagai RS FF ?

Jawab :

2. Kapan kondisi tidak tentu pada FF dapat dihindari ?

Jawab :

Kegiatan Praktek 3 JK MASTER Slave FLIP FLOP

Tujuan Praktek

Setelah melakukan praktek diharapkan Peserta dapat:

⇒ Membangun rangkaian Jk Master Slave Flip flop dengan mempergunakan 4 gerbang dasar NAND dan IC 7473

⇒ Menyusun tabel kebenaran JK Master Flip flop

⇒ Membagi rangkaian JK Master Flip flop menjadi dua JK Flip flop yang dapat di trigger oleh dua pulsa clock, CP dan CP

⇒ Menentukan diagram pulsa rangkaian JK Master Flip flop

Waktu 6 x 45 menit

Alat dan Bahan

Alat Alat:

⇒ Catu daya 5V 1 buah

⇒ Trainer digital 1 buah

⇒ Kabel penghubung secukupnya

Bahan:

⇒ IC 74LS00 3 buah

⇒ IC 74LS10 1 buah

⇒ IC 7473 1 buah

Keselamatan Kerja

⇒ Periksalah rangkaian dengan teliti sebelum tegangan dihubungkan ke rangkaian

Kepustakaan

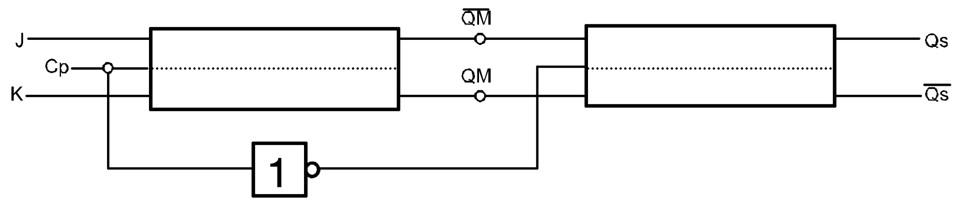
1. klaus Beuth; Digitaltechnik; Vogel Buch Verlag; Wurzburg; 1988.
2. PPPGT Malang " Bahan Pelatihan Digital Terapan ; PPPGT Malang, Malang 1986 "

Keterangan

⇒ Materi praktek ini dipergunakan pada mata pelajaran Teknik Digital

Materi Penunjang

Dalam prakteknya terdapat beberapa langkah pelaksanaan transfer informasi yaitu : memasukkan informasi yang akan disimpan, menyimpan informasi dan mengeluarkan informasi yang akan disimpan bila ada informasi baru yang masuk. Sistim seperti diatas dapat dilakukan oleh JK Master Flip flop yang tersusun dari 2 Flip flop secara rinci.

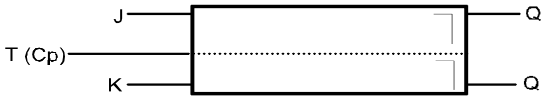


Dalam 2 kondisi "trigger" JK Master Flip flop, Master mengambil informasi bila pulsa clock 1. Slave mengambil informasi bila pulsa clock 0 dan pada saat itu masukkan master terhalang dari masukan informasi baru.

Informasi akan keluar pada keluaran Slave oleh perubahan level dari pulsa clock yang diberikan pada master. Master mengambil informasi pada saat terjadi tebing naik

dari pulsa clock (0 - 1) dan informasi diinginkan lewat melalui slave saat terjadi tebing turun dari pulsa clock*(1 - 0).

Simbol logika untuk JK Master Flip flop termasuk petunjuk “ perlambat keluaran “ (diberi tanda ⏋) yaitu :

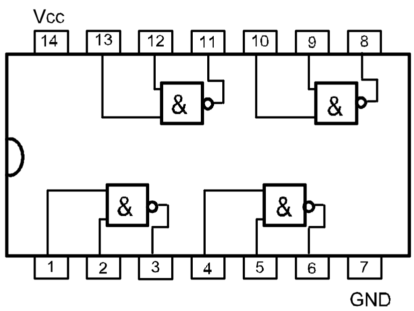


Langkah Kerja

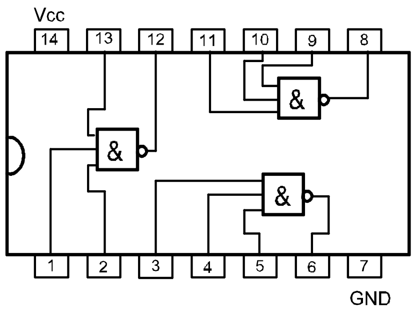
1. Sipkan alat dan bahan
2. Buatlah rangkaian seperti gambar 3
3. Lakukan percobaan sesuai tabel kebenaran 1
4. Sederhanakan hasil percobaan yang diperoleh sesuai tabel kebenaran 3
5. Gambarkan diagram pulsa dari tabel 1
6. Buatlah rangkaian seperti gambar 4
7. Isilah tabel kebenaran berdasarkan proses kerja rangkaian gambar 4
8. Buatlah diagram pulsa dari tabel 3
9. Lakukanlah analisa rangkaian

Cara Kerja / Petunjuk

1. Konstruksi IC

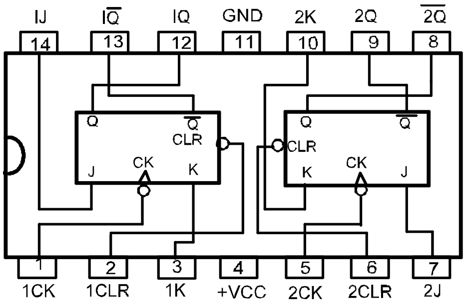


Gambar 1.74LS 00



Gambar 2. 74LS10

2. Periksakan rangkaian yang anda buat pada instruktur sebelum rangkaian dihubungkan ke sumber tegangan

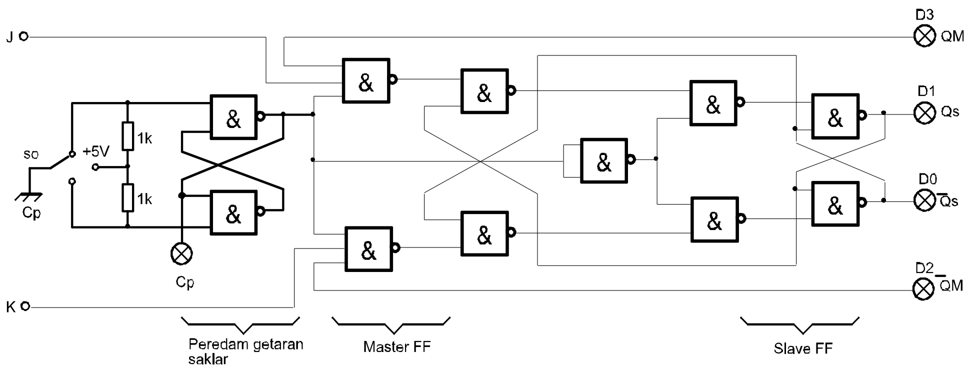


Gambar IC 7473

Tugas

Untuk langkah 2

Rangkaian JK Master Flip Flop



Gambar 3.

Untuk langkah 3

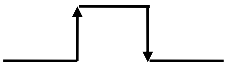
Tabel kebenaran 1

J	K	Qm	Qm	Cp		
0	0		Qm	0	Qs	Qs
0	0			1		
0	1			0		
0	1			1		
0	1			0		
1	0			0		
1	0			1		

1	0			0		
1	1			1		
				0		

Untuk langkah 4

Tabel kebenaran 2

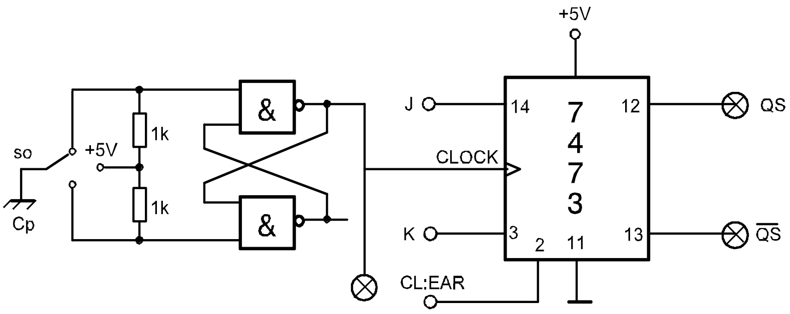
				
J	K		Q	Q
0	0			
1	1			
0	1			
1	1			

Untuk langkah 5

Gambarkan diagram pulsa dari tabel 1 jika komdisi Qs mula - mula (awal) berlogika “1” dan Qs = “0”

Untuk langkah 6

Rangkaialah IC 7473 (1/2 IC 7473) seperti gambar di bawah ini.



Untuk langkah 7

Lengkapi tabel 3 untuk proses kerja rangkaian gambar 4

Untuk langkah 8

Gambarkan diagram pulsa dari tabel 3 ! (Qs kondisi awal = “0”)

Untuk langkah 9

Analisa rangkaian

9.1. Master Flip Flop adalah . . . . . . Flip Flop

9.2. SlaveFlip Flop adalah . . . . . . Flip Flop

9.3. Peredam getaran adalah . . . . . . Flip Flop

9.4. Informasi akan disimpan pada keluaran Master Flip Flop bila pulsa clock . . . .

9.5. Informasi akan disimpan pada keluaran Slave Flip Flop bila pulsa clock . . . .